



d'ordre :
N° de série :

**REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTRE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE**

**UNIVERSITE D'EL-OUED
FACULTÉ DES SCIENCES ET TECHNOLOGIE
Département D'électronique**

**Mémoire de fin d'études présenté
Pour l'obtention du diplôme de**

MASTER ACADEMIQUE

**Domaine : Sciences et techniques
Filière : Electronique
Spécialité : Télécommunications**

Présenté par : Merabet Dalila

**Simulation télécommande indoor en utilisant la technologie
CPL**

Soutenu le **/07/2013

Devant le jury composé de :

**M. HTIRI MESSAOUD
M. GUNDIR SAID
M. HIMA ABDELKADER**

**MAA
MAA
MAB**

**Président
Examineur
Directeur du mémoire**

Remerciements

*Je tiens tout d'abord à remercier le dieu puis mes parents qu'ils étaient ma soutien
A fin de réalisé ce projet dans les meilleures conditions.*

*J'exprime mes plus sincères remerciements aussi à Monsieur l'encadreur Hima
Abdelkader pour m'avoir guidé ainsi que pour sons travail de relecture, de correction, et
D'analyse.*

*Un grand merci à mes fraires et seures chaque un a sans nom que grâce à eux que j'ai le
Courage et eu l'opportunité de poursuivre ma thèse.*

*J'associe ces remerciements a ma directrice de l'école moyennes de Lehdebe ainsi mes
Copines d'enseignements*

*Je terminerai ces remerciements par ceux que j'adresse à ma famille en sens large qui
M'on aident a mes démarches tout au long de cinq ans d'efflorés continus*

Table des matières

Remerciements	i
Table des Matières	ii
Liste des figures.....	v
Liste des tables.....	vii
Introduction	1

Chapitre I: La technologie CPL

1.Introduction.....	2
2.Définition.....	2
3.Historique de technologie CPL.....	3
4.Applications Principe de fonctionnement	4
5.Architecture de CPL indoor.....	4
5.1. Indoor accès intérieur.....	4
5. 2. Mise en œuvre indoor.....	4
5.3 Description de configuration indoor.....	5
6. Canal de transmission.....	5
6.1. Techniques de modulation de données.....	6
7.OFDM: Orthogonal Frequency Division Multiplexing	6
7.1 Spread Spectrum : Modulation à étalement de spectre.....	7
8 utilisations du CPL.....	7
8.1. Accès Internet dans tout un bâtiment.....	7
8.2. Etendre le réseau local.....	8
8.3. Module CPL pour la télévision.....	8
9Multimédia.....	9
10.Les débits.....	10
10. 1 .Bas débit : des normes définies.....	10
10.2. Haut débit : normalisation en cours.....	11
11.Avantages et inconvénients de la technologie.....	12
11. 1. Avantage.....	12
11.2. Inconvénients.....	12
Conclusion.....	12

Chapitre II : Le microprocesseur (principe de fonctionnement du PIC 16F628A

1.Introduction.....	13
2.Présentation générale.....	13
2.1. Microcontrôleur ou microprocesseur?.....	13

2.2. Utilisation du microcontrôleur	13
2.3. Caractéristiques.....	13
2.4. Le PIC	14
2.4.1 Définition.....	14
2.4.2. Architecture	14
2.4.3. Identification des Pics	15
2.4.4. Organisation d'un PIC	15
2.4.5. Brochage	15
2.4.5.1. Description du brochage	16
3. Architecture.....	19
3.1 .Unité centrale.....	19
3.1.1 Instructions.....	19
3.1.1.1 Format des instructions.....	19
3.1.1.2 Séquencèrent des instructions.....	21
3.1.1.3 Jeu d'instructions.....	21
3.2 Mémoire.....	22
3.2.1 Mémoire programme.....	22
3.2.2 Mémoire données (Registres).....	22
3.2.2.1 STATUS.....	23
3.2.2.2 OPTION.....	24
3.2.2.4 PIE1 et PIR1.....	24
3.2.2.5 PCON.....	24
4. Compteur Ordinal (PC, PCL et PCLATH).....	25
4.1. Adressage indirect (INDF et FSR).....	25
4.2. Ports d'E/S.....	26
4.2.1. Port A.....	26
4.2.2. Port B.....	26
5. La programmation du microcontrôleur	27
5.1. La carte de programmation	27
5.2. Programmation d'un PIC	27
Conclusion.....	29
<u>Chapitre. III: Réalisation télécommande indoor</u>	
1.Introduction.....	30
2.Présentation dprojet.....	30

3.L'émetteur.....	31
3.1 Trame à générer.....	31
3.2 Schéma électrique.....	32
4.Récepteur.....	33
4.1.Schéma électrique.....	33
5.Organigramme des programmes des d'émission et récepteur.....	34
5.1 Organigramme du programme d'émission.....	34
5.1.1 Su broutine BOUTON.....	35
5.1.2 Subroutine Env. code.....	35
5.Organigramme du programme du récepteur.....	36
6. Logiciel MPLAB de Microchip.....	37
6.1. Démarrage.....	37
6.2. Création d'un nouveau projet avec « Project Wizard ».....	37
7. Simulation.....	41
7.1. Teste du Br. fonctionnement du circuit émetteur sur porteuse.....	41
7.2 Teste du Bref fonctionnement du circuit recapture sur porteuse	50
7.3 Discussion des résultats.....	50
7.3.1 Discutez des résultats de l'émetteur.....	50
7.3.2 Discutez des résultats de récepteur.....	50
8. Problèmes.....	50
Concussion.....	51
Concussion général.....	52
Annexe 1.....	53
Annexe 2.....	54
Annexe 3.....	57
Référence Bibliographiques.....	62

Table des matières

Remerciements	i
Table des Matières	ii
Liste des figures.....	v
Liste des tables.....	vii
Introduction	1

Chapitre I: La technologie CPL

1.Introduction.....	2
2.Définition.....	2
3.Historique de technologie CPL.....	3
4.Applications Principe de fonctionnement	4
5.Architecture de CPL indoor.....	4
5.1. Indoor accès intérieur.....	4
5. 2. Mise en œuvre indoor.....	4
5.3 Description de configuration indoor.....	5
6. Canal de transmission.....	5
6.1. Techniques de modulation de données.....	6
7.OFDM: Orthogonal Frequency Division Multiplexing	6
7.1 Spread Spectrum : Modulation à étalement de spectre.....	7
8 utilisations du CPL.....	7
8.1. Accès Internet dans tout un bâtiment.....	7
8.2. Etendre le réseau local.....	8
8.3. Module CPL pour la télévision.....	8
9Multimédia.....	9
10.Les débits.....	10
10. 1 .Bas débit : des normes définies.....	10
10.2. Haut débit : normalisation en cours.....	11
11.Avantages et inconvénients de la technologie.....	12
11. 1. Avantage.....	12
11.2. Inconvénients.....	12
Conclusion.....	12

Chapitre II : Le microprocesseur (principe de fonctionnement du PIC 16F628A

1.Introduction.....	13
2.Présentation générale.....	13
2.1. Microcontrôleur ou microprocesseur?.....	13

2.2. Utilisation du microcontrôleur	13
2.3. Caractéristiques.....	13
2.4. Le PIC	14
2.4.1 Définition.....	14
2.4.2. Architecture	14
2.4.3. Identification des Pics	15
2.4.4. Organisation d'un PIC	15
2.4.5. Brochage	15
2.4.5.1. Description du brochage	16
3. Architecture.....	19
3.1 .Unité centrale.....	19
3.1.1 Instructions.....	19
3.1.1.1 Format des instructions.....	19
3.1.1.2 Séquencèrent des instructions.....	21
3.1.1.3 Jeu d'instructions.....	21
3.2 Mémoire.....	22
3.2.1 Mémoire programme.....	22
3.2.2 Mémoire données (Registres).....	22
3.2.2.1 STATUS.....	23
3.2.2.2 OPTION.....	24
3.2.2.4 PIE1 et PIR1.....	24
3.2.2.5 PCON.....	24
4. Compteur Ordinal (PC, PCL et PCLATH).....	25
4.1. Adressage indirect (INDF et FSR).....	25
4.2. Ports d'E/S.....	26
4.2.1. Port A.....	26
4.2.2. Port B.....	26
5. La programmation du microcontrôleur	27
5.1. La carte de programmation	27
5.2. Programmation d'un PIC	27
Conclusion.....	29
<u>Chapitre. III: Réalisation télécommande indoor</u>	
1.Introduction.....	30
2.Présentation dprojet.....	30

3.L'émetteur.....	31
3.1 Trame à générer.....	31
3.2 Schéma électrique.....	32
4Récepteur.....	33
4.1.Schéma électrique.....	33
1. Organigramme des programmes des d'émission et récepteur.....	34
5.1 Organigramme du programme d'émission.....	34
5.1.1 Su broutine BOUTON.....	35
5.1.2 Subroutine Env. code.....	35
5.2 Organigramme du programme du récepteur.....	36
6. Logiciel MPLAB de Microchip.....	37
6.1. Démarrage.....	37
6.2. Création d'un nouveau projet avec « Project Wizard ».....	37
7. Simulation.....	41
7.1. Teste du Br. fonctionnement du circuit émetteur sur porteuse.....	41
7.2 Teste du Bref fonctionnement du circuit recapture sur porteuse	50
7.3 Discussion des résultats.....	50
7.3.1 Discutez des résultats de l'émetteur.....	50
7.3.2 Discutez des résultats de récepteur.....	50
8. Problèmes.....	50
Concussion.....	51
Concussion général.....	52
Annexe 1.....	53
Annexe 2.....	54
Annexe 3.....	57
Référence Bibliographiques.....	62

Liste des figures

Chapitre I: La technologie CPL

Figure I .1 : Le signal électrique.....	2
Figure I. 2: Historique de technologie CPL.....	3
Figure I. 3 : Principe de fonctionnement.....	4
Figure I. 4 : schéma d'une configuration de CPL en indoor.....	5
Figure I.5 : La technique de transmission OFDM.....	7
Figure I .6 : Accès Internet dans tout un bâtiment.....	8
Figure I. 7: le module CPL pour la télévision.....	9
Figure I. 8 : Le mode de livraison de la télévision unité.....	9
Figure I. 9 : PLC indoor haut débit.....	11

Chapitre II : Le microprocesseur (principe de fonctionnement du PIC 16F628A

Figure II.1 Brochage du (PIC16f628A).....	16
Figure II .2: Architecture PIC (16f628A).....	18
Figure II.3: Cœur d'un processeur PIC.....	19
Figure II. 1: Format des instructions.....	20
Figure II.2: Séquencèrent du processeur.....	20
Figure II. 3: Jeu d'instructions.....	21
Figure II. 4.: Mémoire programme.....	22
Figure II. 5: Mémoire données (Registres).....	23
Figure II. 6 : Compteur ordinal (PC).....	25
Figure II. 7: Adressage Direct/Indirect.....	26
Figure II 8: La carte de programmation.....	27
Figure II 9 : Microcontrôleur (PIC16F628A).....	28
Figure II 10 : Interface graphique du logiciel de programmation PICPROG.....	28

Chapitre. III: Réalisation télécommande indoor

Figure III.11 : résulta deux signaux électriques	30
Figure III. 2 : la séquence de bits.....	31
Figure III. 3 : Modulation d'amplitude à 100 KHz.....	31
Figure III.4 : circuit émetteur.....	32
Figure III. 5: circuit récepteur.....	33
Figure III. 6 : l'écran de l'interface du MPLAB.....	37

Figure III. 7 : Choisit le type de microcontrôleur (pic 16f628a).....	38
Figure III.8 : donne la place du répertoire de Project.....	38
Figure III. 9 : Finish d'opération.....	39
Figure III. 10 : le code source du programme	40
Figure III.11 : enregistre le fichier en cliquant sur " File ".....	40
Figure III.12 : Choisir le fichier du programme.....	40
Figure III.13 : Programme qui on crée Vrai et ne contient pas des erreurs.....	41
FigureIII.15: la séquence de bits [bouton BT1].....	42
Figure III.16 : code- u1 [bouton BT1].....	42
Figure III.17: Modulation d'amplitude à 100 KHz [bouton BT1].....	44
Figure III.18 : La séquence de bits [bouton BT2].....	44
Figure III.19 : Source code – u1 [Bouton BT2].....	45
Figure III.20 : Modulation d'amplitude à 100 KHz [bouton BT2].....	45
Figure III.21 : La séquence de bits (l'arrestation de BT1).....	46
Figure III.22 : La séquence de bits (l'arrestation de BT2).....	46
Figure III .23 : ne pas signal soirti.....	47
Figure III.24 : Source code – u1.....	48
Figure III.25 : Circuit d'exploitation récepteur.....	48
Figure III.26 : Détection de fréquence de 100 kHz.....	48
Figure III.27 : Signaux de filtrage.....	49
Figure III.28 : Amplifier le signal 100 kHz.....	49

Liste des Tableaux

<i>Tableau I. 1: Bas débit.....</i>	<i>11</i>
Tableau II.1: Identification du PIC.....	15
Tableau II.2 : Description du brochage.....	17
Tableau II.3: La Legend.....	17

Introduction générale

La nécessité de communication a conduit les Hommes à mettre au point des techniques permettant la transmission d'information ; des supports dédiés à ces échanges ont alors été mis en place (ligne téléphonique, réseaux informatiques, liaisons radio...). Ce document a pour but de présenter d'autres types de réseaux, ceux utilisant les lignes électriques. Ligne). L'idée de transmettre signaux contenant des informations à travers le réseau d'énergie électrique est apparue très tôt, au début de 20ème siècle, et a connu une longue histoire de développement. Jusqu'à la fin des années 90 le nombre des applications de signal CPL (Courant Porteur en Ligne) reste encore limité à cause d'une forte atténuation, de bruits, de faible débit, etc. Mais la libération de marché des télécommunications, la dérégulation dans le secteur électrique, et évidemment l'évolution simultanée de la technologie, ont permis d'envisager un produit à fort potentiel, au vu des services qu'il peut apporter comme l'Internet à haut débit, la communication, la commande à distance.

Notre premier intérêt est d'essayer de réaliser une télécommande indoor à l'aide du courant porteur en ligne CPL qui permet d'activer (brancher le courant) ou de désactiver couper le courant un système électrique. Cet idée peut s'avérer très utile pour des applications domestiques courant tels que le contrôle parental de la télévisation dans la chambre, du pompe à eau, la commande de du four électrique.

Le projet se voit décomposer en trois chapitre :

- Le premier chapitre traite généralement le principe de fonctionnement et technique des modulation des données et la normalisation relatifs aux réseaux CPL.
- Le deuxième chapitre est une approche sur l'utilisation du microcontrôleur PIC 16F628A Qui constitue le cœur de notre application.
- Est dans la troisième chapitre : La réalisation d'un mini – projet à L'objectif étant de pouvoir utiliser le réseau électrique acheminé par la STEG dans les domiciles comme un support de communication pour pouvoir commander à distance un appareil électrique, on a réalisé deux cartes électroniques : un émetteur et un récepteur. L'émetteur génère un courant de fréquence élevée (100 kHz) qui sera superposé au courant véhiculé par les fils du secteur (de fréquence 50Hz). Le récepteur, en détectant ce courant, fournira une tension de 230 V aux bornes de la charge ou éliminera cette alimentation en fonction de la commande générée. Ici nous allons aborder tous les étapes théorique et pratique de la télécommande indoor avec une explication entre autres des différents composants du circuit électronique et du logiciel assembleur (ISIS et MPAL).



Chapitre I : La Technologie CPL





1. Introduction

Le CPL (Courant Porteur en Ligne) appelé aussi PLC (Power Lin Communication) ou BPL (Broadband Over Power Line) est une technologie qui commence à faire parler d'elle. Pour s'en convaincre, il suffit de regarder le nombre d'articles qui sortent sur ce sujet depuis 2002 (Le monde informatique, 01Net, réseaux & télécoms, New York Times ...). Mais que se cache t'il derrière cette « nouvelle » technologie ? Est-ce un chemin d'avenir à prendre ? En étudiant le CPL on s'aperçoit vite de certaines limites ; des voix s'élèvent contre son utilisation. Pourquoi tout ce remue-ménage ? Nous avons scindé notre étude en trois parties afin de bien voir les différents enjeux auxquels cette technologie fait face. Dans une première partie, nous développerons brièvement la technologie proprement dite. Puis, dans les parties suivantes, nous verrons que celle ci se découpe en deux grandes architectures : Indoor (et sa spécification Homeplug) et Outdoor. Ceci nous permettra de bien saisir à quels points les deux marchés possibles des CPL sont différents en terme de développement futur. Et nous terminerons enfin par les différents avantages et inconvénients de cette technologie, lesquels bloquent la pérennisation définitive des « Courants Porteurs en Ligne ». [01]

2.Définition

Le CPL est une technique qui permet d'utiliser les lignes électriques basse et moyenne Tension (220 volts ou 380 Volts), pour y faire passer des ondes courtes à hautes fréquences Sur la bande des 9KHz à 30 MHz au moyen d'un couplage avec les signaux électriques (50Hz en France). Cette technologie vise donc à faire passer de l'information à bas débit ou haut débit sur les lignes électriques en utilisant des techniques de modulation avancées [01]

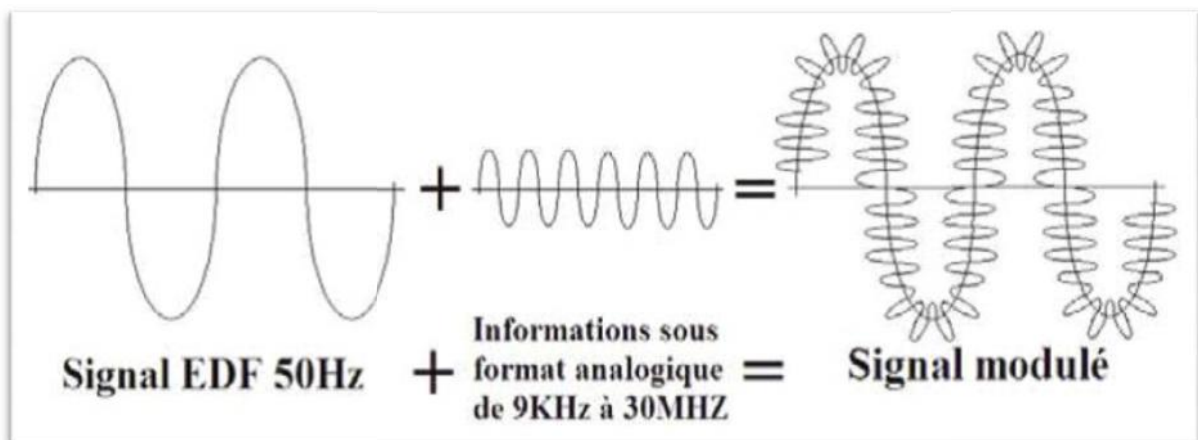
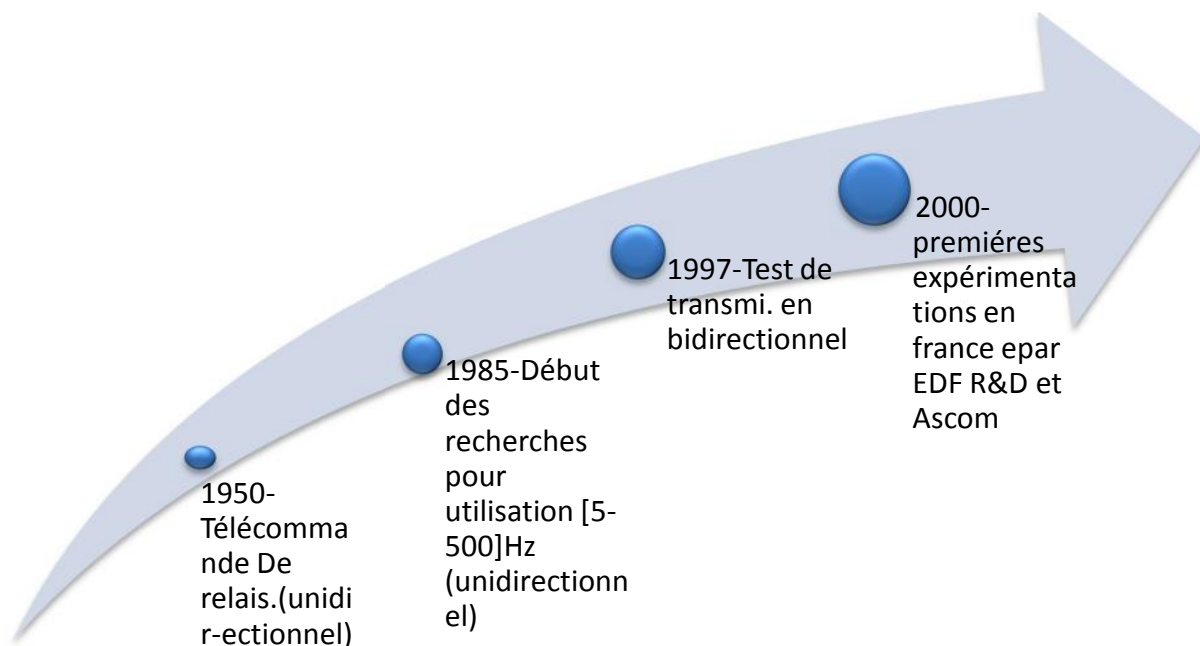


Figure I .1 : Le signal électrique

3. Historique de technologie CPL

La technologie sur courants porteurs existe depuis longtemps, mais elle n'était utilisée qu'à bas débit pour des applications de télécommande de relais, [5 – 500] kHz, toujours en unidirectionnel. Eclairage public et domestique. Le haut débit sur CPL n'a commencé qu'à la fin des années 1990.

- 1950 : sur fréquence 10 Hz, puissance 10 kW, unidirectionnel : lumières en ville, Télécommande de relais
- .Milieu des années 80 : début des recherches pour utiliser le réseau de distribution, électrique comme support de transport de données, sur la bande
- 1997 : premiers tests de transmission de signaux de données sur réseau électrique en bidirectionnel, et début des recherches pour Ascom (Suisse) et Norweb (UK).
- 2000 : expérimentations en France par EDF R&D et Ascom. [01]

**Figure I. 2: Historique de technologie CPL**

Le CPL est donc une technologie qui a quelques années. Cependant à la base, le réseau Électrique n'est pas prévu pour le transport de signaux haute fréquence. L'industrie a dû Batailler ferme pendant de longues années pour obtenir une technologie relativement viable. [01]

4. Applications Principe de fonctionnement

En effectuant la technologie CPL à haut débit, il est possible de faire passer des données informatiques sur le réseau électrique, et ainsi étendre un réseau local existant ou partager un accès Internet existant via les prises électriques grâce à la mise en place de boîtiers spécifiques. Le principe des CPL consiste à superposer au signal électrique de 50 Hz un autre signal à plus haute fréquence (bande 1,6 à 30 MHz) et de faible énergie (2 Volts environ). Ce deuxième signal se propage sur l'installation électrique et peut être reçu et décodé à distance. Ainsi le signal CPL est reçu par tout récepteur CPL qui se trouve sur le même réseau électrique. Un coupleur intégré en entrée des récepteurs CPL élimine la composante basse fréquence avant le traitement du signal. [03]

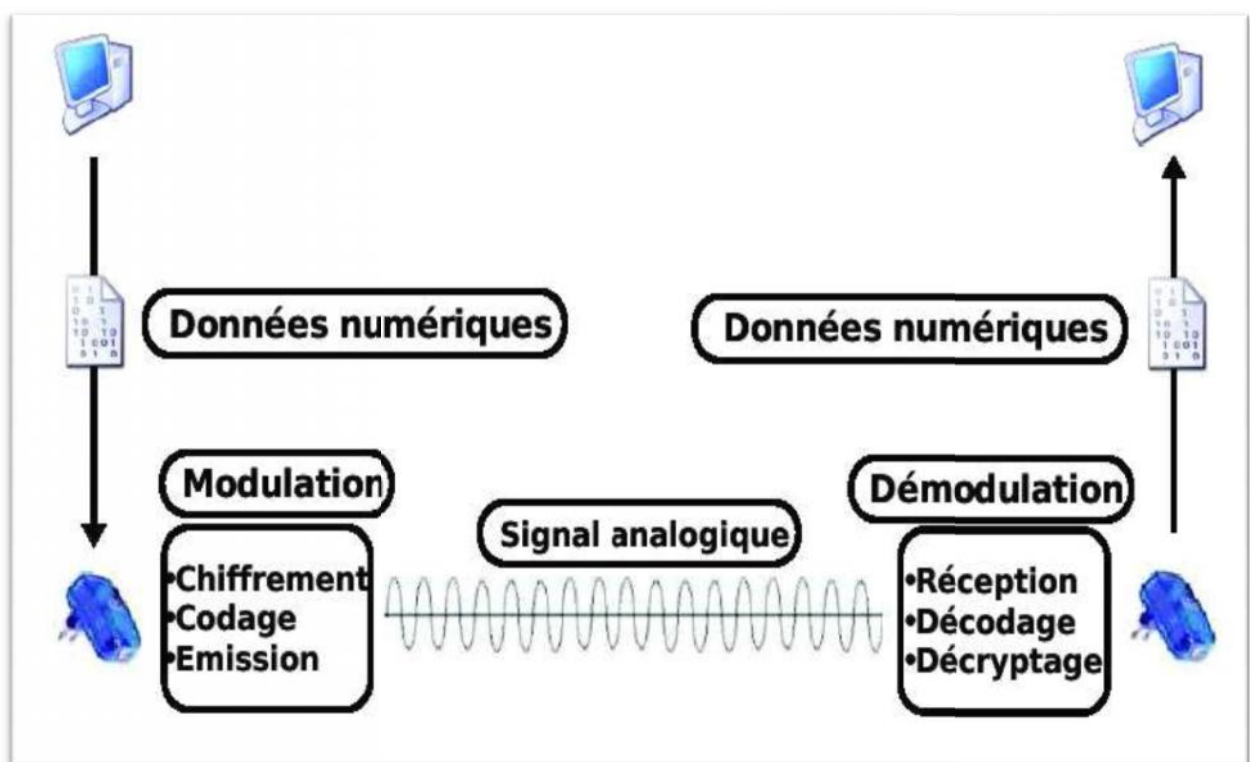


Figure I. 3 : Principe de fonctionnement

5. Architecture de CPL indoor

5.1. Indoor accès intérieur

Lorsque l'on parle d'indoor pour les CPL il s'agit de l'intérieur d'un bâtiment atiment que ce soit une maison un appartement une entreprise c'est une prolongation du réseau local ou et d l'accès haut débit Ce type d'architecture couvre la zone privée de la distribution électrique basse tension (d'entre un compteur monophasé en générale triphasé dans la cas du résidentiel par exemple)

5. 2. Mise en œuvre indoor

La mise en œuvre d'une solution CPL en intérieur demande au niveau informatique comme configuration minimum un pc avec carte Ethernet ou une prise USB selon le choix du boîtier. De cette manière il est possible d'étendre le réseau local et l'accès internet sur toutes les prises électriques du bâtiment en partant tout simplement d'un pc avec accès internet (ou bien d'une architecture plus complexe avec routeur ou serveur).

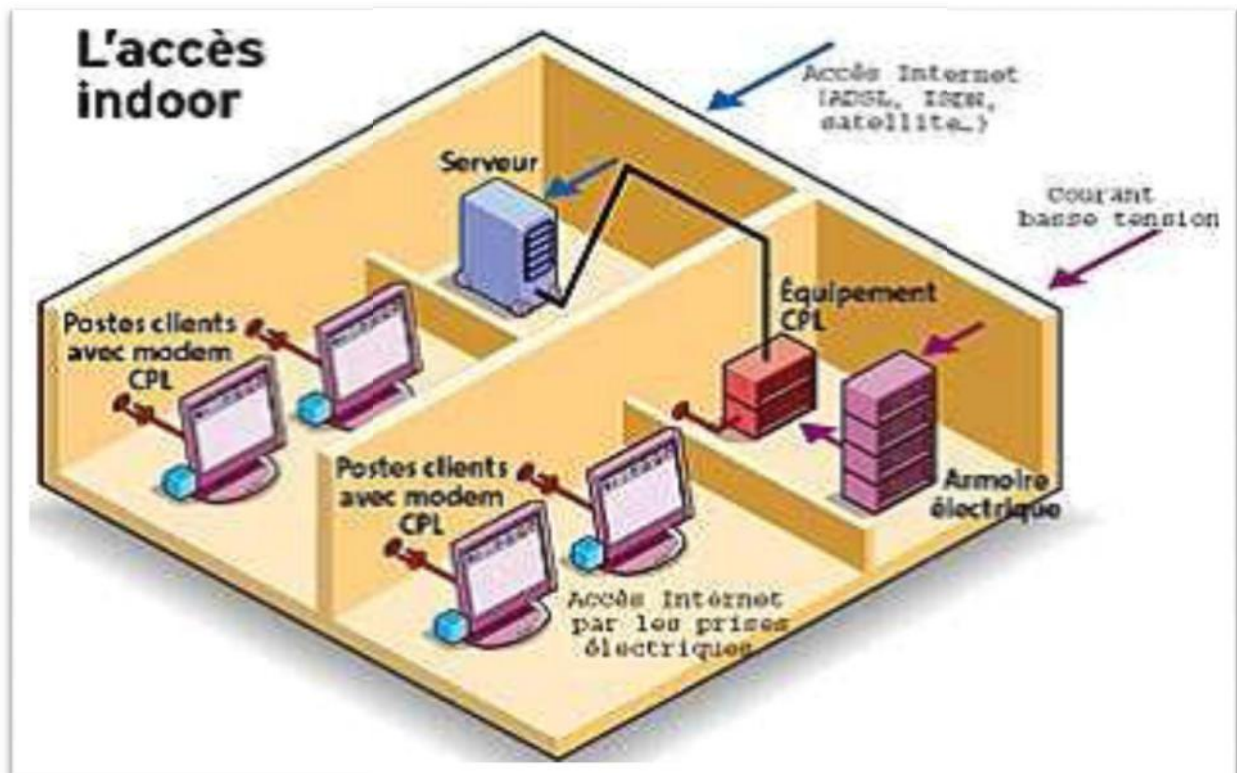


Figure I. 4 : schéma d'une configuration de CPL en indoor

5.3.Description de configuration indoor

- On dispose d'un serveur / routeur ayant accès internet
 - le serveur /routeur est branché à un équipement CPL au sein de l'habitation
 - chaque poste client est branché sur un boîtier CPL relié à une prise électrique de l'établissement
- Ainsi chaque poste dispose d'un accès internet

6. Canal de transmission

Le support du réseau électrique n'a pas été étudié pour transporter des signaux hauts

Fréquence (HF). Il faut donc prendre en compte les contraintes de ce support pour assurer une bonne transmission de ces signaux HF sans pour autant perturber les appareils environnants, ni les fréquences de la bande 1-30 MHz par rayonnement, certaines fréquences de cette bande étant réservées à l'armée ou bien aux radioamateurs. Tout ceci doit enfin être étudié pour donner un débit suffisant à l'utilisateur en bout de ligne. Tout le problème consiste ainsi à limiter la puissance de fonctionnement des courants porteurs tout en assurant un débit suffisant, et limiter les effets du bruit et de la distorsion sur la ligne. La solution : allier un traitement du signal le plus performant possible et effectuer un couplage optimal du réseau CPL au réseau électrique. Il existe deux méthodes de couplage : couplage capacitif en parallèle sur le réseau électrique ou couplage inductif via un tore de ferrite. En ce qui concerne les installations en intérieur (indoor), le couplage capacitif est fait par défaut. Lorsqu'on branche l'équipement CPL sur la prise électrique, le problème ne se pose donc que pour les installations en extérieur (outdoor), beaucoup plus complexes à réaliser. [02]

6.1. Techniques de modulation de données

Tout l'enjeu des CPL est de « tenir » un débit avec un niveau d'émission faible, d'où une limitation de la puissance de fonctionnement des courants porteurs, ou bien un traitement du signal le plus performant possible pour contourner cette contrainte de niveau d'émission. Sur les solutions actuelles, deux types de modulation ressortent particulièrement : **OFDM** (*Orthogonal Frequency Division Multiplexing*) et **Spread Spectrum** (ou *modulation à étalement de spectre*).

7. OFDM : Orthogonal Frequency Division Multiplexing

La technique de transmission OFDM est basée sur l'émission simultanée sur n bandes de Fréquence (situées entre 2 et 30 MHz) de N porteuses sur chaque bande. Le signal est réparti sur les porteuses. Les fréquences de travail sont choisies en fonction des réglementations, les autres sont « éteintes » de manière logicielle. Le signal est émis à un niveau assez élevé pour pouvoir monter en débit, et injecté sur plusieurs fréquences à la fois. Si l'une d'elles est atténuée le signal passera quand même grâce à l'émission simultanée. Le spectre du signal OFDM présente une occupation optimale de la bande allouée grâce à l'orthogonalité des sous-porteuses. N.B. : Cette modulation a été choisie par le comité Home Plug, donc tous les équipements qui respectent la norme Home Plug sont en modulation OFDM. C'est notamment cette modulation qui est utilisée pour les transmissions sans fil Wi-Fi (802.11a).

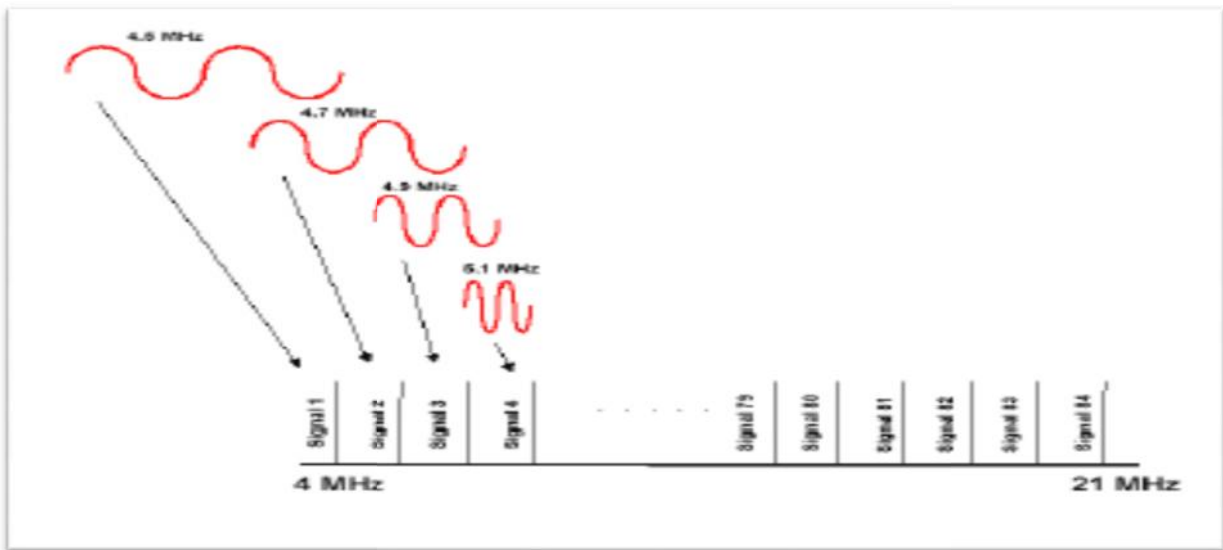


Figure I.5 : La technique de transmission OFDM

7. 1. Spread Spectrum : Modulation à étalement de spectre

Le principe de la modulation à étalement de spectre (*Spread Spectrum*) consiste à « étaler » l'information sur une bande de fréquences beaucoup plus large que la bande nécessaire, dans le but de combattre les signaux interférents et les distorsions liées à la propagation : le signal se confond avec le bruit. Le signal est codé au départ, un code est assigné à chacun des usagers afin de permettre le décodage à l'arrivée. L'étalement est assuré par un signal pseudo aléatoire appelé code d'étalement. A la réception le signal est perçu comme du bruit si le récepteur n'a pas le code. Le signal étant émis à un niveau plus faible que celui du bruit, le débit reste faible. La modulation avec étalement de spectre est ainsi optimisée pour lutter contre le bruit, dont elle limite mieux les effets. La modulation CDMA (*Code Division Multiple Access*) est une modulation à étalement de spectre utilisée pour certaines solutions CPL. Lorsqu'on fait le point des différentes solutions existantes à ce jour on note que les solutions qui utilisent l'étalement de spectre restent à bas débit, seules les solutions qui utilisent OFDM peuvent monter en débit à ce jour. [02]

8. utilisations du CPL

8.1. Accès Internet dans tout un bâtiment

Le courant porteur est très avantageux dans les bâtiments parce que l'infrastructure permet d'obtenir une grande mobilité au niveau de la connexion Internet. En effet, il suffit de se brancher sur de simples prises électriques.

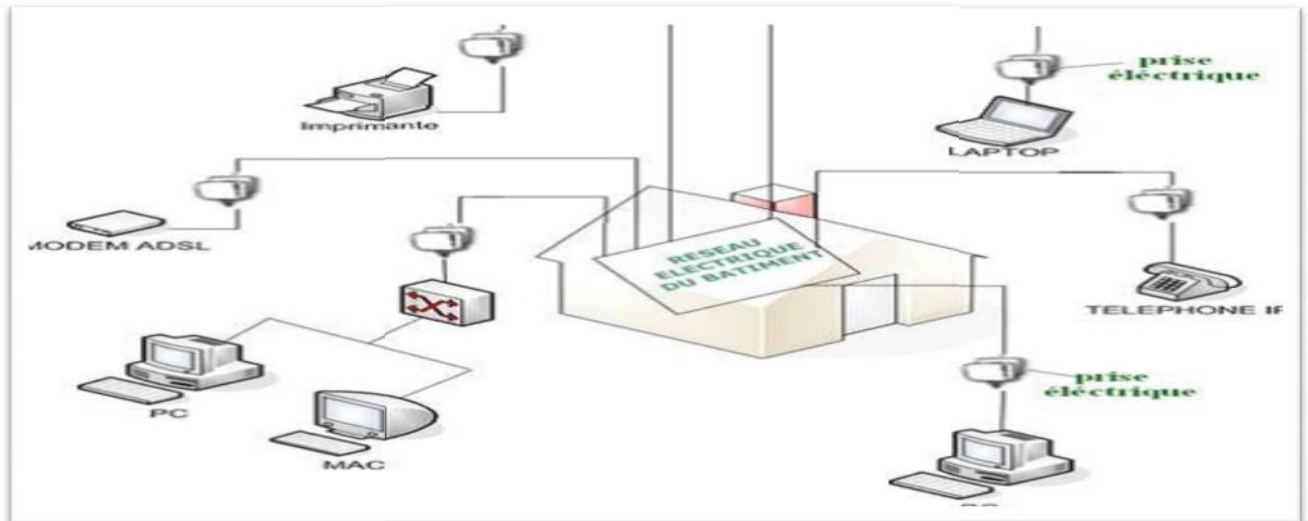


Figure I .6 : Accès Internet dans tout un bâtiment

Un exemple concret de ce type d'installation et d'utilisation de la technologie est celui de l'institut Gustave Roussy (94). Un réseau haut débit par CPL y a été installé dans l'espace Vie dédié aux enfants et adolescents. Il permet aux enfants hospitalisés d'avoir un accès Internet à haut débit sur n'importe quelle prise électrique de l'unité, y compris dans les chambres stériles. Plusieurs tests ont été réalisés près de matériels hospitaliers et ont démontré que ces matériels n'ont pas été perturbés par la présence du réseau CPL. [04]

8 .2. Etendre le réseau local

Un autre cas a été relevé dans un collège de Saint-Lô (50) où des chariots mobiles comprenant PC, imprimantes, vidéoprojecteurs et adaptateurs CPL permettent à chaque classe d'être tout à tour reliée au réseau local (et à Internet via un accès haut débit) en connectant le boîtier CPL sur une prise électrique de la classe. L'intérêt de cette installation est surtout dans son coût : 3 à 5 moins cher que pour câbler tout le collège étant donné que le réseau électrique, déjà [04]

8. 3. Module CPL pour la télévision

Depuis le mois de Décembre 2006 des F.A.I. (Fournisseurs d'Accès à Internet) français ont Proposé à leurs clients des modules CPL pour relier leur modem au décodeur placé à côté de la télévision pour recevoir la télévision par ADSL. Neuf Cegetel a lancé le pack CPL Netplug Turbo 85 Mbps du nom des adaptateurs CPL du fabricant français LEA. Ce pack comprend deux adaptateurs qui se branchent directement sur des prises électriques : le premier est connecté au modem Neuf Box (par un câble Ethernet fourni), tandis que le second, branché

aussi sur le courant, est connecté au décodeur TV près du poste de télévision. L'intérêt ? Supprimer le câble nécessaire jusqu'ici pour relier le modem au décodeur, une vraie contrainte pour ceux dont l'ordinateur et le téléviseur ne sont pas à proximité. Même le Wifi ne leur était d'aucune aide, les flux vidéo numériques étant très sensibles aux contraintes des Transmissions sans-fil et à certains murs. Wanadoo a été le premier sur cette utilisation, avec des adaptateurs fabriqués par De novo, le grand concurrent germanique de LEA. Les deux F.A.I. Proposent cette technologie pour moins de 100 euros, et la concurrence va les suivre dans les mois à venir. [04]

9. Multimédia

La technologie CPL permet de bénéficier de toutes les nouvelles applications multimédia. En effet, la « maison du futur » est réalisable : contrôler, surveiller mais aussi améliorer son cadre de vie c'est possible ! Sur le même principe que le module CPL pour la télévision, on peut relier son téléviseur directement à son ordinateur (situé dans une autre pièce) pour y visionner aisément un film, des photos... Devolo (entreprise allemande) propose de son côté un émetteur / récepteur offrant la possibilité d'écouter de la musique où que l'on soit à l'intérieur d'un bâtiment. Il offre une connectique complète permettant d'élaborer plusieurs configurations audio [02]

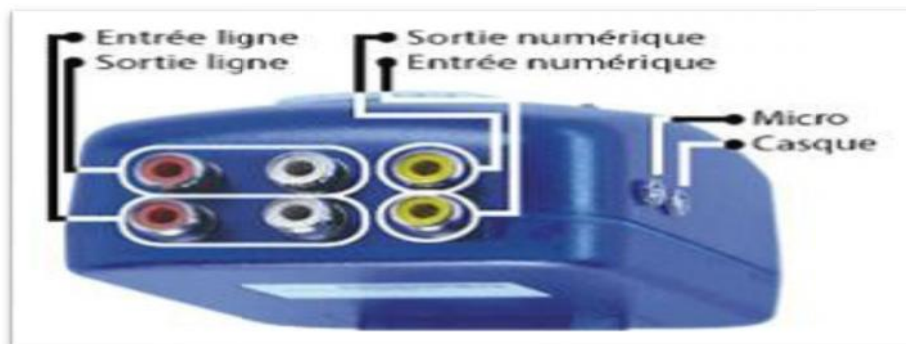
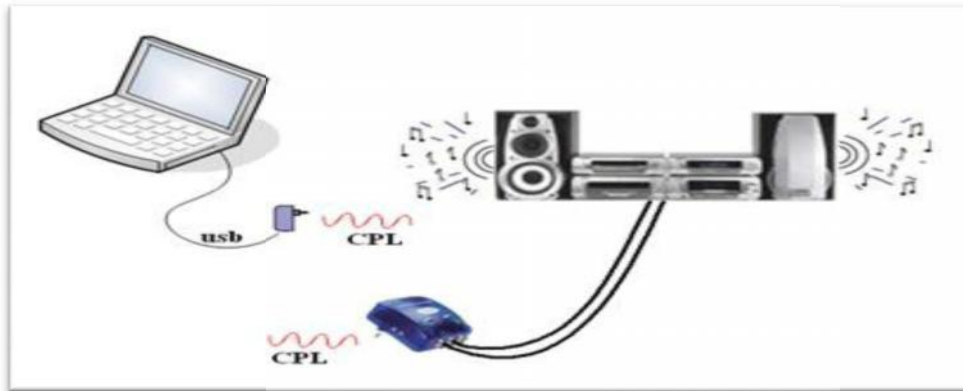


Figure I. 7: le module CPL pour la télévision**Figure I. 8 :** Le mode de livraison de la télévision unité

Ici, l'ordinateur envoie la musique sur le réseau électrique via l'adaptateur CPL. Cette musique, qui a été convertie en signaux numériques, est réceptionnée par l'adaptateur relié à la chaîne Hi-fi qui restitue les signaux numériques en musique. [04]

10. Les débits

Avant d'explicitier plus avant les débits observés sur les réseaux CPL, il est important de distinguer ce réseaux en deux sous types à savoir . les réseaux “indoor” et “ outdoor ”.

- Les réseaux “ indoor” : il s’agit des câbles situés après le compteur électrique, la Ligne sur laquelle tous les postes sont reliés entre eux. (Débits 14 à 45 Mbits/s)
- Les réseaux “ outdoor” : il s’agit des câbles situés entre le compteur électrique et le Transformateur général du quartier (débits 14 à 224 Mbits/s). La vitesse de transmission a évoluée rapidement. En 1998, le débit théorique était de 0,4 Mbit/s, il est passé à 2Mbits/s en 2001. Les débits changent en fonction du matériel. En effet, certains fournisseurs affichent des débits de 45Mbits/s (Alterne) ou 224 Mbits/s (SpeedCom) en utilisant la technologie FLIP (Flexible Power line). Une spécification proposant 200 Mbits/s est en cours d’élaboration par DS2 (Société espagnole mettant au point des puces électroniques visant à équiper les transformateurs). Le successeur de la norme Home Plug 1.01 est le Home Plug AV (Audio Vidéo) dont le but est de permettre la transmission de son et de vidéo par les réseaux CPL annonce des débits de l'ordre de 45 Mbits/s. Cependant les débits réellement observés dépendent de plusieurs critères :

La distance entre la prise électrique et les transformateurs

- Le nombre d'utilisateurs connectés
- Le fait d'être en configuration “indoor” ou “ outdoor”

- Le nombre de récepteurs installés entre le transformateur et la prise
- La charge du circuit électrique (plus la consommation électrique est importante plus le débit diminue)
- Le type d'appareil utilisé

Ainsi les débits réellement observés sont situés entre 2 et 10 Mbits/s. A cela il faut rajouter que du fait de la topologie en bus, la bande passante est partagée entre tous les utilisateurs connectés sur le même réseau électrique. [03]

10. 1 .Bas débit : des normes définies:

Le Courant Porteur en Ligne bas débit a fait ses preuves au travers de Nombreuses applications et a fait l'objet de normes.

3 mai 1989 : publication des normes NF EN 50065-xxxx par le CENELEC Rapprochement des législations relatives à la compatibilité électromagnétique ;

Spécification des caractéristiques du CPL bas débit.-

Bande	Fréquences du signal CPL bas débit	Applications
A	9- 95 kHz	Distribution (Relevé)
B	95 – 125 kHz	Maison (baby phone)
C	125 – 140 kHz	Tertiaire X10 - LonWork
D	140 – 148.5 kHz	Industrielle

Table I. 1: Bas débit

10.2. Haut débit : normalisation en cours:

Plusieurs protocoles utilisant le Courant Porteur haut débit sont en cours de normalisation : Home Plug, DS2 et Home Plug AV, etc.[04]

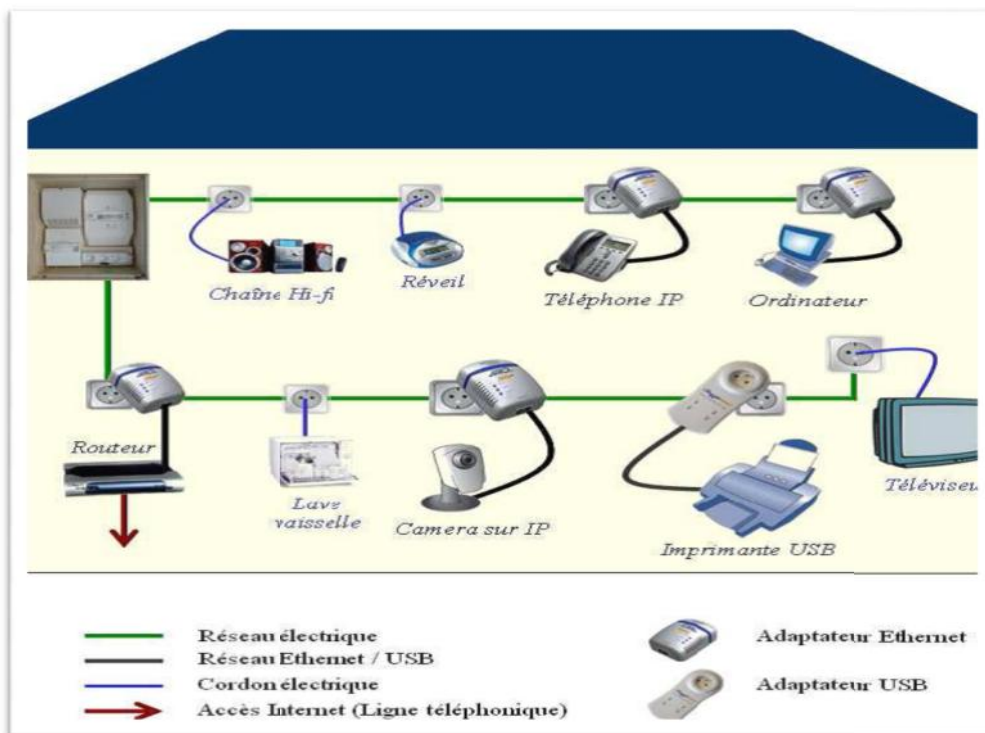


Figure I.9 : PLC indoor haut débit

11. Avantages et inconvénients de la technologie

11. 1. Avantages

Le CPL présente de nombreux avantages qui peuvent pousser les particuliers comme les entreprises à se connecter via cette technologie. En effet, il n'est pas nécessaire de réaliser une opération de câblage souvent coûteuse : le CPL utilise le réseau électrique existant. L'installation est assez aisée puisqu'elle se résume en « indoor » à brancher un adaptateur sur le périphérique que l'on souhaite connecter, et d'appliquer la clé de chiffrement utilisée. Le gros atout réside dans le fait que le courant porteur permet une mobilité importante. Il suffit simplement d'une prise électrique (souvent une ou plusieurs dans chaque pièce d'un bâtiment) pour être connecté au réseau. C'est une solution qui est complémentaire aux autres, on peut donc faire coexister un réseau CPL avec du Wi-Fi et du câblage Ethernet. Enfin, le CPL a de grandes chances s'imposer et de perdurer pour connecter de

nombreux équipements électriques comme un réfrigérateur, un four, ou encore un portail électrique. [04]

11.2. Inconvénients

La technologie a cependant quelques points faibles comme le manque de standardisation et de normes (un seul standard reconnu actuellement). Cela mène donc à un problème d'interopérabilité, que ce soit entre un réseau « indoor » et un réseau « outdoor », mais aussi entre différents équipements. Les débits ne sont plus suffisants pour répondre à la forte utilisation de bande passante que requièrent les nombreux services qui se lancent, comme notamment la vidéo à la demande. De plus, le débit « indoor » est partagé, c'est-à-dire que si cinq utilisateurs sont connectés, le débit est divisé par cinq pour chacun des utilisateurs. La sécurité n'est pas non plus le point fort du CPL car le cryptage D.E.S. est dépassé. Il faut donc encore attendre pour bénéficier d'un cryptage plus avancé. [04]

Conclusion

Les solutions CPL peuvent être vues comme des solutions complémentaires ou alternatives aux réseaux filaires traditionnels, aux réseaux sans fils et au VDSL. Suivant les architectures des réseaux existants, des bâtiments ou des contraintes techniques, l'une ou l'autre des solutions peut être choisie, mais l'on peut également envisager de les utiliser conjointement en utilisant leur complémentarité et les avantages propres à chacune. Les débits des solutions CPL sont amenés à augmenter et ce en Indoor comme en Outdoor. La spécification Homeplug AV notamment est à l'étude pour diffuser des canaux de télé numérique pour les architectures Indoor. De nombreux projets de recherche portent sur ces solutions et leurs évolutions. [02]



Chapitre II : Chapitre II : Le microprocesseur (principe de fonctionnement du PIC 16F628A)





1.Introduction

On peut donner du terme microprocesseur la définition suivante : "Composant renfermant dans un seul boîtier l'unité de contrôle et l'unité de traitement d'une machine informatique de type : VON NEUMANN" Cette définition exclut volontairement Les architectures non VON NEUMANN (GAPP, Transputers, réseaux de neurones Les microcontrôleurs qui incluent d'autres composantes des systèmes informatiques (mémoire, entrées/sorties).La vocation de ces composants est de constituer l'unité centrale de micro-ordinateurs, de mini-ordinateurs et de stations de travail ou de serveurs. Toutefois leur prix raisonnable et leurs performances permettent leur utilisation dans des systèmes informatiques dédiés (concentrateurs de lignes, nœuds de réseaux, pilotes de robots etc.). [05]

2.Présentation générale

Le microcontrôleur est dérivé du microprocesseur. Il est spécialisé dans les applications nécessitant principalement des échanges des données entre divers constituants. Le traitement des informations est, en général, simple et nécessite pas une grande puissance de calcul. On trouvera ici des idées générales sur les grandes fonctions de ces composants, mais on ne pourra pas entrer dans les détails de tel ou tel microcontrôleur.

2.1. microcontrôleur ou microprocesseur?

Afin de comprendre la différence entre le microcontrôleur et le microprocesseur considérons deux problèmes à résoudre avec une solution programmée : L'ordinateur personnel et La machine à laver.

2. 2. Utilisation du microcontrôleur

Le microcontrôleur est un composant électronique programmable, peu encombrant doté d'une basse consommation ; ses atouts le rendent facilement intégrable dans des produits utilisés au quotidien comme les appareils domestiques, les périphériques d'ordinateurs ou les automobiles. Il peut également entrer en compte dans la conduite de processus industriels ou même en tant que composant de missiles.

2. 3. Caractéristiques

CPU RISC

35 instructions (exécutées en 200ns) , Fonctionnement statique à 20 MHz, 2 K-mots mémoire programmable (FLASH) , 224 octets RAM 128 octets EEPROM et 15 lignes d'Entrées/sorties , Module comparateur analogique, 3 timers (deux 8 bits et un 16 bits) et module cap-

ture/comparaison/PWM USART et Fonctionnement de 3.0 à 5.5V (version F) ou 2.0 à 5.5V (LF). Consommation : < 2 mA en 5V, 4MHz ,15 μ A en 3V, 32kHz ,< 1 μ A en standby (3V)
[03]

2.4.Le PIC

Les microcontrôleurs PIC (ou PIC micro dans la terminologie du fabricant) forment une famille de microcontrôleurs de la société Micro chip. Ces microcontrôleurs sont dérivés du PIC1650 développé à l'origine par la division microélectronique de General Instruments. Le nom PIC n'est pas officiellement un acronyme, bien que la traduction en « Peripheral Interface Controller » (contrôleur d'interface périphérique) soit généralement admise. Cependant, à l'époque du développement du PIC1650 par General Instruments, PIC était un acronyme de « Programmable Intelligent Computer » ou « Programmable Integrated Circuit.

2.4.1. Définition

Les PIC intègrent une mémoire de programme, une mémoire de données, des ports d'entrée-sortie (numériques, analogiques, MLI, UART, bus I²C, etc.), et même une horloge, bien que des bases de temps externes puissent être employées. Certains modèles disposent de port et unités de traitement de l'USB. Les Pics sont très performants de par leur vitesse d'exécution, et peu coûteux, les microcontrôleurs PIC se sont imposés avec succès depuis une dizaine d'années et se retrouvent aujourd'hui dans de nombreux appareils très divers (programmateurs domestiques ou d'appareils électroménager; Télécommande; thermostats électroniques...).

2.4.2. Architecture :

Les PIC se conforment à l'architecture Harvard : ils possèdent une mémoire de programme et une mémoire de données séparées. La plupart des instructions occupent un mot de la mémoire de programme. La taille de ces mots dépend du modèle de PIC, tandis que la mémoire de données est organisée en octets.

Les PIC sont des processeurs dits RISC, c'est-à-dire processeur à jeu d'instruction réduit. Plus le nombre d'instructions est réduit, plus le décodage est rapide, et plus le composant fonctionne vite. Cependant, il faut plus d'instructions pour réaliser une opération complexe. Un cycle d'instruction d'un PIC dure 4 temps d'horloge. La plupart des instructions durent un cycle, sauf les sauts qui durent deux cycles. On atteint donc des vitesses élevées. Avec un quartz de 4 MHz (ou l'horloge interne), on obtient donc 1000000 de cycles/seconde, or, comme le PIC exécute pratiquement 1 instruction par cycle, hormis les sauts, cela donne une puissance de l'ordre de 1 MIPS (1 million d'instructions par seconde). Les

PIC peuvent être cadencés à 20 MHz (série PIC16), 40 MHz (série PIC18), et 48 MHz (exemple : PIC18F2550 — PIC avec USB) et 64 MHz (exemple : PIC18F25K20 PIC en 3,3 V

2.4.3. Identification des Pics

Nous présenterons les méthodes utilisées pour identifier les références des circuits pic, ce qui nous renseigne déjà sur un certain nombre de paramètres importants. Une référence de microcontrôleur Micro chip est toujours de cette forme: xx (L) XXLe -zzz Expliqué dans le tableau suivant :

XX	FAMILLE DE COMPOSANTE (12-14-16-17-18)
L	Tolérance plus importante de la plage de tension
XX : Type de mémoire de programme	C - EPROM or EEPROM CR - PROM F - FLASH
Yy	Identification : type (84, 877...)
Zz	Vitesse maximum du quartz

. Tableau II.2: Identification du PIC

2.4.4. Organisation d'un PIC

Un microcontrôleur se présente sous la forme d'un circuit intégré réunissant tous les éléments d'une structure à base de microprocesseur. Voici généralement ce que l'on trouve à l'intérieur d'un tel composant :

- Un microprocesseur (C.P.U.).
- Une mémoire de donnée (RAM et EEPROM).
- Une mémoire programme (ROM, OTPROM, UVPROM ou EEPROM).
- Des interfaces parallèles pour la connexion des entrées / sorties.

2.5. Brochage

Les broches du composant possèdent plusieurs affectations entre les ports d'E/S, les périphériques et les fonctions system. [04]

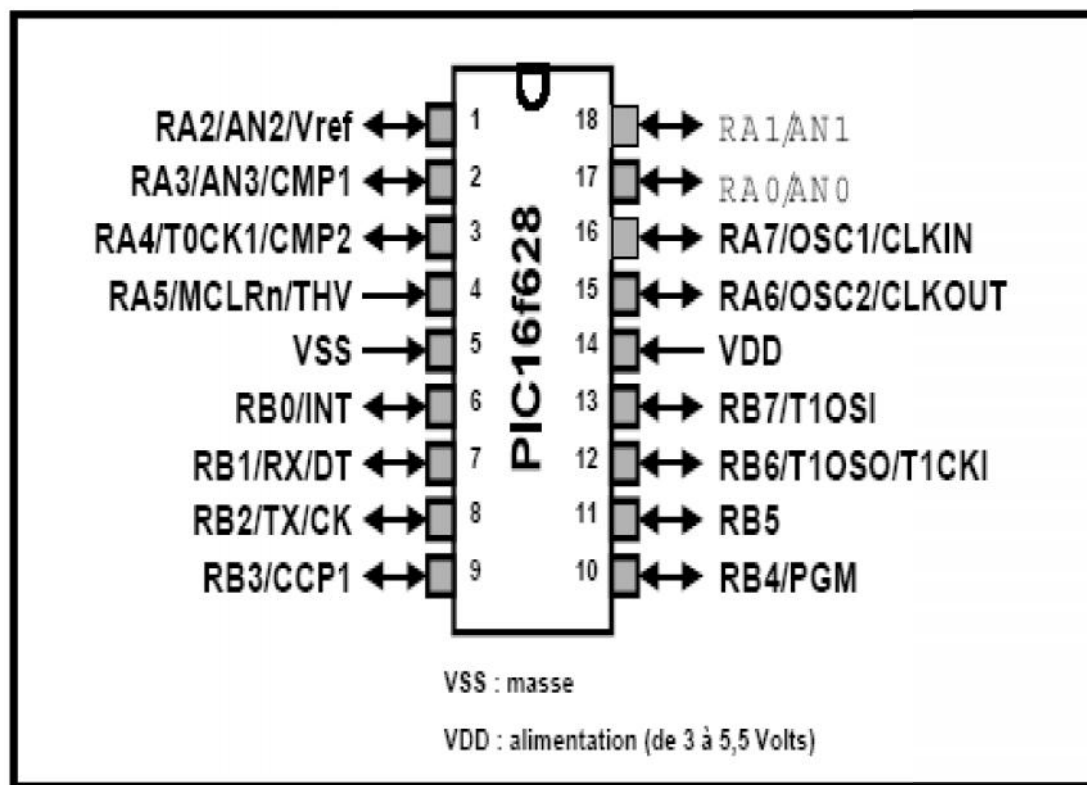


Figure II.1 Brochage du PIC16f628

2.5. 1. Description du brochage

Name	DIP Pin #	I/O/P Type	Buffer Type	Description
RA0/AN0	17	I/O	ST	Bi-directional I/O port/Analog comparator input
RA1/AN1	18	I/O	ST	Bi-directional I/O port/Analog comparator input
RA3/AN3/CMP1	2	I/O	ST	Bi-directional I/O port/Analog comparator input/VREF out-put
RA4/T0CKI/CMP2	3	I/O	ST	Bi-directional I/O port/Analog comparator input input/comparator output
RA5/MCLR/THV	4	I/O	ST	Bi-directional I/O port/Can be configured as T0CKI/comparator output
RA6/OSC2/CLKOUT	15	I/O	ST	Input port/master clear (reset input/programming voltage input. When configured as MCLR, this pin is an active low reset to the device. Voltage on MCLR/THV must not exceed VDD during normal device operation.

RA7/OSC1/CLKIN	16	I/O	ST	Bi-directional I/O port/Oscillator crystal output Connects to crystal or resonator in crystal oscillator mode. In ER mode, OSC2 pin outputs CLKOUT which has 1/4 the frequency of OSC1, and denotes the instruction cycle rate.
RB0/INT	6	I/O	TTL/ST	Bi-directional I/O port/Oscillator crystal input/external clock source input. ER biasing pin.
RB1/RX/DT	7	I/O	TTL/ST ³	Bi-directional I/O port/ USART receive pin/synchronous data I/O. Can be software programmed for internal weak pull-up.
RB2/TX/CK	8	I/O	TTL/ST ³	Bi-directional I/O port/ USART transmit pin/synchronous clock I/O. Can be software programmed for internal weak pull-up.
RB3/CCP1	9	I/O	TTL/ST	Bi-directional I/O port/Capture/Compare/PWM I/O. Can be software programmed for internal weak pull-up.
RB4/PGM	10	I/O	TTL/ST	Bi-directional I/O port/Low voltage programming input pin. Wake-up from SLEEP on pin change. Can be software programmed for internal weak pull-up. When low voltage programming is enabled, the interrupt on pin change and weak pull-up resistor are disabled
RB5	11	I/O	TTL	Bi-directional I/O port/Wake-up from SLEEP on pin change. Can be software programmed for internal weak pull-up.
RB6/T1OSO/T1CKI	12	I/O	TTL/ST ²	Bi-directional I/O port/Timer1 oscillator output/Timer1 clock input. Wake up from SLEEP on pin change. Can be software programmed for internal weak pull-up.
RB7/T1OSI	13	I/O	TTL/ST ²	Bi-directional I/O port/Timer1 oscillator input. Wake up from SLEEP on pin change. Can be software programmed for internal weak pull-up.
VSS	5	P	-	Ground reference for logic and I/O pins.
VDD	14	P	-	Positive supply for logic and I/O pins.

Tableau II.2. Description du brochage

Legend

O = output	I/O = input/output	P = power	— = Not used
I = Input	ST = Schmitt Trigger input	TTL = TTL input	I/OD =input/open drain output

Tableau II.3. La Legend

Note 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.

Note 2: This buffer is a Schmitt Trigger input when used in serial programming mode.

3. Architecture :

Le microcontrôleur est composé d'une unité centrale et de périphériques ; le fonctionnement est géré par un séquenceur qui, en fonction des modes opératoires, fournit les signaux de contrôle à chaque module. L'architecture de l'unité centrale est de type RISC (Reduced Instruction Set Computer), le jeu d'instructions se voit réduit à 35.

- Note 3: This buffer is a Schmitt Trigger I/O when used in USART/Synchronous mode.
- Note 4: This buffer is a Schmitt Trigger I/O when used in CCP mode.
- Note 5: This buffer is a Schmitt Trigger input when used in low voltage program mode. [03]

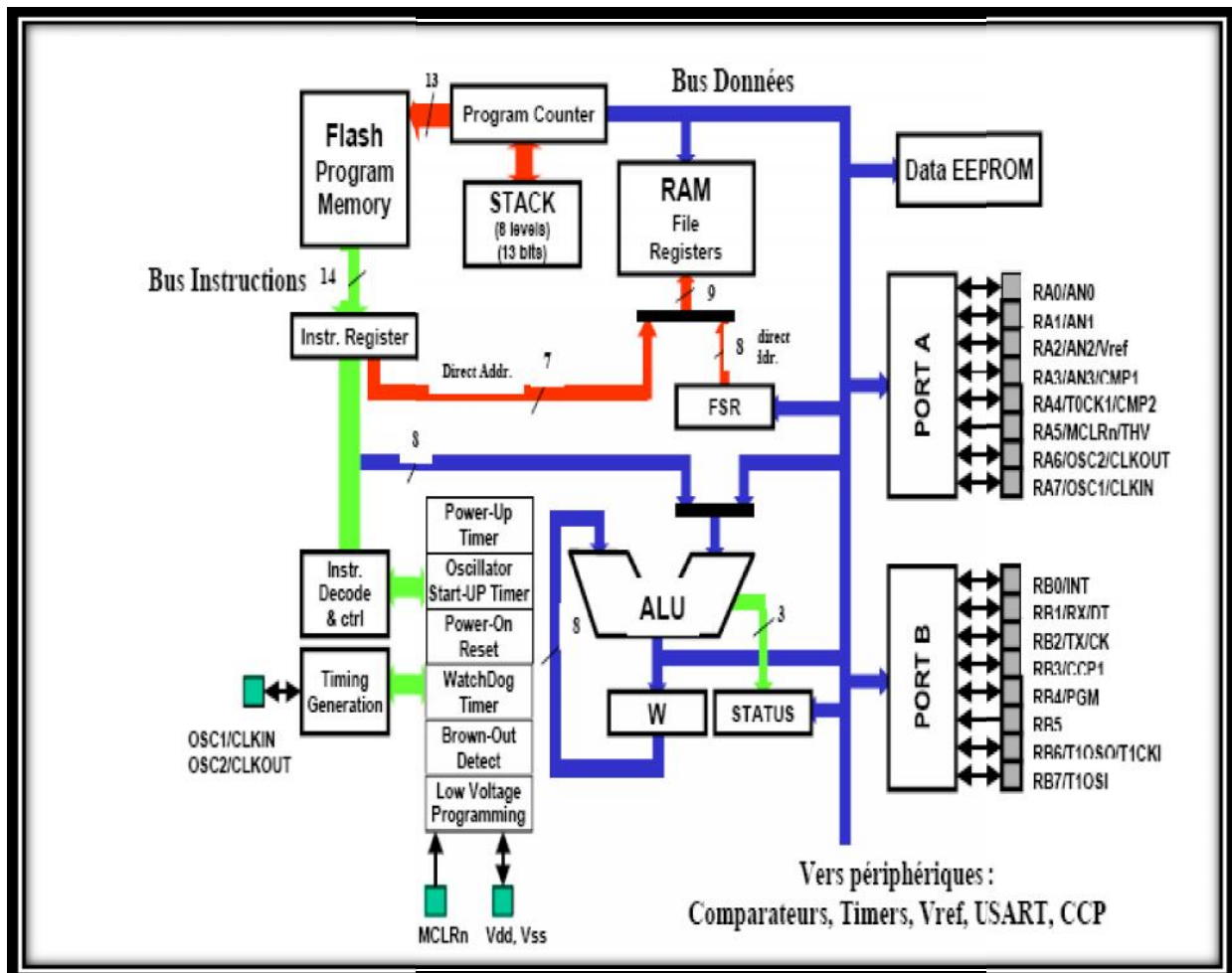


Figure II .2 Architecture PIC (16f628)

3.1. Unité centrale

Le cœur du processeur est composé de 3 entités : L'ALU (opérations arithmétiques et logiques sur 8 bits) et son registre d'état (STATUS), Le registre de travail : W (*Working Register*). Le registre d'usage général (*File Register*)

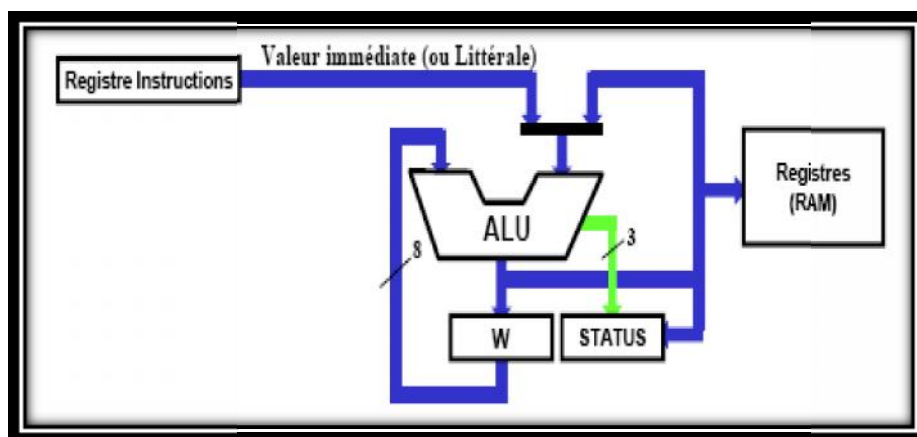


Figure II.3: Cœur d'un processeur PIC

Les opérations possibles sont alors les suivantes (avec un exemple) :

- $W \leftarrow W \text{ (op) valeur immédiate}$ ADDLW 0xFF
- $\text{Dest} \leftarrow W \text{ (op) Registre}$ ADDWF REGISTRE, dest.
- $\text{Registre} \leftarrow W$ MOVWF REGISTRE
- $\text{Dest.} \leftarrow \text{Registre}$ MOVF REGISTRE, dest.
- $\text{Dest.} \leftarrow \text{Registre} \pm 1$ INCF REGISTRE, dest.
- $\text{Dest.} \leftarrow \text{Registre} \pm 1 \text{ plus test}$ INCFSZ REGISTRE, dest.
- Manipulation et test individuel de bits sur les registres

Où : (op) représente une opération arithmétique ou logique Dest. Représente la destination des données (W ou le REGISTRE concerné) [04]

3.1.1 Instructions:

3.1.1.1 Format des instructions:

Les instructions sont codées sur 14 bits ; leur format, figure suivante, dépend variables employées (octet, bit ou valeur immédiate).

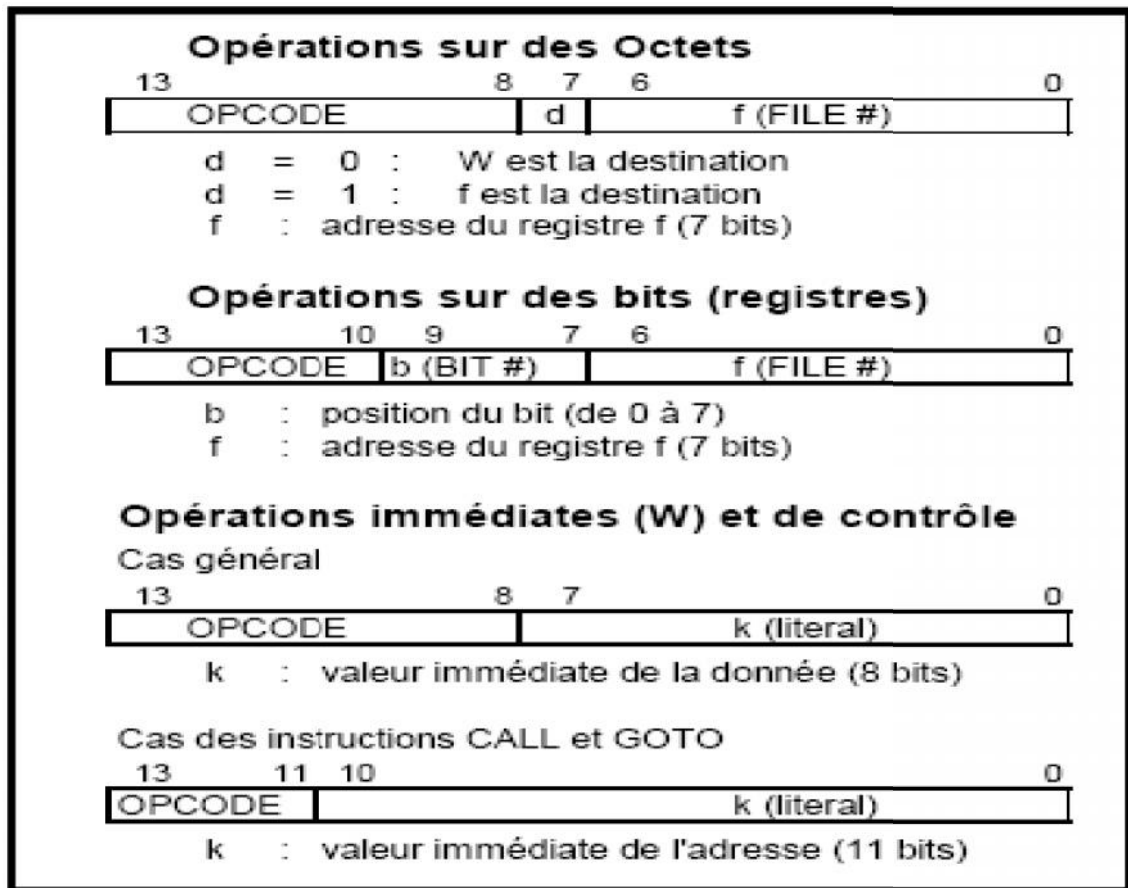


Figure II. 1: Format des instructions

3.1.1.2 Séquencèrent des instructions

Le processeur est piloté par un générateur de signaux qui divise l'horloge système par 4 ; ainsi le cycle machine est 4 fois plus long que la période d'horloge. Le processeur fonctionne en mode pipe-line (x2), ce qui lui permet d'exécuter potentiellement une instruction par cycle ; cette cadence est brisée lors de sauts de programme, il faut dans ce cas là vider le pipeline (*flush*) avant d'exécuter le sous-programme. [04]

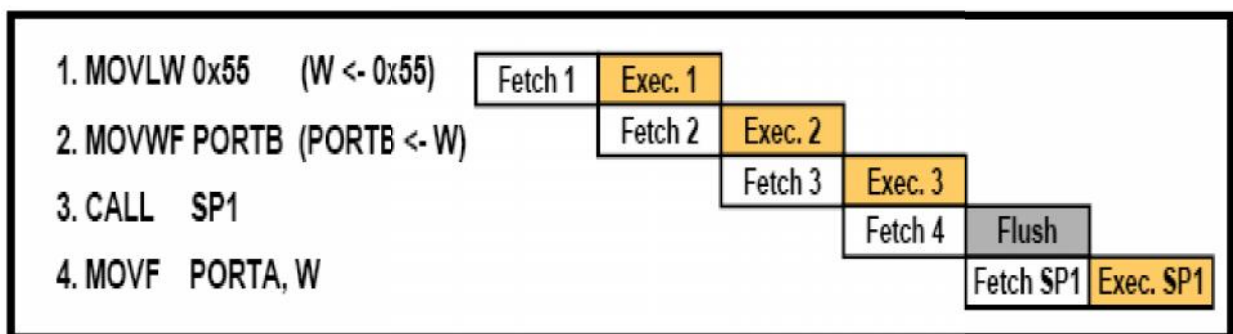


Figure II.2: Séquencèrent du processeur

3.1.1.3 Jeu d'instructions

La figure suivante présente l'ensemble des 35 instructions d'un processeur PIC ; ce jeu est commun à la plupart de microcontrôleurs du fabricant. Pour avoir le détail de chaque instruction, il faut se reporter à la documentation du constructeur.

Mnémonique, opérande	Description	Code Opérateur (14 bits)				Drapeaux (STATUS)
		MSb		LSb		
Opérations sur des Octets						
ADDWF f, d	Add W and f	00	0111	dfff	ffff	C, DC, Z
ANDWF f, d	AND W with f	00	0101	dfff	ffff	Z
CLRF f, d	Clear f	00	0001	1fff	ffff	Z
CLRW -	Clear W	00	0001	0xxx	xxxx	Z
COMF f, d	Complement f	00	1001	dfff	ffff	Z
DECF f, d	Decrement f	00	0011	dfff	ffff	Z
DECFSZ f, d	Decrement f Skip if 0	00	1011	dfff	ffff	
INCF f, d	Increment f	00	1010	dfff	ffff	Z
INCFSZ f, d	increment f Skip if 0	00	1111	dfff	ffff	
IORWF f, d	Inclusive OR W with f	00	0100	dfff	ffff	Z
MOVF f, d	Move f	00	1000	dfff	ffff	Z
MOVWF f	Move W to f	00	0000	1fff	ffff	
NOP -	No Operation	00	0000	0xx0	0000	
RLF f, d	Rotate Left f through Carry	00	1101	dfff	ffff	C
RRF f, d	Rotate Right f through Carry	00	1100	dfff	ffff	C
SUBWF f, d	Subtract W from f	00	0010	dfff	ffff	C, DC, Z
SWAPF f, d	Swap nybbles with f	00	1110	dfff	ffff	
XORWF f, d	Exclusive OR W with f	00	0110	dfff	ffff	Z
Opérations sur des bits (registres)						
BCF f, b	Bit Clear f	01	00bb	bfff	ffff	
BSF f, b	Bit Set f	01	01bb	bfff	ffff	
BTFSC f, b	Bit Test f, Skip if Clear	01	10bb	bfff	ffff	
BTFSS f, b	Bit Test f, Skip if Set	01	11bb	bfff	ffff	
Opérations immédiates (W) et de contrôle						
ADDLW k	Add Literal and W	11	111x	kkkk	kkkk	C, DC, Z
ANDLW k	AND Literal and W	11	1001	kkkk	kkkk	Z
CALL k	Call subroutine	10	0kkk	kkkk	kkkk	
CLRWDT -	Clear Watchdog Timer	00	0000	0110	0100	T0n, PDn
GOTO k	Go To address	10	1kkk	kkkk	kkkk	
IORLW k	Inclusive OR literal with W	11	1000	kkkk	kkkk	Z
MOVLW k	Move Literal to W	11	00xx	kkkk	kkkk	
RETFIE -	Return from interrupt	00	0000	0000	1001	
RETLW k	Return with literal in W	11	01xx	kkkk	kkkk	
RETURN -	Return from Subroutine	00	0000	0000	1000	
SLEEP -	Go into standby mode	00	0000	0110	0011	T0n, PDn
SUBLW k	Subtract W from literal	11	110x	kkkk	kkkk	C, DC, Z
XORLW k	Exclusive OR literal with W	11	1010	kkkk	kkkk	Z
Notations						
f	Registre (File Register)					
d	Destination de l'opération (W("0") ou f ("1"))					
k	Valeur immédiate (Literal value)					
b	Position du bit dans l'octet					

Figure II. 3: Jeu d'instructions

3.2 Mémoire:

Ce microcontrôleur est basé sur une architecture de processeur de type *Harvard*, c'est à dire qu'il y a séparation des bus d'instructions et de données ainsi que de l'espace d'adressage.

3.2.1 Mémoire programme:

Les instructions du programme sont stockées sur 14 bits dans une zone mémoire dont l'adresse s'étend de 000h à 7FFh (2048 lignes de programme pour le 16f628). Il y a 2 adresses réservées pour les vecteurs d'initialisation (*Reset* et interruptions) ; le processeur possède une pile de 8 niveaux pour gérer les adresses de retour de sous programmes ; il n'y a aucun contrôle sur l'état de la pile par le processeur.

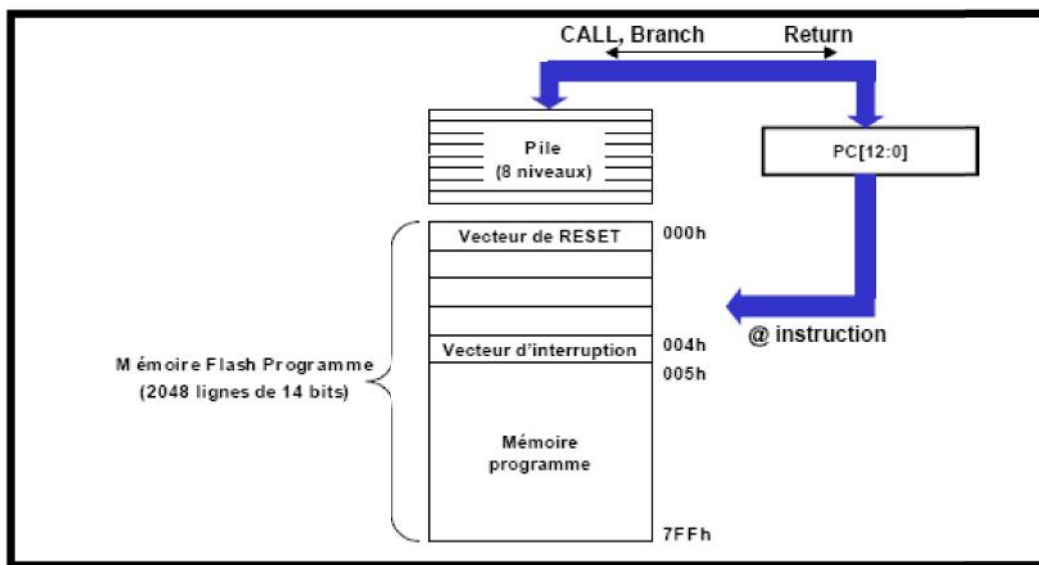


Figure II. 4.: Mémoire programme

3.2.2 Mémoire données (Registres)

La mémoire donnée correspond aux registres (*File Registres*) vus par l'unité centrale ; ces registres sont de 2 types :

- Registres « Système » : ils permettent la configuration et la surveillance de l'état du processeur et de ses périphériques ; ces registres sont accessibles en lecture ou en écriture suivant leur fonction ; il y a 34 registres de ce type pour le 16f628.
- Registres d'usage général : ils permettent le stockage de variables ; ils sont accessibles en lecture et en écriture par le programme ; il y a 224 registres de ce type pour le 16f628.

Le jeu d'instructions du processeur ne permet l'adressage des registres que sur 7 bits (128 registre), l'espace mémoire est alors décomposé en 4 bancs de 128 registres ; la cartographie de la mémoire données est donnée par la figure suivante ; les zones grisées ne sont pas implémentées.

Banc 0		Banc 1		Banc 2		Banc 3	
Indirect. Addr.	00 h	Indirect. Addr.	80 h	Indirect. Addr.	100 h	Indirect. Addr.	180 h
TMR0	01 h	OPTION	81 h	TMR0	101 h	OPTION	181 h
PCL	02 h	PCL	82 h	PCL	102 h	PCL	182 h
STATUS	03 h	STATUS	83 h	STATUS	103 h	STATUS	183 h
FSR	04 h	FSR	84 h	FSR	104 h	FSR	184 h
PORTA	05 h	TRISA	85 h		105 h		185 h
PORTB	06 h	TRISB	86 h	PORTB	106 h	TRISB	186 h
	07 h		87 h		107 h		187 h
	08 h		88 h		108 h		188 h
	09 h		89 h		109 h		189 h
PCLATH	0A h	PCLATH	8A h	PCLATH	10A h	PCLATH	18A h
INTCON	0B h	INTCON	8B h	INTCON	10B h	INTCON	18B h
PIR1	0C h	PIE1	8C h				
	0D h		8D h				
TMR1L	0E h	PCON	8E h				
TMR1H	0F h		8F h				
T1CON	10 h		90 h				
TMR2	11 h		91 h				
T2CON	12 h	PR2	92 h				
	13 h		93 h				
	14 h		94 h				
CCPR1L	15 h		95 h				
CCPR1H	16 h		96 h				
CCP1CON	17 h		97 h				
RCSTA	18 h	TXSTA	98 h				
TXREG	19 h	SPBRG	99 h				
RCREG	1A h	EEDATA	9A h				
	1B h	EEADR	9B h				
	1C h	EECON1	9C h				
	1D h	EECON2	9D h				
	1E h		9E h				
CMCON	1F h	VRCON	9F h				
	20 h		A0 h				
96 Registres d'usage général		80 Registres d'usage général		48 Registres d'usage général			
	70 h	Accès à 70h - 7Fh	EF h F0 h		120 h 14F h		
	7F h		FF h	Accès à 70h - 7Fh	1F0 h 1FF h	Accès à 70h - 7Fh	1F0 h 1FF h

Figure II. 5: Mémoire données (Registres)

Nous allons maintenant nous intéresser à quelques registres « système » ; la description qui suit se veut sommaire ; les tableaux suivants utilisent la syntaxe suivante : R/W-x pour Read/Write – valeur (x) à la mise sous tension. [04]

3.2.2.1 STATUS:

Ce registre permet de choisir le banc auquel on veut accéder et de lire les drapeaux (*Flags*) de l'ALU et du timer.

	@	R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
STATUS	03h ou 83h	IRP	RP1	RP0	TOn	PDn	Z	DC	C
		bit 7							bit 0

IRP : sélection des bancs 0, 1 ou 2, 3 en adressage indirect RP0, RP1 : choix du banc (de 0 à 3) en adressage direct Z, DC, C : drapeaux de l'ALU

3.2.2.2 OPTION

Ce registre permet de configurer certains paramètres du Port B et le Timer 0.

	@	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
INTCON	0Bh ou 8Bh	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF
		bit 7				bit 0			

Validation/masquage des interruptions :

GIE : (*G*lobal *I*nterrupt *E*nable) : toutes les interruptions

PEIE : (*P*eripheral *I*nt. *E*nable) : interruptions des périphériques

T0IE : (*t*imer *0* *I*nt. *E*nable) : interruption de RB0/INT

INTE : (*E*xternal *I*nt. *E*nable) : interruption de RB0/INT

RBIE : (*P*ort *B* *C*hange *I*nt. *E*nable) : interruption de RB7-RB4

Drapeaux d'interruptions :

T0IF : Timer 0

INTF : RB0/INT

RBIF : changement de RB7-RB4

3.2.2.4 PIE1 et PIR1

Ces registres permettent de gérer la validation des interruptions (PIE1) et de scruter les drapeaux (PIR1) des organes périphériques.

	@	R/W-0	R/W-0	R/W-0	R/W-0		R/W-0	R/W-0	R/W-0
PIE1	8Ch	EEIE	CMIE	RCIE	TXIE		CCPIE	TMR2IE	TMR1IE
		bit 7					bit 0		

	@	R/W-0	R/W-0	R/W-0	R/W-0		R/W-0	R/W-0	R/W-0
PIR1	0Ch	EEIF	CMIF	RCIF	TXIF		CCPIF	TMR2IF	TMR1IF
		bit 7					bit 0		

EEIx : EEPROM Données

CMIx : Comparateurs analogiques

RCIx : Réception USART

TXIx : Emission USART

CCPIx : *C*apture/*C*ompare/*P*WM

TMRxIy : Timers 1 et 2

3.2.2.5 PCON

Ce registre sert à gérer les conditions de réveil du processeur (*Resets, Sleep, Brown- Out*)



OSCF : choix de la fréquence de l'oscillateur interne (modes INTRC/ER)

4. Compteur Ordinal (PC, PCL et PCLATH)

Le compteur ordinal a une longueur de 13 bits (on en utilise 11 pour les 2048 lignes de code du 16f628) alors que le processeur ne gère les données que sur 8 bits et les adresses que sur 11 bits. Ainsi, le compteur est considéré en 2 morceaux, la partie basse (8 bits LSB) est présente dans le registre PCL, alors que la partie haute n'est accessible qu'indirectement (PCLATH)

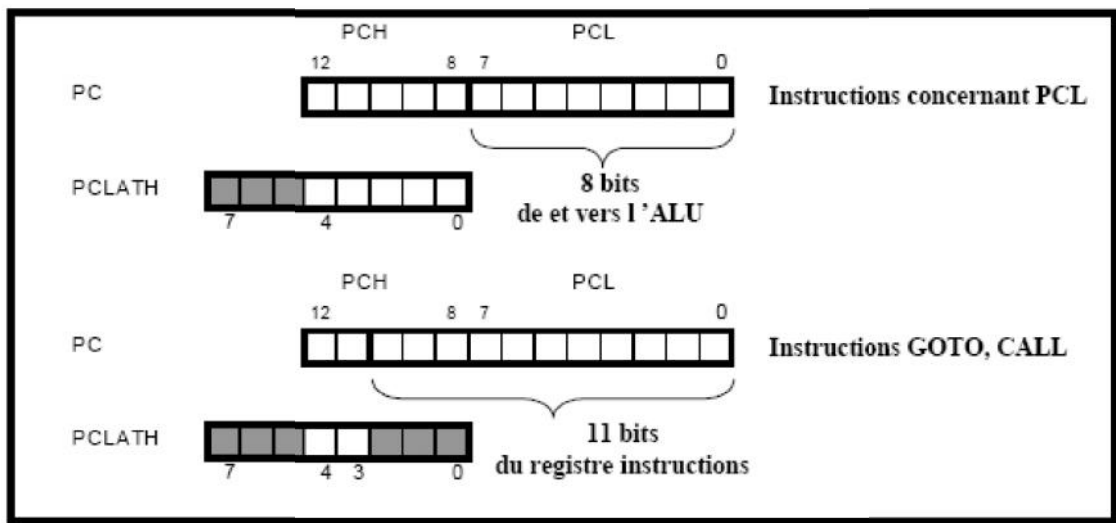


Figure II. 6 : Compteur ordinal (PC)

Il est important de noter qu'en cas d'instruction de saut calculé en cours d'exécution du programme (offset dans une table, par exemple), on ne peut modifier que les 8 bits de poids faible (PCL) du compteur ; c'est pour cela qu'une table ne pourra pas excéder 256 cases, en supposant qu'elle démarre en début de page. [04]

4.1 Adressage indirect (INDF et FSR)

L'adressage indirect est possible en passant par un registre virtuel (INDF) dont l'adresse est positionnée par le registre FSR (*File Select Register*) et le bit IRP du registre STATUS.

La figure suivante présente les 2 contextes

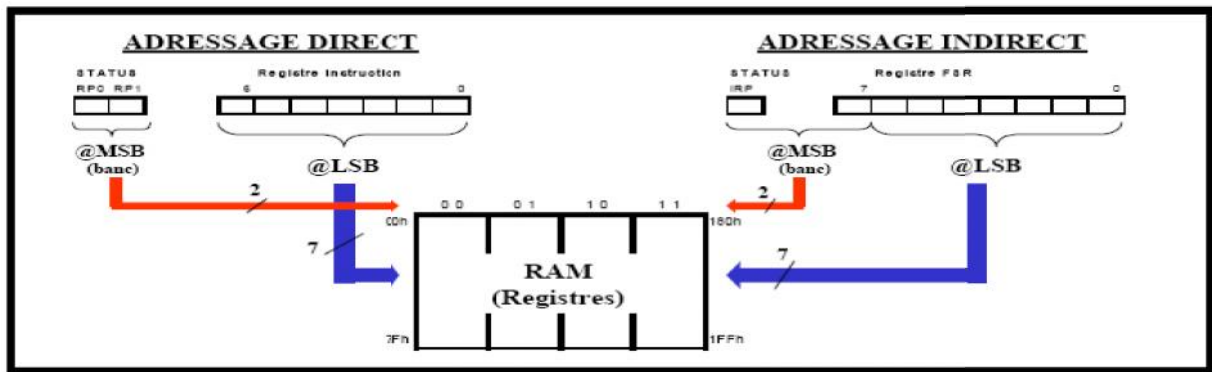


Figure II. 7: Adressage Direct/Indirect

4.2 Ports d'E/S

Le composant dispose de 2 ports d'E/S : A et B ; ceux-ci peuvent servir d'E/S numériques standards ou d'E/S de périphériques internes. Ces ports sont bi-directionnels, leur configuration se fait par des registres spécifiques (TRISx) ; par exemple : TRISA configure le Port A : chaque bit placé à 1 place le bit du port en entrée. En cas d'utilisation de périphériques internes, ceux-ci sont prioritaires pour l'affectation des broches d'E/S.

Description sommaire des ports :

Note : sauf spécification particulière, les broches sont configurables en E/S numériques bi-directionnelles ; la liste ci-dessous ne présente alors que les configurations spécifiques à chaque broche.

4.2.1 Port A

- A7 (RA7/OSC1/CLKIN) : broche d'entrée pour le signal l'horloge
- A6 (RA6/OSC2/CLKOUT) : broche de sortie pour le signal d'horloge
- A5 (RA5/MCLRn/THV) : broche de «Reset » et de programmation « haute tension »
- A4 (RA4/T0CKI) : E/S « Drain Ouvert, entrée d'horloge pour le Timer 0
- A3 (RA3/AN3) : E/S pour les comparateurs analogiques
- A2 (RA2/AN2/Vref) : entrée pour les comparateurs analogiques et sortie de la tension de référence interne)
- A1 (RA1/AN1) : entrée pour les comparateurs analogiques
- A0 (RA0/AN0) : entrée pour les comparateurs analogiques

Les registres associés au port A sont : PORTA, TRISA, CMCON et VRCON

4.2.2 Port B

B7 (RB7/T1OSI) : entrée d'horloge pour le Timer 1

B6 (RB6/T1OSO/T1CKI) : E/S du Timer 1 et ligne d'horloge de la programmation du composant.

B5 (RB5) :

B4 (RB4/PGM) : contrôle du mode de programmation « basse-tension »

B3 (RB3/CCP1) : E/S du module *Capture/Compare/PWM*

B2 (RB2/TX/CK) : sortie ou horloge de l'USART

B1 (RB1/RX/DT) : entrée de l'USART

B0 (RB0/INT) : entrée d'interruption externe

Les registres associés au port B sont : PORTB, TRISB, OPTION et VRCON[04]

5.1 La programmation du microcontrôleur

Elle nécessite l'emploi d'une carte de programmation à relier à un PC via une liaison série RS232 (COM1 ou 2 du PC). Le PC est équipé du logiciel de programmation ICPROG. La carte dispose d'un emplacement destiné à recevoir le composant à programmer. [05]

5.1 La carte de programmation

Dessous figure la carte de programmation que nous avons utilisée :



Figure II 8: La carte de programmation

5.2 Programmation d'un PIC

Il est impératif de faire dans l'ordre les manipulations suivantes :

- Placer le circuit intégré PIC sur la carte de programmation
- Brancher la carte sur la liaison série d'un PC via le câble à connecteurs DB9
- Programmer avec le logiciel ICPROG :

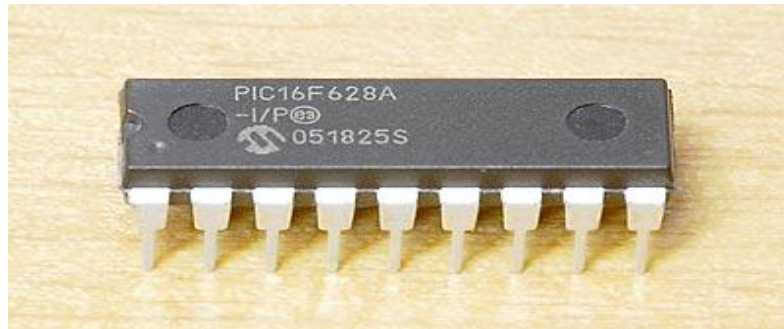


Figure II 9 : Microcontrôleur PIC16F628A.

- Lancer icprog.exe
- Ouvrir le fichier hexadécimal correspondant au programme à implanter dans le composant. Celui-ci apparaît dans la fenêtre. Il est possible de voir le programme en assembleur en cliquant sur A, ou en hexadécimal en cliquant sur H (Figure 13).
- Choisir le modèle du composant à programmer, 16F628A dans notre cas.
- Positionner les paramètres concernant la programmation (oscillateur, fusibles)
- Lancer la programmation par le menu **Commande** → **Tout Programmer** ou par la touche de fonction F5 ou par l'icône. [05]

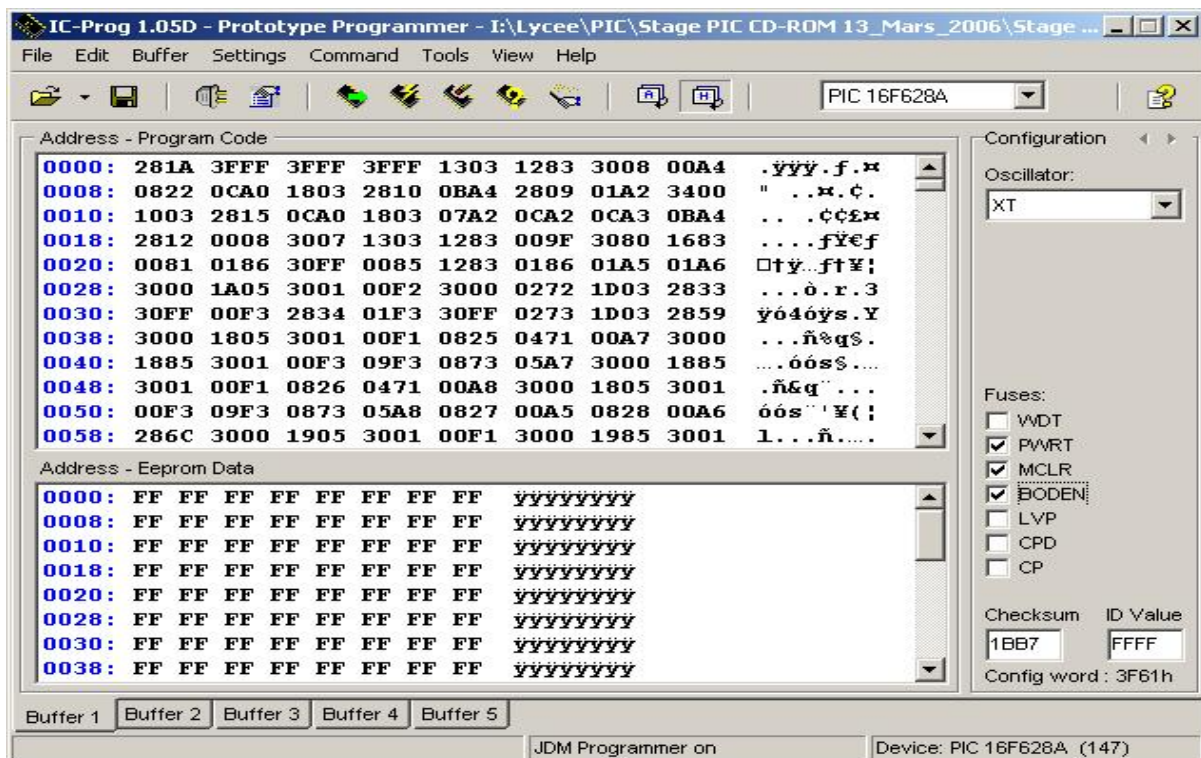
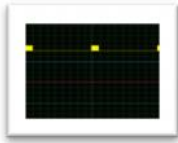
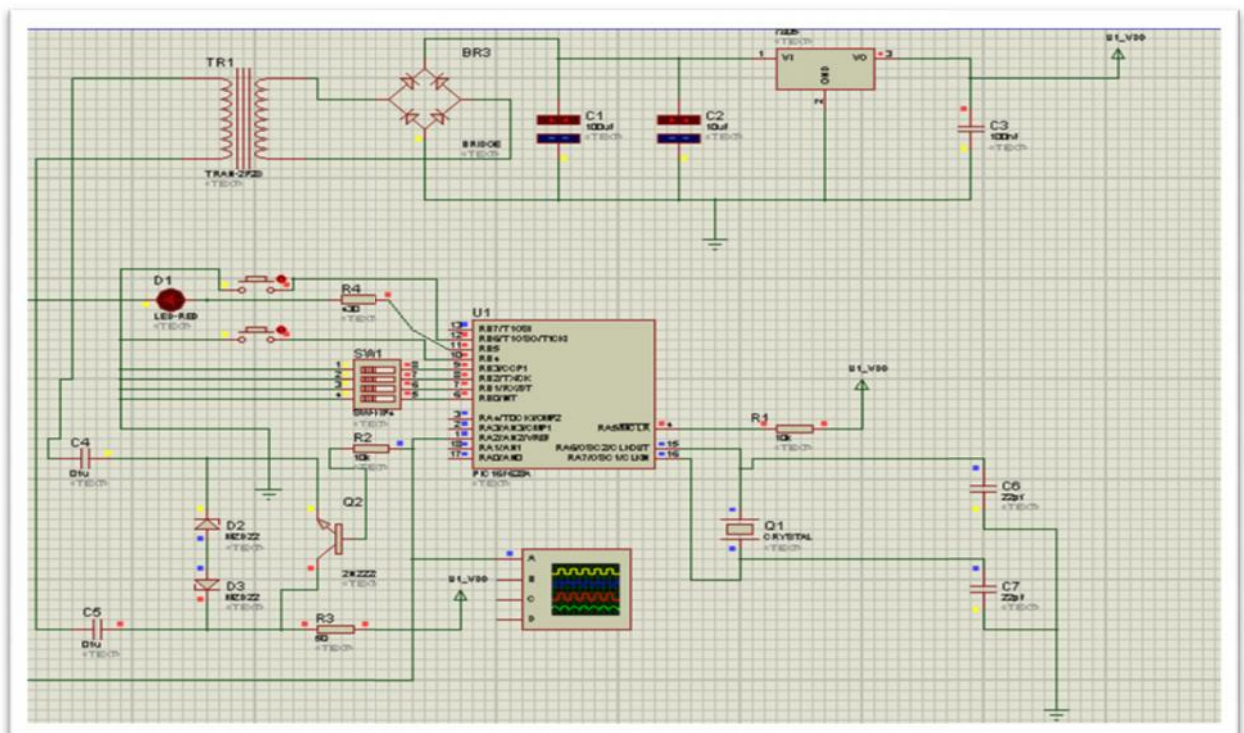


Figure II 10 : Interface graphique du logiciel de programmation PICPROG.

- d) Après la programmation, il faut débrancher la carte programmeur du PC
- e) Enlever le circuit intégré PIC.
- f) Placer le PIC sur son montage et tester le fonctionnement attendu.
- VDD et VSS représentent respectivement l'alimentation 5V et 0V du circuit.
- Les deux broches OSC1 et OSC2 servent à recevoir si besoin le quartz destiné à l'oscillateur.
- MCLR (Master CLeaR) active à 0 correspond à l'entrée d'Initialisation (Reset) du circuit.
- RB0 à RB7 représentent les 8 lignes du port B et RA0 à RA7 les 8 lignes du port A, pouvant toutes être définies par programmation en entrées ou en sorties. **[05]**



Chapitre : III simulation télécommande indoor



1. Introduction

La réalisation d'un mini – projet, et ce qu'elle nécessite de connaissances théoriques et de savoir – faire pratique, est une opportunité intéressante pour apprendre à gérer un travail du début jusqu'à la fin. L'organisation s'avère un élément déterminant pour la bonne conduite du projet et pour la réalisation des différentes phases qui le constituent. Ce rapport présente d'une manière brève, les différents aspects techniques du travail effectué Introduction à la technologie courant porteur :Le courant porteur était déjà utilisé en France dès 1950 pour le contrôle des éclairages publics en ville. Dans les années 1980, le CPL fut utilisé pour le transport d'informations à bas débit pour piloter à distance des appareils électriques (radiateurs, chaudières...).[10]

2. Présentation du projet

L'objectif étant de pouvoir utiliser le réseau électrique acheminé par la STEG dans les domiciles comme un support de communication pour pouvoir commander à distance un appareil électrique, on a réalisé deux cartes électroniques : un émetteur et un récepteur. L'émetteur génère un courant de fréquence élevée (100 kHz) qui sera superposé au courant véhiculé par les fils du secteur (de fréquence 50Hz). Le récepteur, en détectant ce courant, fournira une tension de 230 V aux bornes de la charge ou éliminera cette alimentation en fonction de la commande générée. [10]

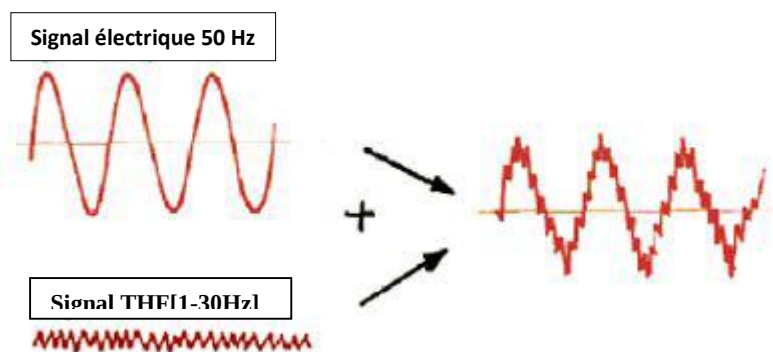


Figure III.1 : résultat deux signaux électriques

3.L'émetteur

3.1 Trame à générer

porteuse modulée en amplitude par les données à transmettre : adresse du récepteur et ordre d'extinction ou d'allumage.

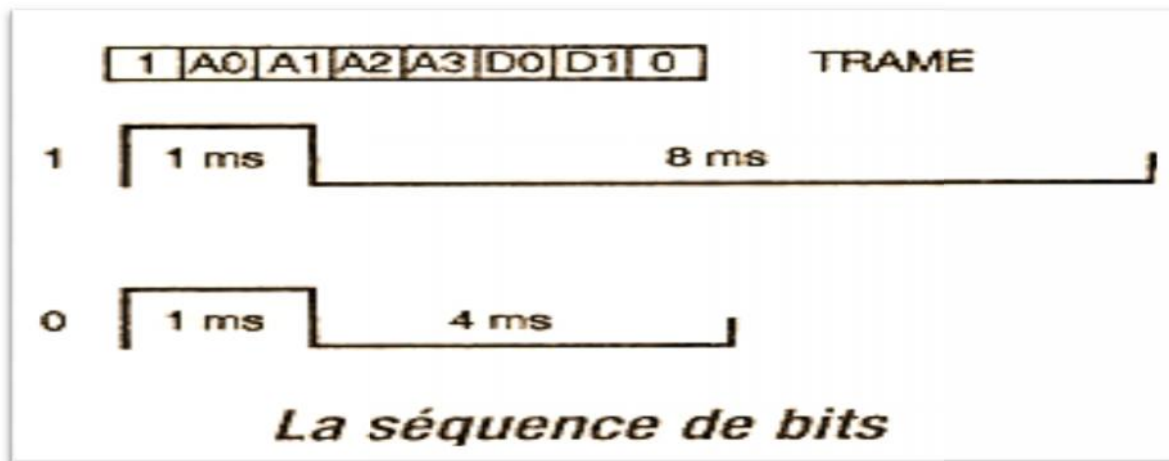


Figure III. 2 : la séquence de bits

Les quatre bits d'adresse A0 à A3 sont déterminés par la position des 4 mini – interrupteurs de l'émetteur, et les deux bits de données D0 et D1 sont tous les deux égaux à 0 en cas d'appui sur le bouton marche (BP2) et tous les deux égaux à 1 en cas d'appui sur le bouton arrêt (BP1). Si le bouton reste appuyé, la même trame est envoyée 40 ms plus tard

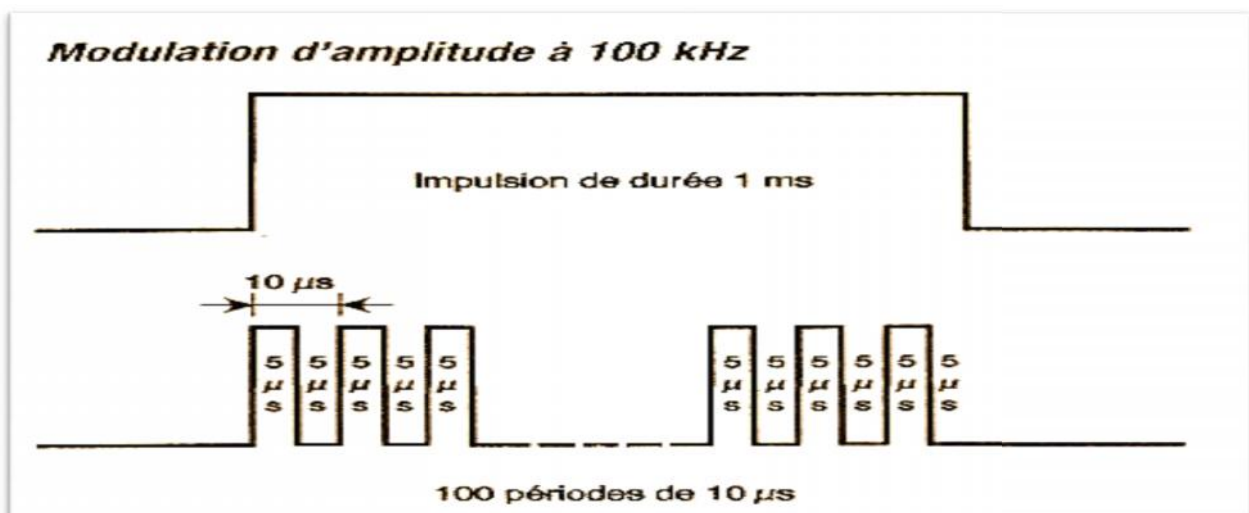


Figure III. 3 : Modulation d'amplitude à 100 KHz

La figure 2 est un agrandissement de l'impulsion de 1 ms, on remarque qu'en réalité, chaque impulsion de 1ms est constituée de 100 impulsions de 5 μ s espacées de 5 μ s l'impulsion de 1ms module en fait une porteuse de fréquence 100 kHz.[10]

3.2 Schéma électrique

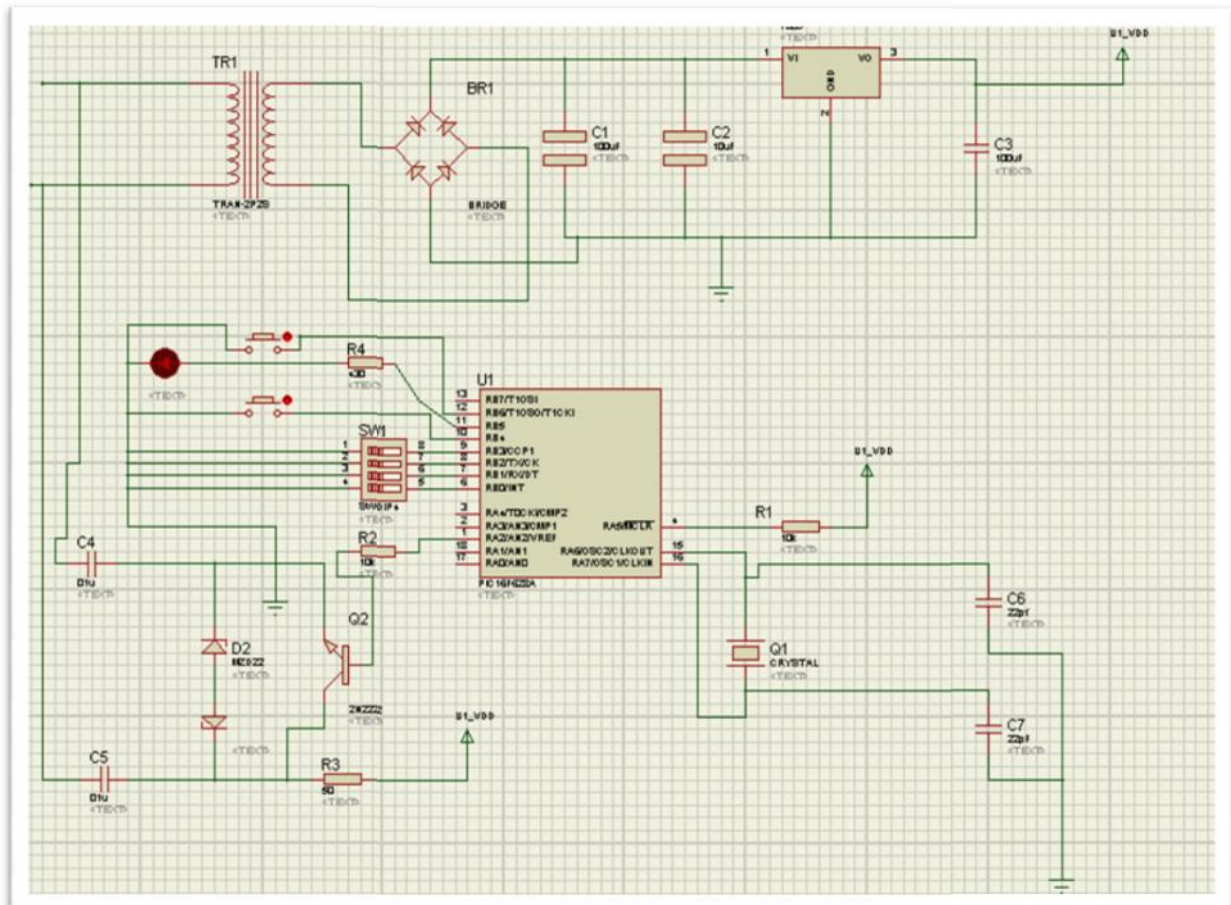


Figure III.4 : circuit émetteur

Le circuit d'horloge nécessaire au fonctionnement du PIC 16F628A est constitué du quartz à 4MHz et de ses deux condensateurs associés C6 et C7. Les broches utilisées en entrée sont facilement identifiables : RB0 à RB3 sur lesquelles sont branchées les quatre mini interrupteurs, RB4 et RB6 sur lesquelles sont branchés les deux boutons poussoirs MARCHE et ARRET. Des résistances de pull up internes au PIC « tirent » ces broches à l'état haut en l'absence d'appui ou quand elles ne sont pas reliées à la masse. Les broches RB5 et RA2 utilisées en sortie : RB5 est reliée à une LED témoin d'émission, et par RA2 sort la trame à envoyer sur les fils du secteur. Le signal à transmettre parvient à la base du transistor T par l'intermédiaire de R2. Ce transistor de type NPN est rendu passant quand un niveau haut est

présent sur sa base. Le courant étant amplifié, il est envoyé sur les lignes du secteur à travers les deux condensateurs d'isolement C4 et C5.[10]

4. Récepteur

4.1. Schéma électrique

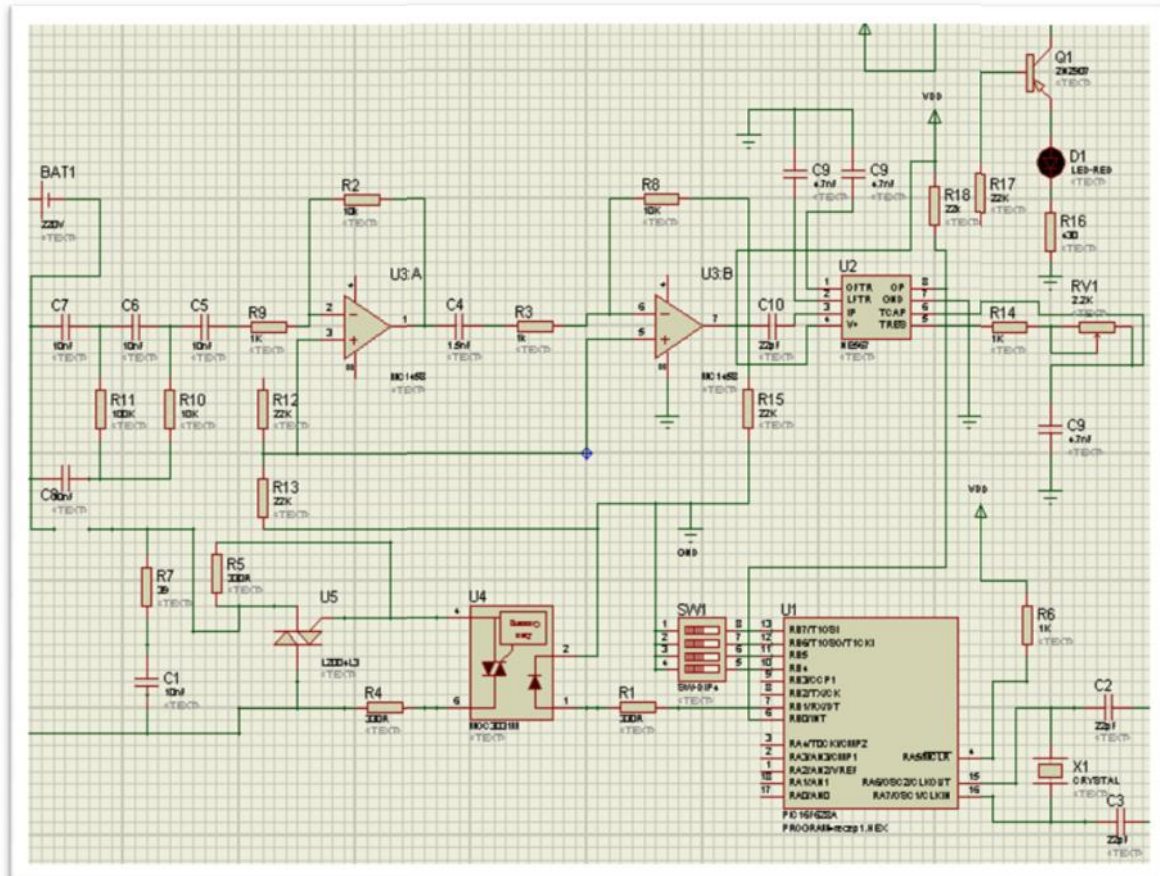


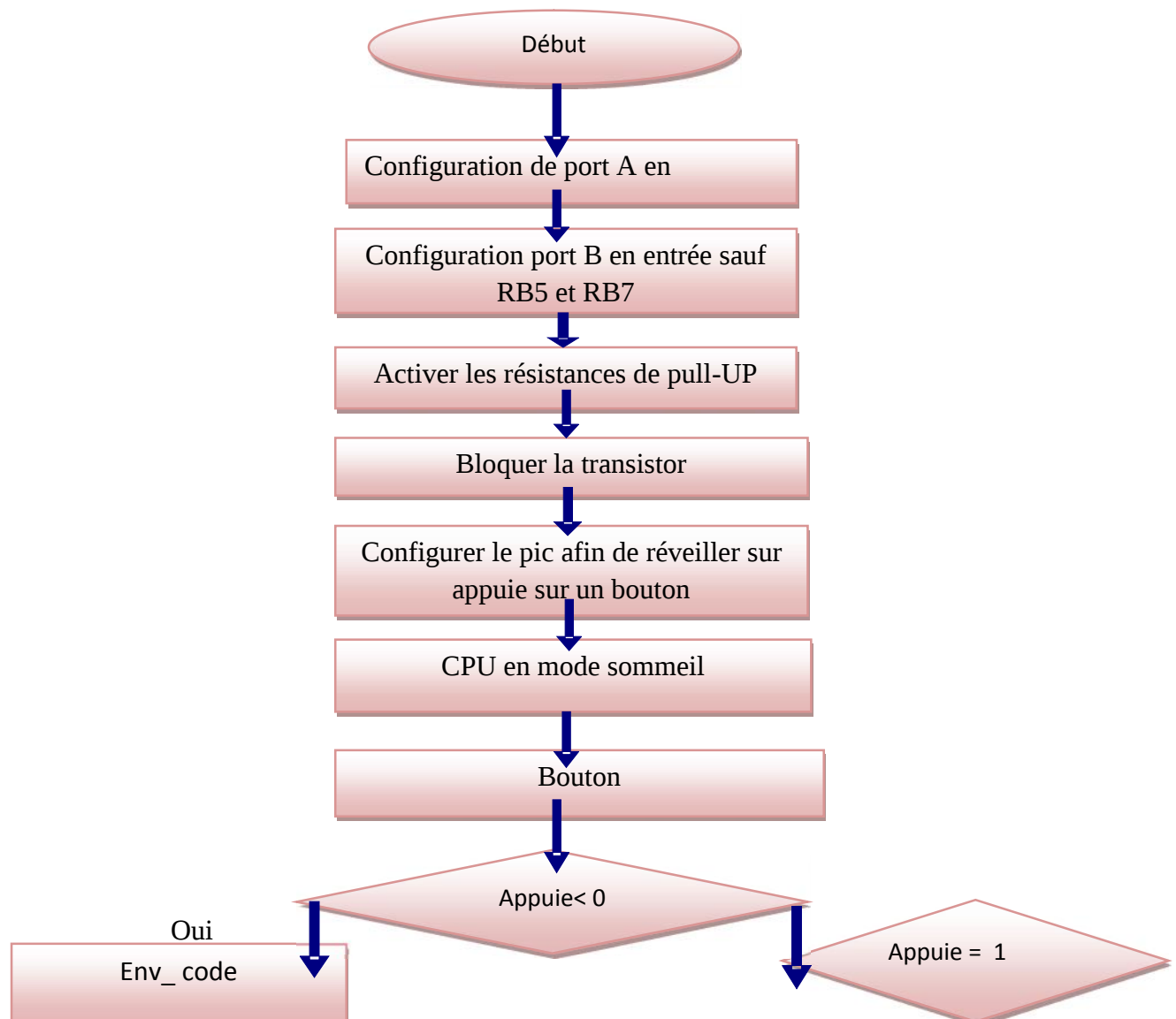
Figure III. 5: circuit récepteur

Le récepteur a trois missions à accomplir : détecter les signaux de fréquence 100kHz provenant de l'émetteur, décoder ces signaux puis exécuter l'ordre commande. Tous les signaux provenant du secteur sont d'abord filtrés par les condensateurs C4 à C7 et les résistances R1 et R2. Les signaux HF qui ont réussi le passage des filtres sont ensuite amplifiés par 100 à l'aide de deux amplificateurs opérationnels montés en série. Ces ampli-op de type 1458 ne peuvent amplifier chacun que d'un facteur 10, un signal à une fréquence de 100 kHz. En sortie du second ampli-op, le signal est envoyé au NE567, décodeur de fréquence à PLL. Les composants C13, R11, et R2 sont choisis et réglés pour qu'en présence du 100 kHz sur la broche 3, la broche 8 normalement à l'état haut, passe à l'état bas. Dans notre cas, lors de la réception d'une trame émise par notre émetteur, on observera sur la sortie 8 des états bas de

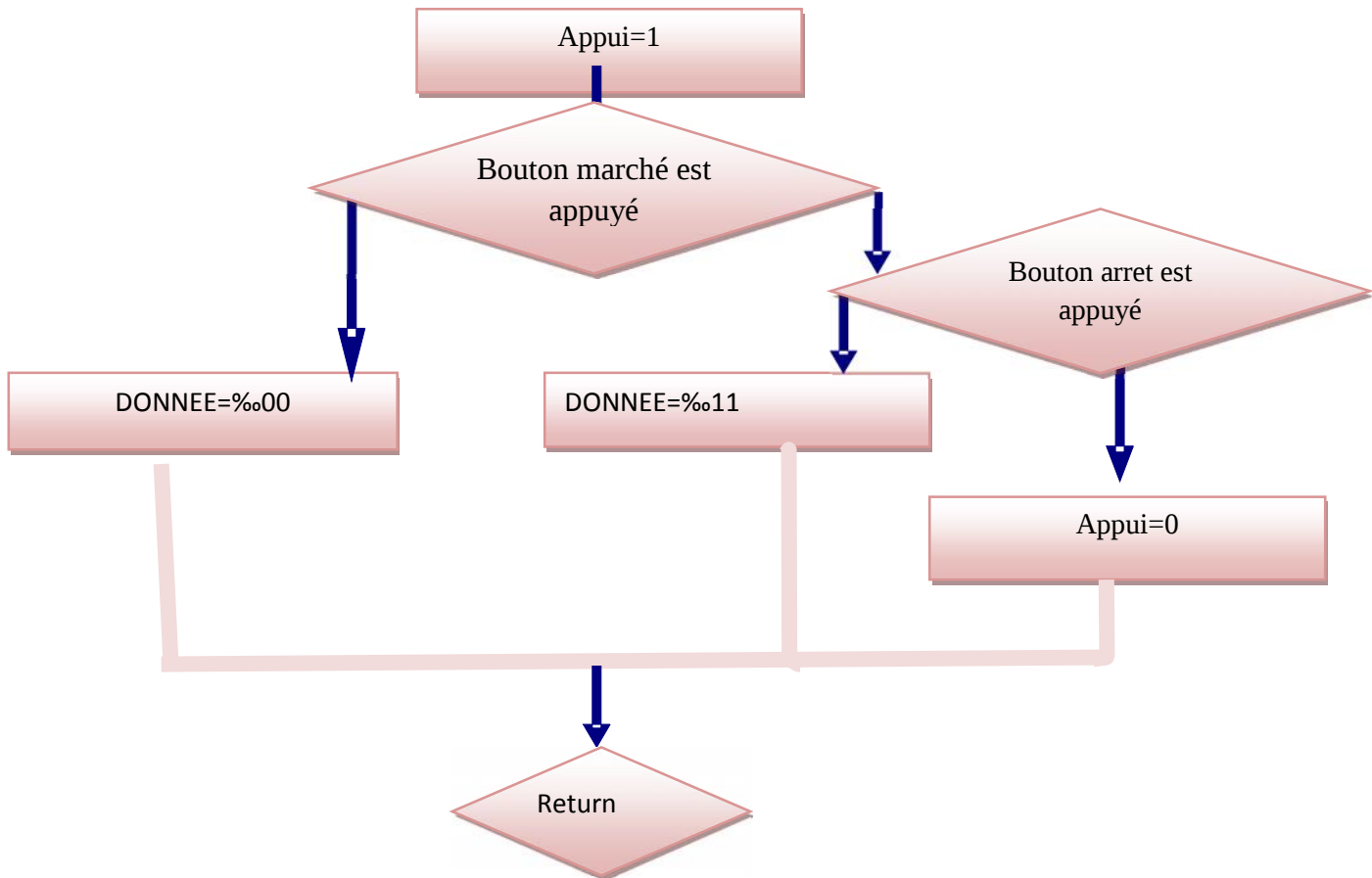
1 ms séparés par des états shauts de 4 ou 8 ms. La sortie 8 est ensuite connectée d'une part au pic qui sera chargé de décoder ces signaux et d'autre part à une LED qui servira de témoin de réglage et de réception. Après décodage, si l'adresse envoyée correspond à l'adresse affichée sur les minis interrupteurs connectés de RB4 à RB7, l'ordre reçu est exécuté. Le triac est activé par l'intermédiaire du MOC3041 en portant la broche RB1 à l'état haut ou désactivée en la plaçant à l'état bas. Le MOC3041 est un petit circuit intégré d'interface, spécialement conçu pour commander des triacs à partir de systèmes fournissant des signaux logiques. Ce circuit construit autour d'un optocoupleur et d'un détecteur de passage à zéro de la tension secteur offre une isolation galvanique de 7500 V et ne génère pas de parasite. Le triac utilisé est de type BTA 08-600 qui peut fonctionner sous une tension de 600 V et débiter 8A.[10]

5. Organigramme des programmes des d'émission et récepteur

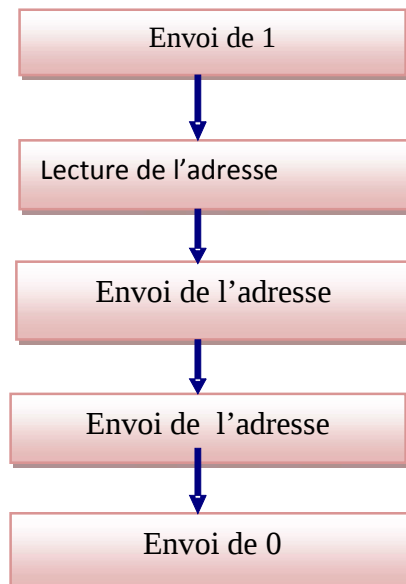
5.1 Organigramme du programme d'émission [11]



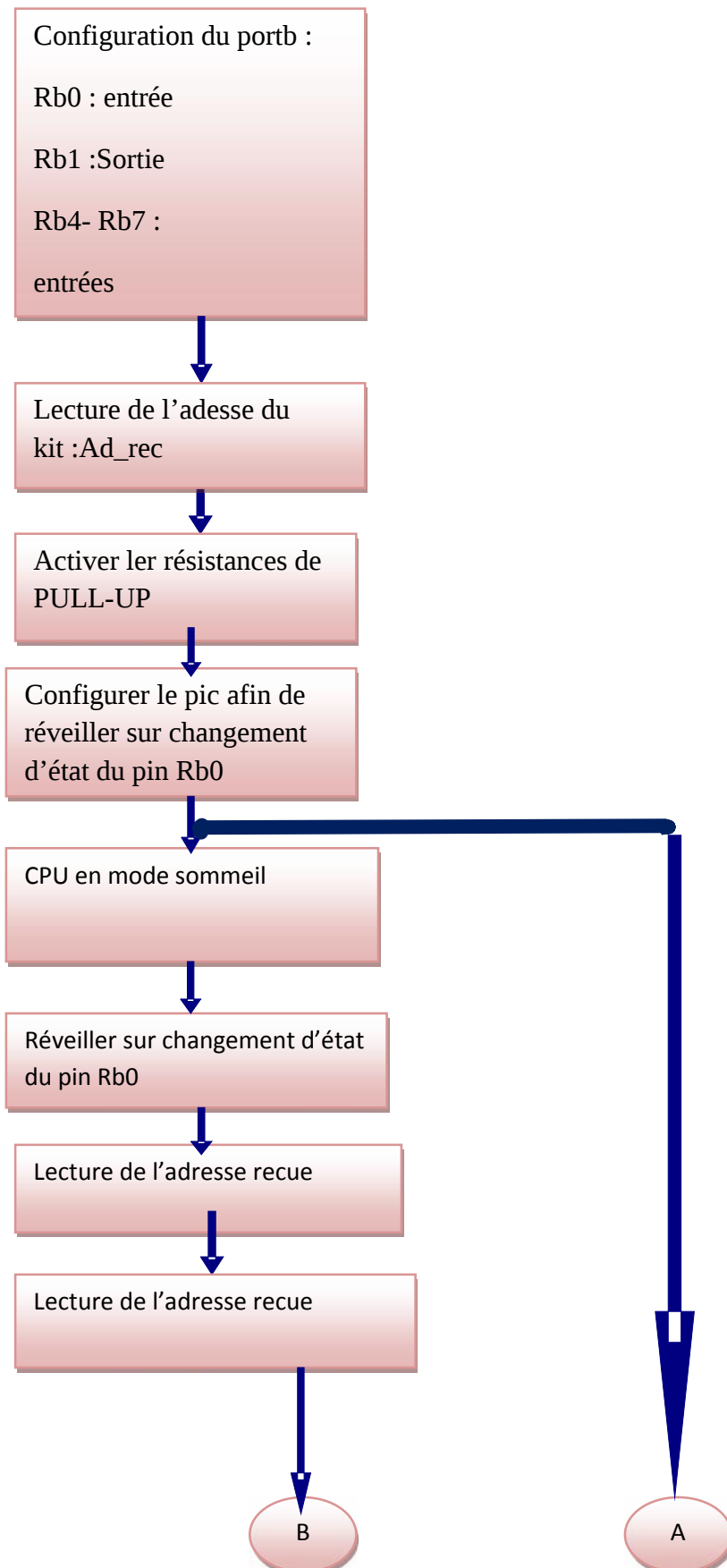
5.1.1 Su broutine BOUTON [11]



5.1.2 Subroutine Env. code [11]



5.2 Organigramme du programme du récepteur [11]



2. Logiciel MPLAB de Microchip

Il s'agit de l'environnement informatique de développement pour PIC fourni par le constructeur Microchip. Il est gratuitement téléchargeable et utilisable. MPLAB permet d'éditer le code assembleur (reconnaissance des instructions), compiler le code (le lier à des bibliothèques si besoin), simuler le comportement d'un PIC (ceci permet de tester le bon fonctionnement d'un programme (débugage) par simulation) et de piloter des outils de développement supplémentaires comme MPLAB IDE v7.2 Edition et compilation du programme. Cette partie permet d'apprendre à créer un projet MPLAB, saisir un programme en assembleur et le compiler. [12]

6.1. Démarrage

Avant de commencer, créer le répertoire puis dans ce répertoire créer à nouveau un répertoire *interrupteur*. Copier dans ce dernier répertoire les fichiers *P18F4520.inc* et *CONFIG.inc*

Lancer la suite logicielle MPLAB IDE à partir de l'icône qui se trouve sur votre bureau.

6.2. Création d'un nouveau projet avec « Project Wizard »

Pour développer des applications en assembleur, plusieurs programmes assembleur existent sur le marché. Cependant le choix, d'un tel logiciel, s'est porté sur l'outil MPLAB 6.61v. MPLAB est un outil fourni gratuitement par la société Microchip, ce logiciel nous permettra de créer un programme pour un PIC, de l'assembler et de le simuler avant le transfert vers la mémoire flash de votre PIC. - Nous avons téléchargé MPLAB, celui est décompressé et installé sur notre disque dur. On lance "MPLAB.exe", nous visualisons alors cet écran (Voir Figure 14) : [13]

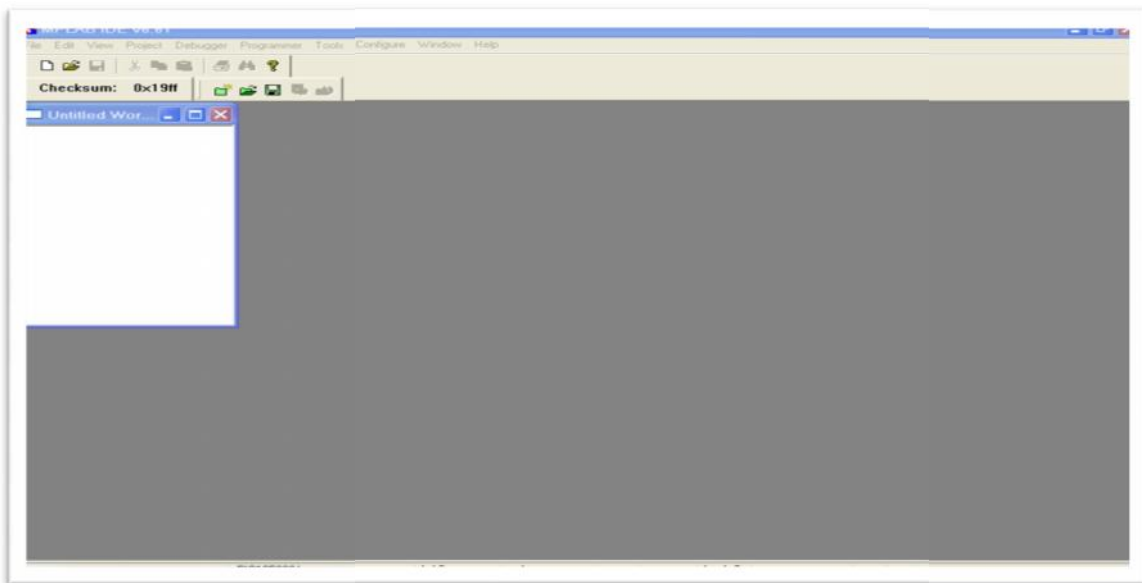
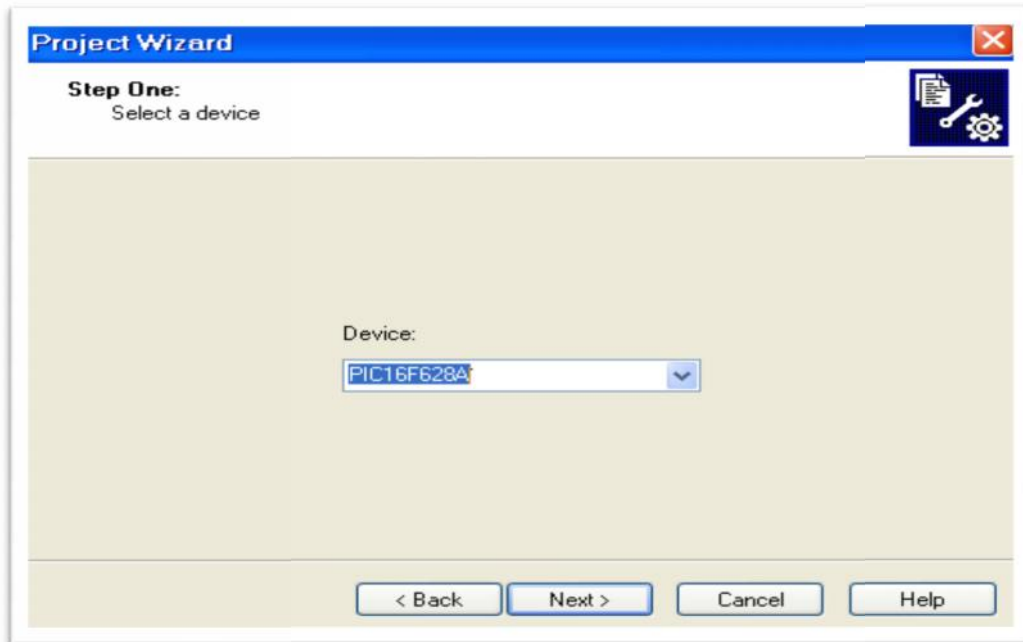


Figure III. 6 : l'écran de l'interface du MPLAB

Dans le menu project, on clique sur " Project Wizard " et on clique sur " Next " puis on choisit le type de microcontrôleur (pic 16f628a)

**Figure III. 7 :** Choisit le type de microcontrôleur (pic 16f628a)

Puis on clique sur " Next " puis " Next " puis donne un nom (Project Name) à notre future application (dans l ' exemple : télé) puis on donne la place du répertoire de project (Project Directory)

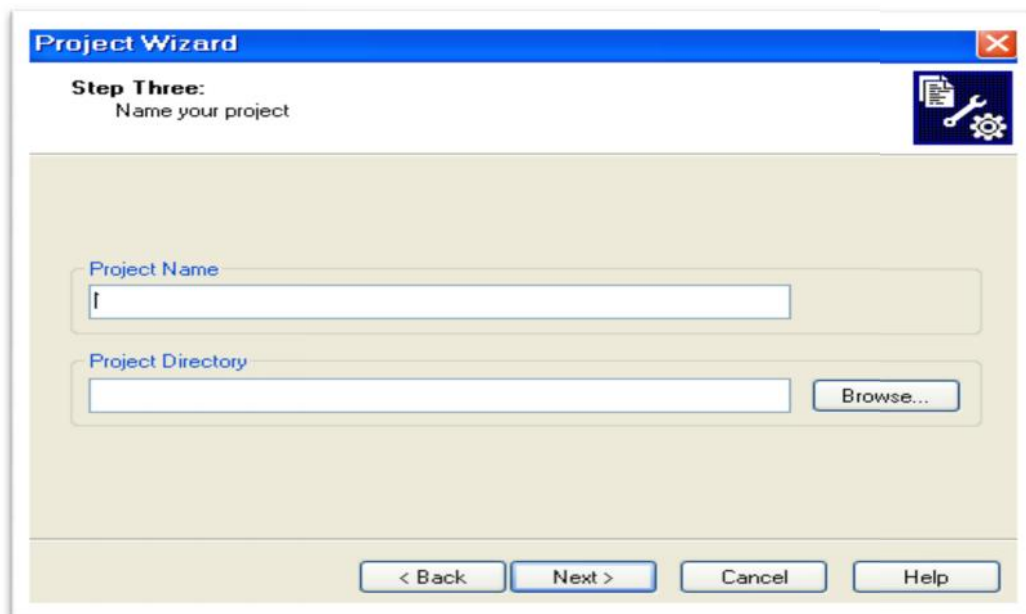
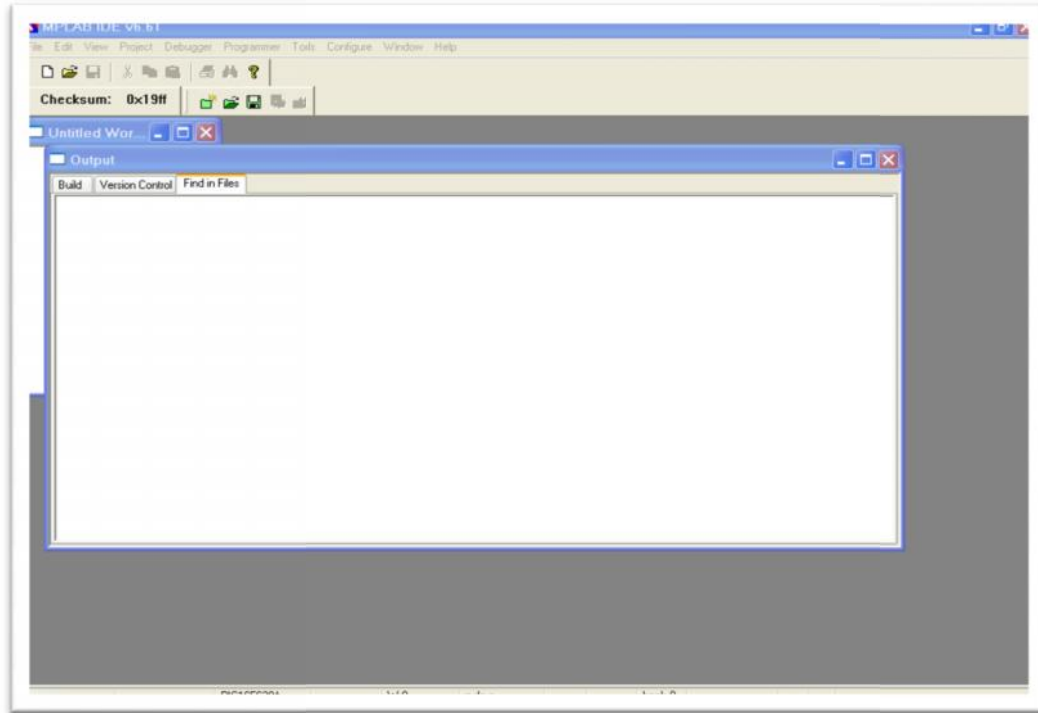


Figure III.8 : donne la place du répertoire de Project

Puis clique sur " Next " et aussi " Next " puis " Finish "

**Figure III. 9 :** Finish d'opération

Puis on clique sur " File " puis " New ". Dans la fenêtre d'édition de texte, on tape le code source du programme.

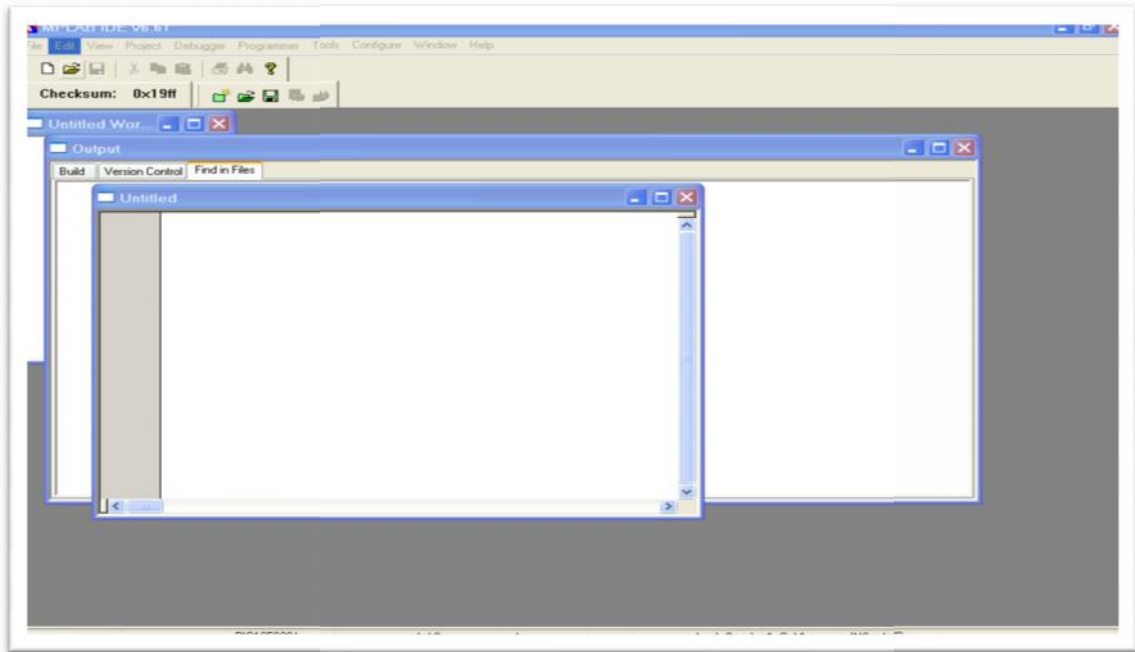


Figure III. 10 : le code source du programme.

On enregistre le fichier en cliquant sur " File " puis " Save As...". La fenêtre " Save As " apparaît : Dans le champ " File Name «, on tape le nom du fichier. Dans le champ " Save in «, on détermine où on met le programme qui on crée. Puis on clique sur " Save ". La fenêtre " Save As " se ferme. Donc on crée un programme en langage assemblé. Après ça on fait la compilation du ce programme par l'application MBASMWIN qui est un sous logiciel de MPLAB. On ouvre le sous logiciel MPASMWIN, il apparaît cette fenêtre.

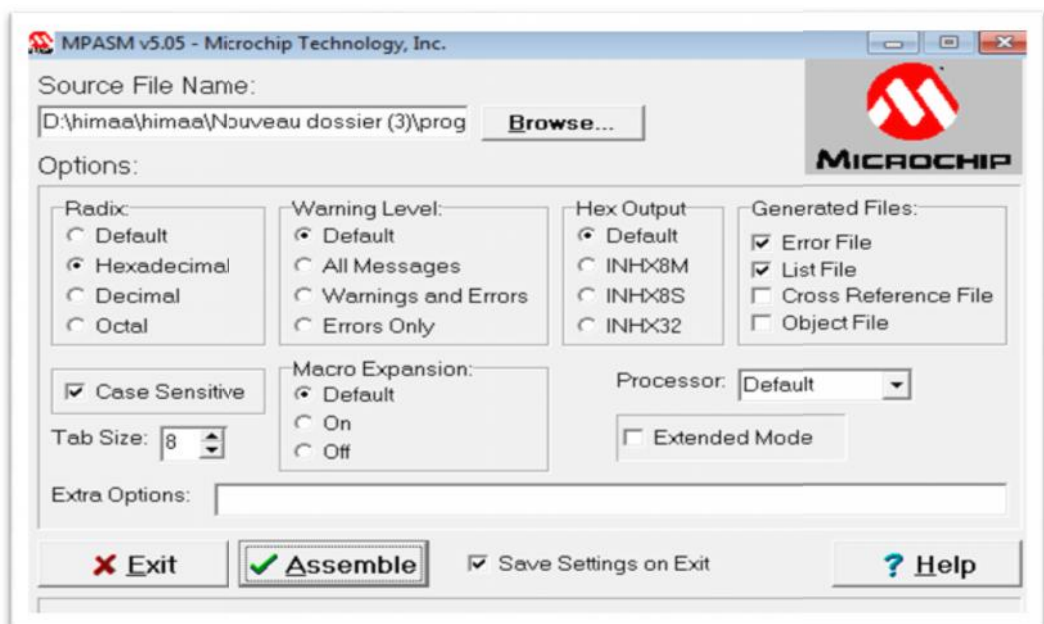


Figure III.11 : enregistre le fichier en cliquant sur " File "

On clique sur " Browse... " Pour choisir le fichier du programme qui on crée

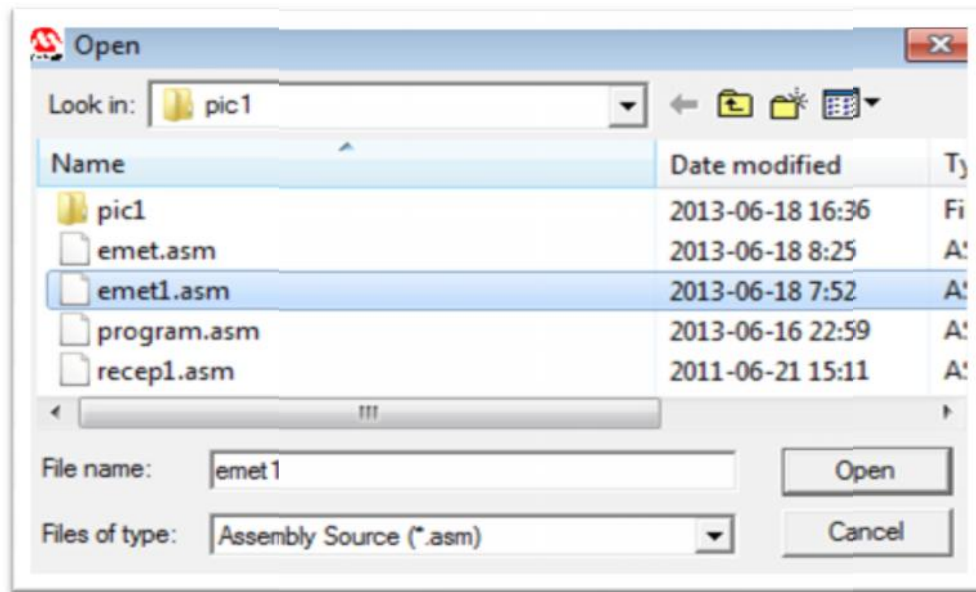


Figure III.12 : Choisir le fichier du programme

Après on choisit le fichier, on clique sur " Open «. Puis on choisit de Option -> Redix -> Hexadécimal, puis on clique sur " Assemble «. Il apparait cette fenêtre qui signifie que le programme qui on crée Vrai et ne contient pas des erreurs.



Figure III.13 : Programme qui on crée Vrai et ne contient pas des erreurs.

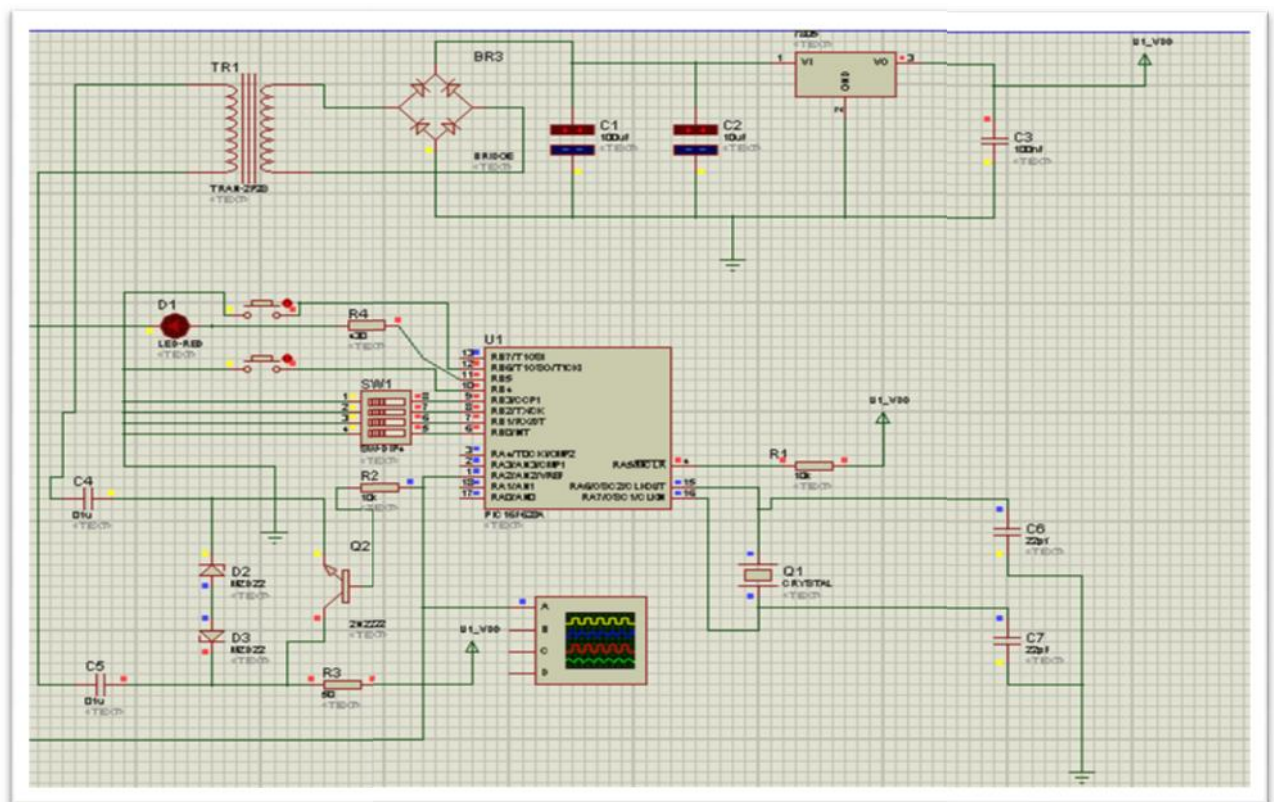
Donc on aura un code hexadécimal du programme assembleur .Ce code, on le besoin pour on le met dans le microcontrôleur (pic16f628a) pour démarrer le circuit en le logiciel ISIS Porteuse 7 Professionnel).

3.Simulation

- ❖ On utilisant le logiciel ISIS et réalisé les schémas du l'metteur et récepteur.
- ❖ On utilisant le logiciel MPLAB et écrire les programmes en langage assembleur puis la compilation et la génération du code machine en hexadécimal.
- ❖ Les programmes en langage machine sont ensuite chargés dans le pic du ensuite chargés dans le pic du schéma réalisé sous ISIS.

7.1 Teste du Br. fonctionnement du circuit émetteur sur porteuse

Ouvre page de ISIS PROFESSIONAL et réalise ce circuit émetteur en le logiciel et cliquer sur le bouton démarré ► et obtint la Figure suivant :



Fuigure III.14: marché circuit émetture

- En ajouté un oscilloscope et clique sur le bouton BT1et remarque le signal sorti

Et obtint la Figures suivant :

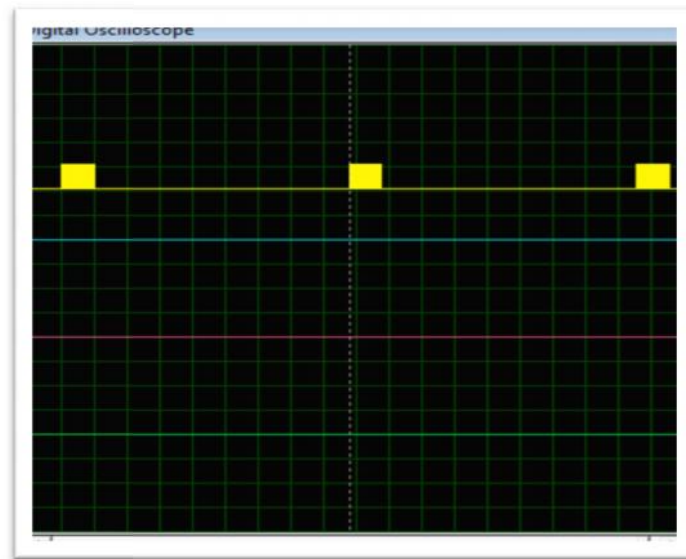


Figure III.15: la séquence de bits [bouton BT1]

Réselta

- Le figure donneé signal carré exprliquer la séquence de bits
- Remarque à Le figure donnée Oscilloscope par trois hauts sommets ou parlent trois les cas de haute, cas de basse seize
- Chaque état haut Suivie par huit états bas. Pourrait expliquer l'explication de statut élevé numériquement avec le numéro 1
- chaque cas de haute suivie de quatre cas de bas symbolisé son Code 0 état en
- hauts état symbolisait son numéro 1
- bas état symbolisait son numéro 0
- Les quatre bits d'adresse le primaire bit à quatrième bit exprliquer la position des 4 mini – Interrupteurs de l'émetteur
- les deux bits de données D0 et D1 sont tous les deux égaux à 0 en cas d'appui sur le bouton marche et tous les deux égaux à 1 en cas d'appui sur le bouton arrêt Si le bouton reste appuyé, la même trame est envoyée 40 ms plus tard environ. Lorsque la lecture est arrêtée à regarder l'ensemble référence émergentes et en ce déplacer le curseur de droite à gauche et si nous voulons traduire en lecture numérique ou à bits qu'une saine expression on obtient 11111101
- Et pic source code – u1 donné la figure suivant :

```

PIC CPU Source Code - U1
Nouveau dossier (3)\programmepic\pic1\emet.SDI

0064 DEFSZ NB_IMPUL,1
0065 GOTO BCL_1
0066 call CYCLE8m
0067 RETURN
-----
; Sous-programme d'envoi d'un 0
0068 ENVOI_0 MOVLW 0x64
0069 MOVWF NB_IMPUL ;NB_IMPUL= 100
006A BCL_2 BSF PORTA, 2
006B NOP
006C NOP
006D NOP
006E NOP
006F BCF PORTA,2
0070 NOP
0071 DEFSZ NB_IMPUL,1
0072 GOTO BCL_2
0073 call CYCLE4m
-----
0074 RETURN
-----
; Durée de 4000 cycles
0075 CYCLE4m MOVLW 0x28
0076 MOVWF VB1 ;VB1= 40
0077 BOUC1 MOVLW 0x1f
0078 MOVWF VB2 ;VB2=31
0079 BOUC2 DEFSZ VB2,1
007A GOTO BOUC2

```

Figure III.16 : code- u1 [bouton BT1]

- La figure explique Modulation d'amplitude à 100 KHz

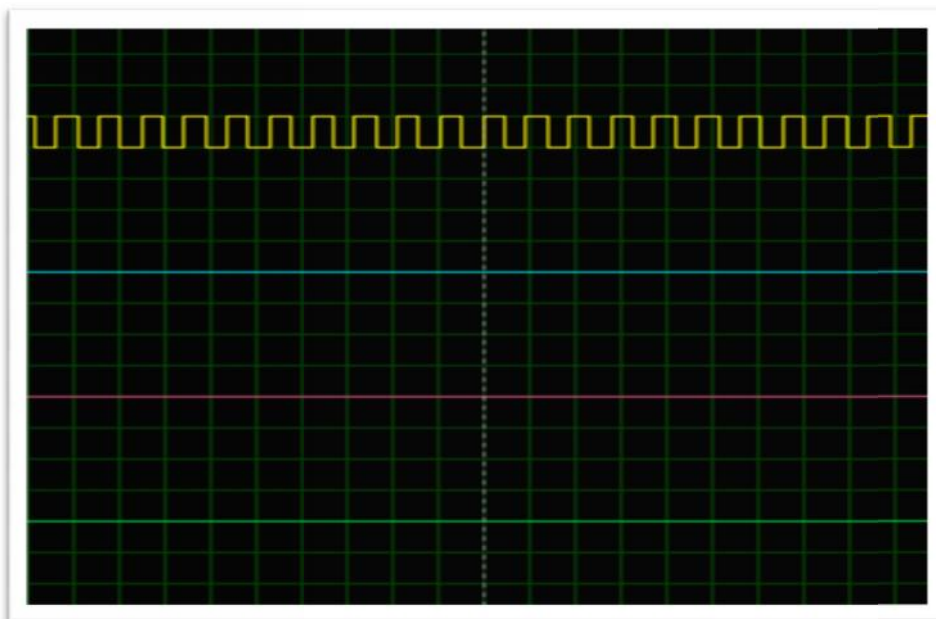


Figure III.17: Modulation d'amplitude à 100 KHz [bouton BT1]

- La figure est un agrandissement de l'impulsion de 1 ms
 - chaque impulsion de 1ms est constituée de 100 impulsions de 5 μ s espacées de 5 μ s
 - L'impulsion de 1ms module en fait une porteuse de fréquence 100 kHz

Clique sur le bouton BT 2 et remarque le signal sorti et obtint la Figures suivant :

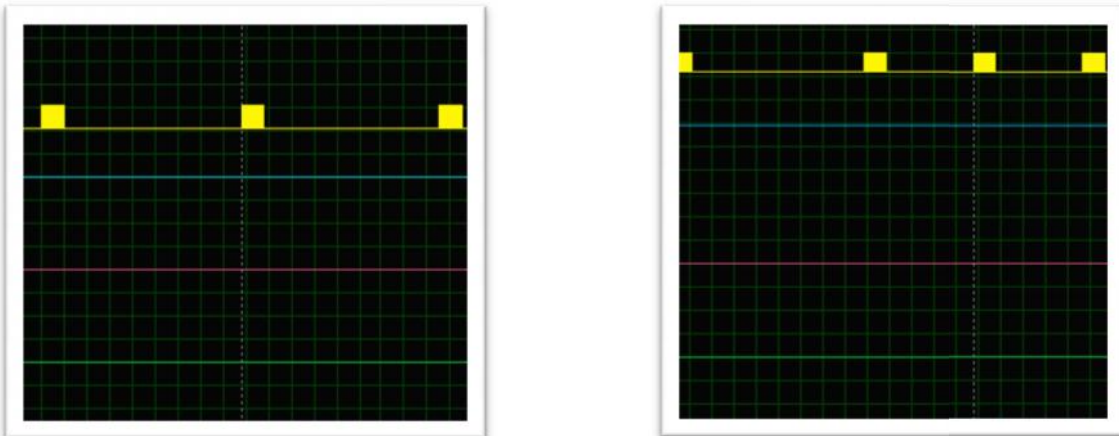


Figure III.18 : La séquence de bits [bouton BT2]

- Le même Même résulta, gagné dans le premier cas [Figure III.15], et il reste une légère partie de différence du signal afin de trouver 11111001 de bits dans ce cas, au lieu de 11111101
- le cas précédent, ainsi que source code – u1

```

PIC CPU Source Code - U1
Nouveau dossier (3)\programmepic\pic1\emet.SDI

005F NOP
0060 NOP
0061 NOP
0062 BCF PORTA, 2
0063 NOP
0064 DECFNZ NB_IMPUL, 1
0065 GOTO BCL_1
0066 call CYCLE8m
0067 RETURN
-----
; Sous-programme d'envoi d'un 0
0068 ENVOI_0 MOVLW 0x64
0069 MOVWF NB_IMPUL ; NB_IMPUL= 100
006A BCL_2 BSF PORTA, 2
006B NOP
006C NOP
006D NOP
006E NOP
006F BCF PORTA, 2
0070 NOP
0071 DECFNZ NB_IMPUL, 1
0072 GOTO BCL_2
0073 call CYCLE4m
-----
0074 RETURN
-----
; Durée de 4000 cycles
0075 CYCLE4m MOVLW 0x28
  
```

Figure III.19 : Source code – u1 [Bouton BT2]

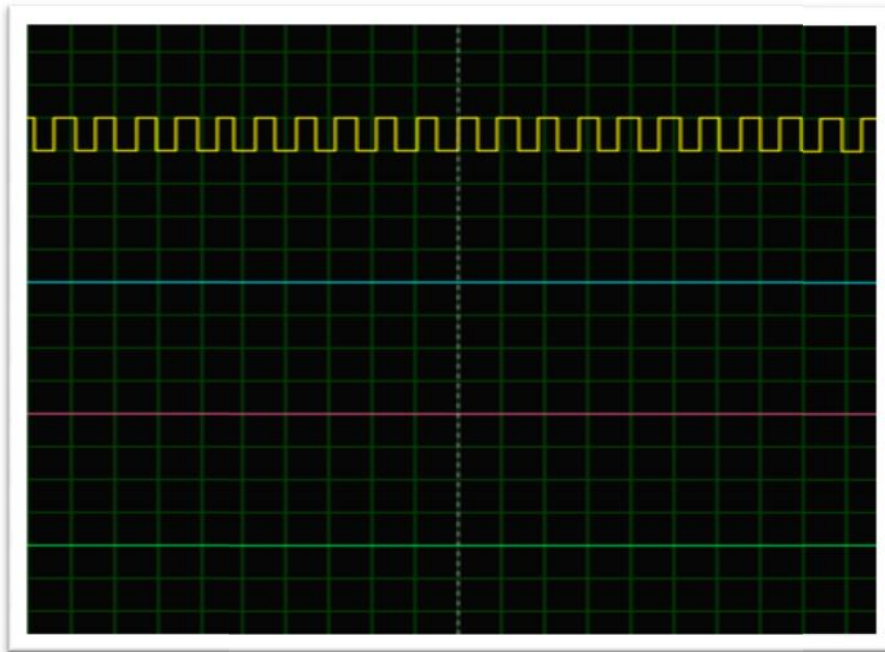


Figure III.20 : Modulation d'amplitude à 100 KHz [bouton BT2]

Le même résultat résultant Figure III.17

Lors de l'arrestation de BT1 et clique sur le bouton BT2 on obtient le signal suivant :

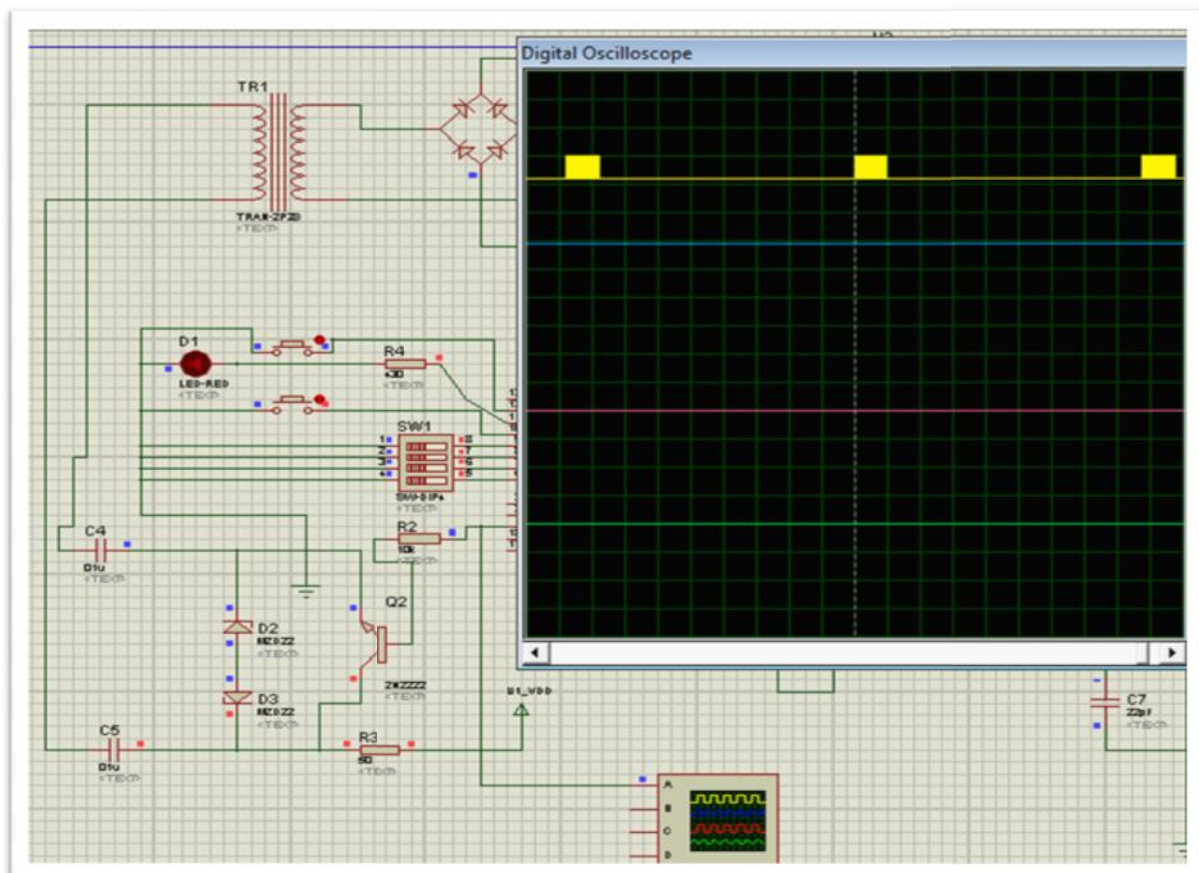


Figure III.21 : La séquence de bits (l'arrestation de BT1)

- Et manifestant plein signal peut être exprimé par la rédaction suivante 11111111
- Lors de l'arrestation de BT1 et clique sur le bouton BT2 on obtient le signal suivant :

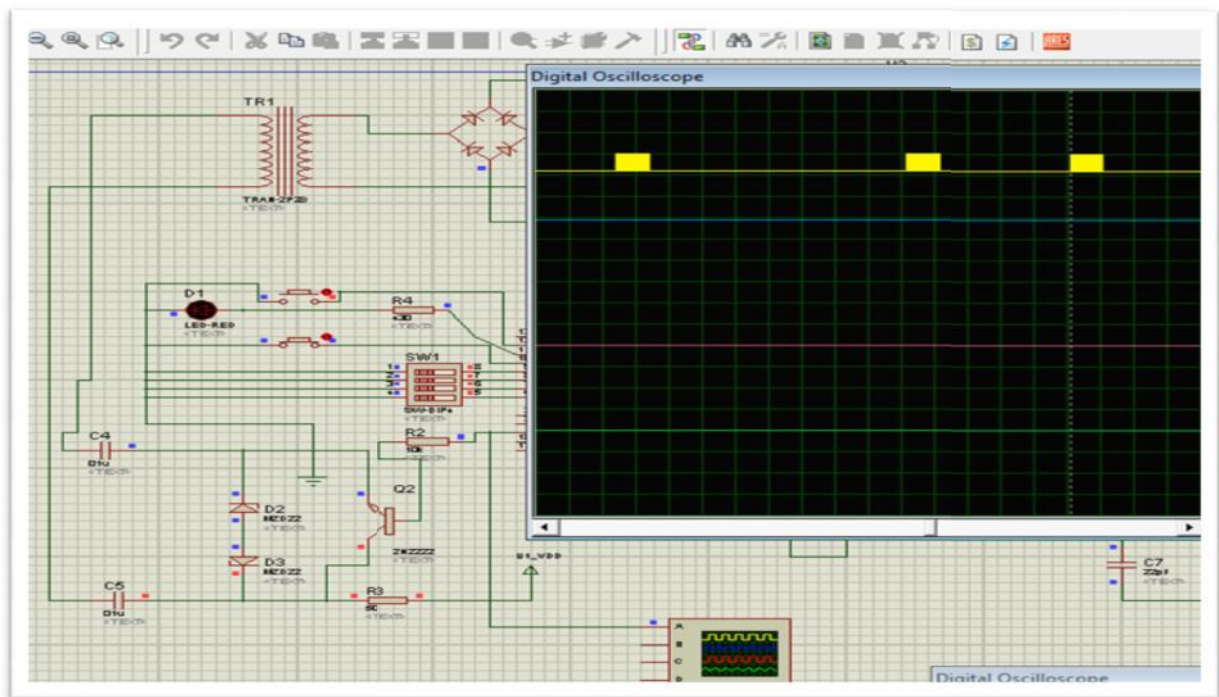


Figure III.22 : La séquence de bits (l'arrestation de BT2)

- Et manifestant plein signal peut être exprimé par la rédaction suivante 11111001
- En cas Lors de son arrestation BT1 et BT2, l'Etat ne semble pas de signal comme indiqué dans figure ci-dessous :

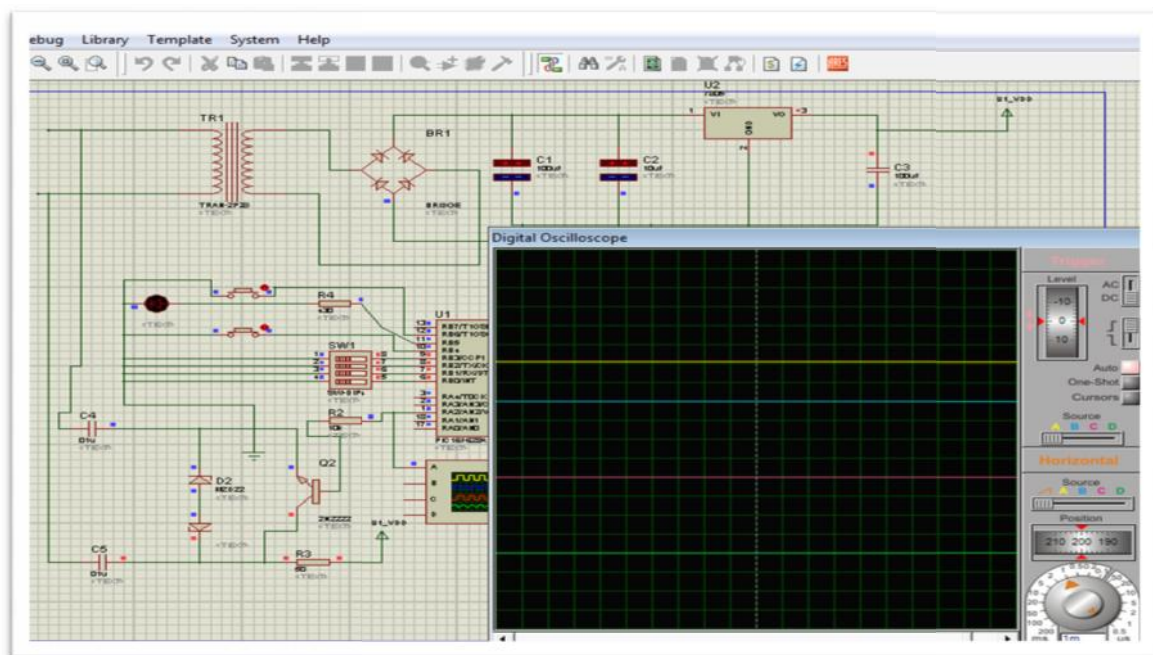


Figure III .23 : ne pas signal soirti

Dans le cas de l'arrestation de BT 1 et BT 2 record du parcours n'est pas fait mention sur Tracer la preuve du non-fonctionnement du courant dans le circuit, mais le bouton d'arrêt donné pic CPU source code-u1 Suivant

```

PIC CPU Source Code - U1
Nouveau dossier [3]\programmepic\pic1\emet.SDI

0008 BSF STATUS,RP0 ;// Accès à la page 1 de la RAM
0009 MOVLW 0x00
000A MOVWF TRISA ;// Toutes les broches du port A sont configurées comme sor
000B MOVLW 0x5f
000C MOVWF TRISB ; 0 1 0 1 1111 Toutes les broches du port B en entrée sauf
000D BCF OPTION_REG,7 ;// Activer les résistances de PULL UP avec le bit 7
000E BSF STATUS,RP0 ;// Accès à la page 0 de la RAM
000F BCF PORTA,0x02 ;// Bloquer le transistor
----- ; Le programme principal
0010 PRIN MOVLW 0x06
0011 MOVWF INTCON ;W00001000 Configurer le pic pour qu'il se réveille si or
0012 CLRF PORTB
0013 BCF PORTA,0x02
0014 SLEEP
0015 BSF PORTB,0x05 ;// La LED s'allume comme un voyant d'émission
0016 LA_ICI call BOUTON
0017 movf APPUI,0 ;N dans W
0018 sublw 0x00 ;S - W dans W
0019 btfss STATUS,Z ;Si le résultat est non nul, skip (On exécute l'
001A goto Fins1 ;Si le résultat est = 0, on saute à Fins1
001B call ENV_CODE
001C Fins1
-----
001C movf APPUI,0 ;N dans W
001D sublw 0x01 ;S - W dans W
001E btfsc STATUS,Z ;Si le résultat est nul, skip (On exécute l'act
001F goto Fins1 ;Si le résultat est = 1, on saute à Fins1
0020 goto LA_ICI

```

Figure III.24 : Source code – u1

7.2 Teste du Bref fonctionnement du circuit recapture sur porteuse

Ouvre page d'ISIS PROFESSIONAL et réalise ce circuit recapture en le logiciel et clique sur le bouton démarie ► et obtint la Figure suivant :

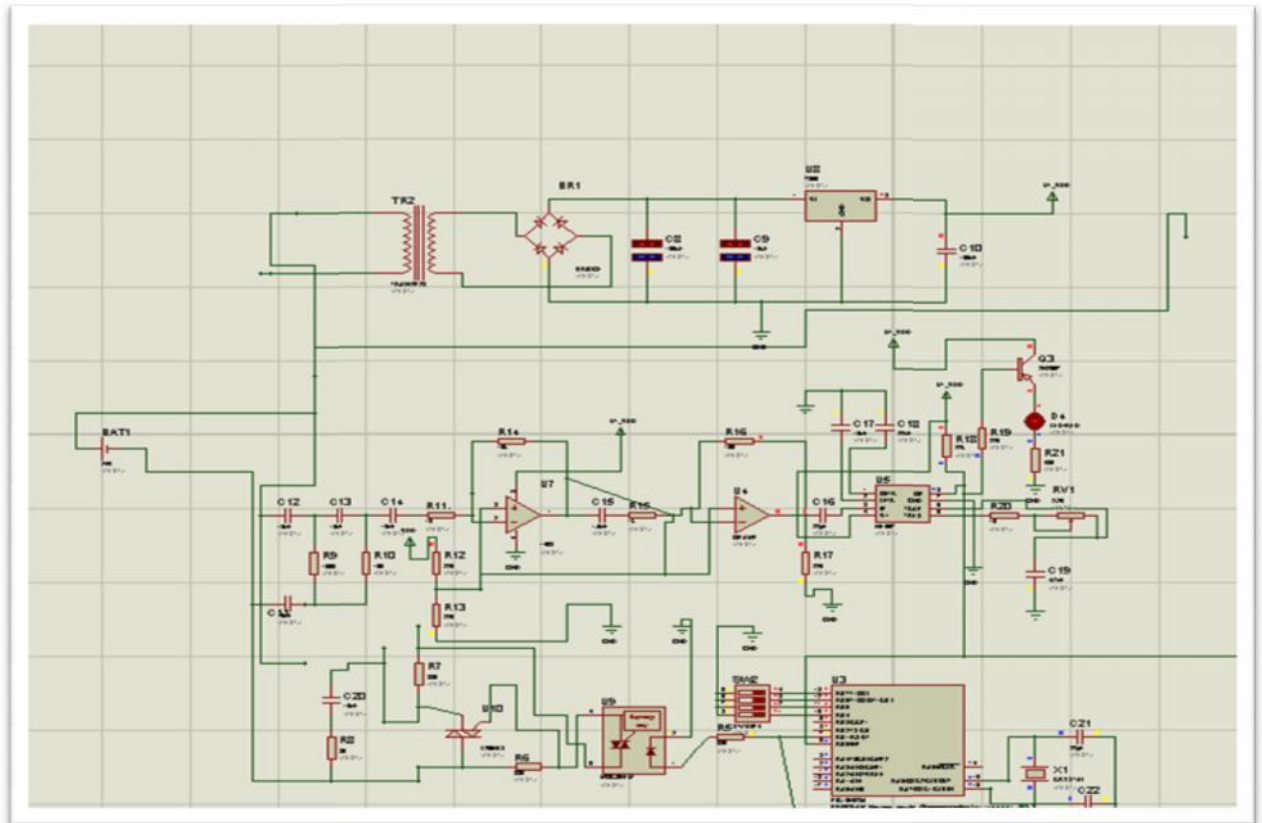


Figure III.25 : Circuit d'exploitation récepteur

Parité I : détecter les signaux de fréquence 100kHz provenant de l'émetteur

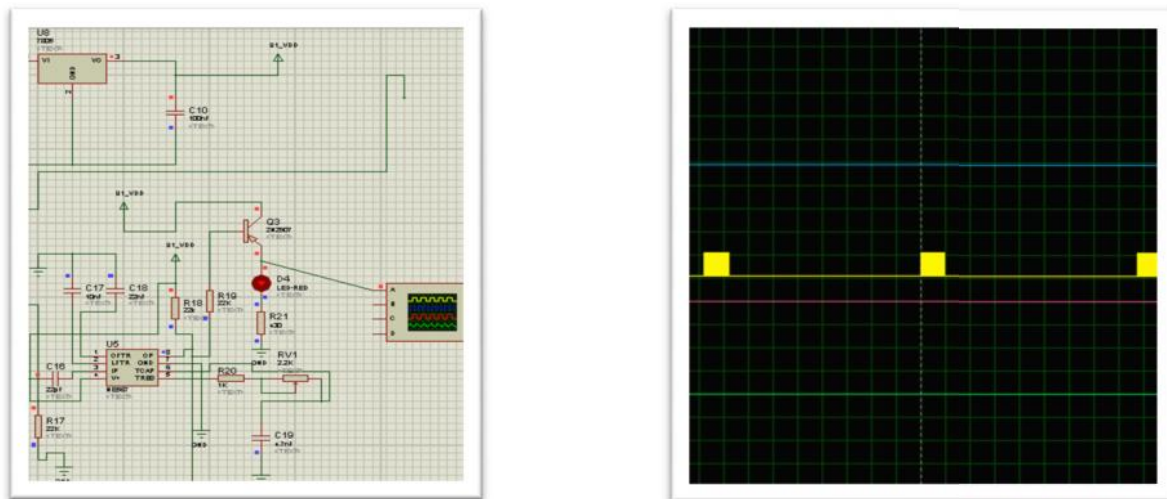


Figure III.26 : Détection de fréquence de 100 kHz

Est montré dans la figure précédente comment détecter le signal provenant de l'émetteur vers le récepteur et peut être exprimée en d'autres termes plus de précisions, tous

les signaux de fréquence de 100 kHz, qui ont vu dans le directeur de l'expéditeur et affichés dans la figure III.15 est le signal même entrée vers récepteur et qui a été exposé par NE567
Et cela est arrivé sortie émetteur entrée à récepteur

Parité II : filtrage et Amplifier le signal 100 kHz

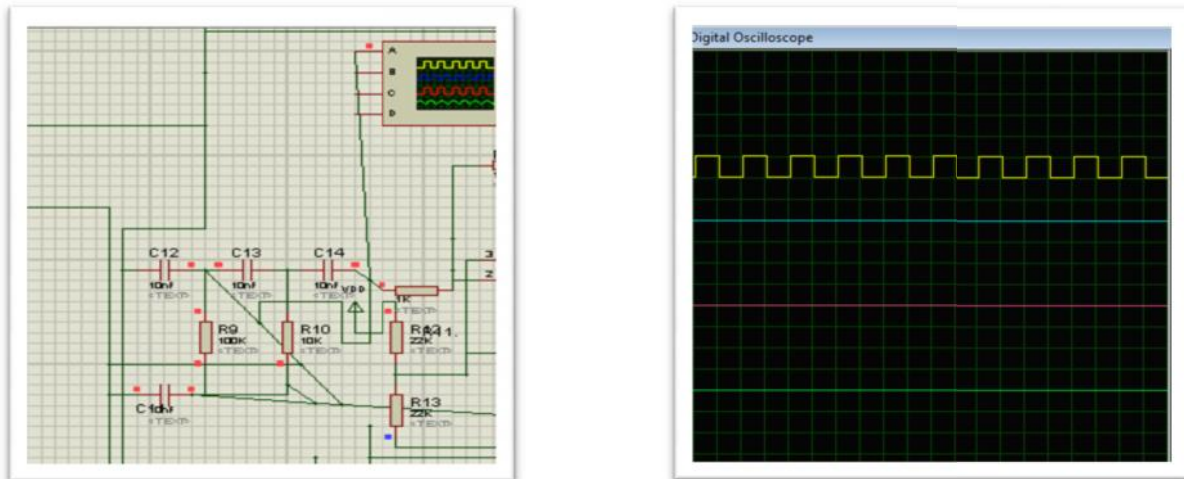


Figure III.27 : Signaux de filtrage

- Signaux de filtrage ou de liquidation provenant de émetteur du parti, de sorte que ces éléments permettent plus signaux la haute tension et basse refuse
- Pour l'impulsion dans les signaux précédents disparaître ou en d'autres termes filtrés par le candidat susmentionné

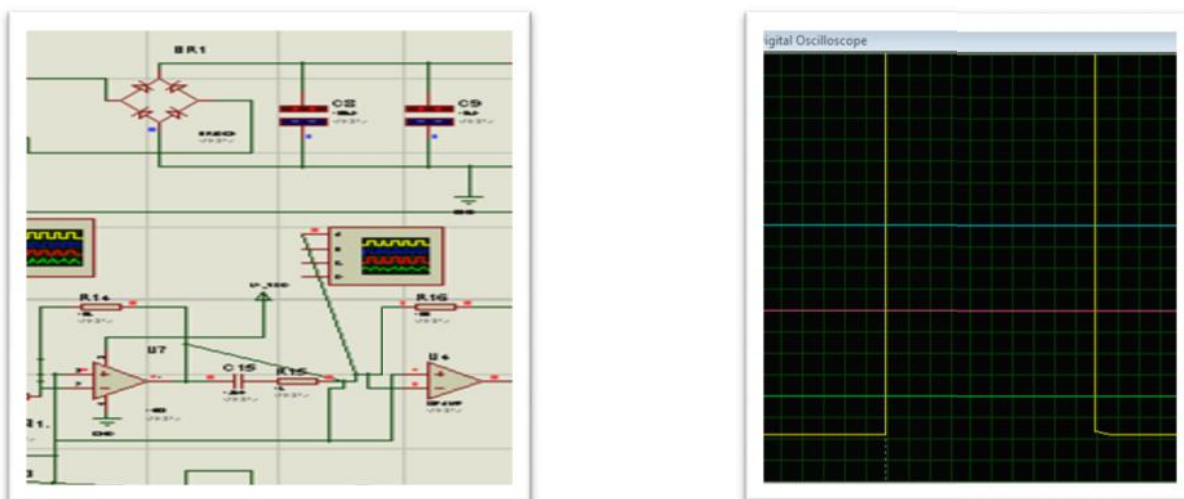


Figure III.28 : Amplifier le signal 100 kHz

Ces filtres sont ensuite amplifiés par 100 à l'aide de deux amplificateurs Opérationnels montés en série. Ces ampli-op de type 1458 ne peuvent amplifier

Chacun que d'un facteur 10, un signal à une fréquence de 100 kHz. Comme le montre la Figure III.28

Démodlation

Prétendue existence du programme tient dans l'avenir, mais nous ne pouvons pas trouver ce programme après les efforts considérables que nous avons fait, et je ne peux pas en trouver un qui se spécialise dans ce domaine seulement une vertu, le Dr Ahmed Samir Fayed. Qui a été en ligne avec lui, mais il doit envoyer le programme n'était pas conforme au programme requis a travers le site http://www.qariya.com/comu/fm_cir.htm#ixzz2d1I8ZX8R

7.3 Discussion des résultats

7.3.1 Discutez des résultats de l'émetteur

- Les résultats qui ont été atteints ont été jumelés dans une large mesure à la partie Théorique, en particulier le signal enregistré dans la Figure III.15: la séquence de bits et Figure III.17: Modulation d'amplitude à 100 KHz
Ce ci indique que le circuit de l'émetteur peut être utilisé
- Et par rapport aux résultats obtenus précédemment, l'étude actuelle est plus précis que son prédécesseur, en termes d'obtenir les mêmes résultats qui sont censés les mettre sur le côté théorique.

7.3.2 Discutez des résultats de récepteur

- Quant à l'avenir, il est conforme à la majeure partie des résultats, que ce soit en ce qui concerne la partie restante ne sera pas en mesure nominale nous n'avons pas eu le bon logiciel pour ça, donc nous espérons trouver le programme mis au point dans le reste des résultats
- La partie théorique est compatible avec la partie pratique de la première partie et la deuxième pas détecter les signaux de fréquence 100kHz provenant de l'émetteur et Filtrage et Amplifier le signal 100 kHz
- En comparaison avec les résultats de l'étude ont été appariés plus précis que les résultats actuels

Cela ne signifie pas l'absence de problèmes.

4.Problèmes

- Déformer le signal lorsque l'expansion dans Modulation d'amplitude à 100 KHz surtout quand impulsion de 1ms est constituée de 100 impulsions de 5 μ s espacées de 5 μ s

- De ne pas trouver certains composants dans la ISIS et, en particulier dans la gestion de l'avenir. Qui a conduit à la perte d'un grand moment dans la recherche de l'Internet comme composant NE567
- Il ya des erreurs dans le programme utilisateur, comme BTSS au lieu de BTFSC
Surtout dans le programme émetteur. Le manque de certains programmes, en plus de quelques-uns des interfaces de problèmes

Conclusion

Dans cette section traite du point le plus important dans la note est le café mode télécommande, a atteint un des résultats erronés, en particulier dans le circuit de l'émetteur et l'autre pour représenter l'avenir et ce circuit récepteur à cause de quelques problèmes rencontrés, nous espérons réaliser dans un proche avenir

Conclusion générale

Après étude et la réalisation, on conclut que le projet de télécommande indoor en utilisant la technologie CPL qu'on a réalisé, ce projet est une base des appareils télécommande où il y'a la possibilité de développement de ce projet qui permis l'acquisition des différents connaissances comme l'étape suivant :

- Comprendre application le principe de fonctionnement du courant porteur
- Comprendre l'utilisation d' microcontrôleur PIC 16F628A
- Traitement des logiciels de la simulation de circuit électronique
- Simulation et programmation virtuelle d'un microcontrôleur
- Essais et tests sur plaquette d'essai sans soudure
- Réalisation pratique du typon

Au cours du présent plusieurs problèmes suivant:

- Déformer le signal lorsque l'expansion dans Modulation d'amplitude à 100 KHz surtout quand impulsion de 1ms est constituée de 100 impulsions de 5 μ s espacées de 5 μ s
- De ne pas trouver certains composants dans la ISIS et, en particulier dans la gestion de l'avenir. Qui a conduit à la perte d'un grand moment dans la recherche de l'Internet comme composant NE567
- Il ya des erreurs dans le programme utilisateur, comme BTSS au lieu de BTFSC

Surtout dans le programme émetteur. Le manque de certains programmes, en plus de quelques-uns des interfaces de problèmes.

Ce projet reste à suivre par la prochaine génération que ce soit le plan logiciel ou sur le plan matériel:

Extension à un nombre supérieur d'appareils

Utilisation du CPL pour un réseau local

Réalisation télécommande indoor en applique courant porteur.

ANNEXE1

- ❖ Homeplug
- ❖ <http://www.homeplug.org/>
- ❖ Tutorial Courant Porteur en Ligne de Frédéric Jacquenod
- ❖ <http://www.jacquenod.cicrp.jussieu.fr/jacqueno/Web/Cpl/>
- ❖ CPL France
- ❖ <http://www.cpl-france.org/index.php>
- ❖ CommentCaMarche.net
- ❖ <http://www.commentcamarche.net/cpl/cpl-intro.php3>
- ❖ PLC Et Radioamateurs
- ❖ <http://plc.radioamateur.ch/>
- ❖ Von Info : Power Line Communication, Le PLC, le Pour et le Contre
- ❖ http://www.von-info.ch/hb9afo/PLC_01.htm 01 Net
- ❖ <http://www.01net.com/Projet Opera>
- ❖ <http://www.ist-opera.org/UTC> (United Telecom Council)
- ❖ <http://www.plcdatabase.utc.org/UPLC>
- ❖ <http://www.uplc.utc.org/PLC Forum>
- ❖ <http://www.plcforum.org/ART>
- ❖ <http://www.art-telecom.fr/publications/c-publique/consul-hautdebit.pdf>
- ❖ Adminet, Wiki CPL
- ❖ <http://www.adminet.com/cgi-bin/wiki?CPLOxance>
- ❖ <http://www.oxance.com/french/produits.htmlDS2>
- ❖ <http://www.ds2.esDefide>
- ❖ <http://www.defidev.com/Site EDF R&D>
- ❖ http://www.edf.fr/index.php4?coe_i_id=20003RTE
- ❖ <http://www.rte-france.com> VLAN.org
- ❖ <http://vlan.org/breve396.html> Haut Debit sur le site du gouvernement
- ❖ <http://www.haut-debit.gouv.fr/pourquoi-comment/cpl.html>

ANNEXE 2

Notes d'applications

Description	Documentation	
PIC16C5x/PIC16Cxx Utility Math Routines	AN526 51097a	Source Code
Using PWM to Generate Analog Output	AN538	
Software Implementation of PC Bus Master	AN554	Source Code
Implementing a Table Read	AN556	
Using the Port B Interrupt on Change as an External Interrupt	AN566	
Macros for Page and Bank Switching	AN586	Source Code
Interfacing PICmicro TM to an LCD Module	AN587	Source Code
Adaptive Differential Pulse Code Modulation using the PIC16/17	AN643	Source Code
PWM, A Software Solution using the 16CXXX Devices	AN654	
PIC18CXXX/PIC16CXXX DC Servomotor	AN696	Source Code
IEEE 754 Compliant Floating Point Routines	AN575	Source Code
Techniques to Disable Global Interrupts	AN576	
PIC16/17 Oscillator Design Guide	AN588	
Low Power Design Using PIC16/17	AN606	
Using Timer 1 in Asynchronous Clock Mode	AN580	
Low-Power Real Time Clock	AN582	Source Code
A Real-Time Operating System for PIC16/17	AN585	Source Code
Using the CCP Modules	AN594	Source Code
Improving the Susceptibility of an Application to ESD	AN595	
Implementing Ultrasonic Ranging	AN597	Source Code
Power-up Trouble Shooting	AN607	Source Code
Fixed Point Routines	AN617	Source Code
D/A Conversion Using PWM and R-2R Ladders to Generate Sine and DTMF Waveforms	AN655	Source Code
In-Circuit Serial Programming of Calibration Parameters Using a PICmicro [®] Microcontroller	AN656	Source Code
Floating Point Routines	AN660	Source Code
CRC Generating and Checking	AN730	Source Code
Automatic Calibration of the WDT Time-out Period	91003a	
TechBrief: Using SRAM with a PIC16CXX	91011a	
How to Implement ICSP Using PIC16CXXX OTP MCUs	91013b	
Using a PIC16F877 To Develop Code for PIC16CXXX Devices	91033a	
TechBrief Transformerless Power Supply	91008b	
BASIC PIC16/17 OSCILLATOR DESIGN GUIDE	fact001	
Low Frequency Magnetic Transmitter Design	AN232	

Fishier template

Program Files\MPLAB IDE\MCHIP_Tools\TEMPLATE\Code\f628temp.asm

```

list      p=16f628          ; list directive to define processor
#include <pl6f628.inc>      ; processor specific variable definitions

__CONFIG _CP_OFF & _WDT_ON & _BODEN_ON & _PWRTE_ON & _ER_OSC_CLKOUT &
                                     _MCLRE_ON & _LVP_ON

; ' __CONFIG' directive is used to embed configuration data within .asm file.
; The labels following the directive are located in the respective .inc file.
; See respective data sheet for additional information on configuration word.

;***** VARIABLE DEFINITIONS
w_temp    EQU    0x70      ; variable used for context saving
status_temp EQU    0x71    ; variable used for context saving

;*****
ORG        0x000          ; processor reset vector
goto      main           ; go to beginning of program

ORG        0x004          ; interrupt vector location
movwf     w_temp         ; save off current W register contents
movf      STATUS,w       ; move status register into W register
movwf     status_temp    ; save off contents of STATUS register

; isr code can go here or be located as a call subroutine elsewhere

movf      status_temp,w   ; retrieve copy of STATUS register
movwf     STATUS         ; restore pre-isr STATUS register contents
swapf     w_temp,f       ; swap W register contents
swapf     w_temp,w       ; restore pre-isr W register contents
retfie    ; return from interrupt

main
; remaining code goes here

END                                ; directive 'end of program'

```

ANNEXE 3

La programmation des pics

Le programme chargé dans la mémoire du PIC utilisé contient les instructions suivantes (en

langage BASIC) :

config _XT_OSC&_WDT_OFF&_LVP_OFF\lang1036

REGISTRES REG_16F628 ; pour le PIC16F628

;(1)Définition des variables et tableaux

VAR APPUI

VAR DONNEE

VAR ADRESSE

VAR NB_IMPUL

VAR VB1

VAR VB2

VAR I

; Initialisation

ORG 0

CMCON=7

BSF STATUS,RP0 // Accès à la page 1 de la RAM

TRISA= 0 // Toutes les broches du port A sont configurées comme sorties

TRISB=% 0 1 0 1 1111 // Toutes les broches du port B en entrée sauf RB5 et RB7

BCF \f1 OPTION_REG ,7 // Activer les résistances de PULL UP avec le bit 7

BCF STATUS,RP0 // Accès à la page 0 de la RAM

BCF PORTA, 2 // Bloquer le transistor

; Le programme principal

PRIN INTCON=%00001000 // Configurer le pic pour qu'il se réveille si on appuie sur un bouton

CLRF PORTB

BCF PORTA, 2

SLEEP

BSF PORTB,5 // La LED s'allume comme un voyant d'émission

LA_ICI GOSUB BOUTON

IF APPUI<>0 THEN

GOSUB ENV_CODE

ENDIF

IF APPUI=1 THEN

GOTO LA_ICI

ENDIF

GOTO PRIN

; Gestion des boutons

BOUTON APPUI=1

BTFSS PORTB,4

GOTO TOUCHE_ON

BTFSS PORTB,6

```

GOTO TOUCHE_OFF
APPUI=0
GOTO FIN_B
TOUCHE_ON DONNEE=0
GOTO FIN_B
TOUCHE_OFF DONNEE=3
FIN_B
RETURN
; Envoi des 7 bits de la trame
; Envoi du start
ENV_CODE GOSUB ENVOI_1
; Envoi de l'adresse
ADRESSE=PORTB &15
FOR I=1 TO 4
RRF ADRESSE,1
BTFSC STATUS,C
GOSUB ENVOI_1
BTFSS STATUS,C
GOSUB ENVOI_0
NEXT I
; Envoi de la donnée
FOR I=1 TO 2
RRF DONNEE ,1
BTFSC STATUS,C
GOSUB ENVOI_1
BTFSS STATUS,C
GOSUB ENVOI_0
NEXT I
; Envoi du stop
GOSUB ENVOI_0
FOR I=1 to 9
GOSUB CYCLE 4m
NEXT I
RETURN
; Sous-programme d'envoi d'un 1
ENVOI_1 NB_IMPUL= 100
BCL_1 BSF PORTA, 2

```

```

NOP
NOP
NOP
NOP
BCF PORTA, 2
NOP
DECFSZ NB_IMPUL,1
GOTO BCL_1
GOSUB CYCLE8m
RETURN
; Sous-programme d'envoi d'un 0
ENVOI_0 NB_IMPUL= 100
BCL_2 BSF PORTA, 2
NOP
NOP
NOP
NOP
BCF PORTA,2
NOP
DECFSZ NB_IMPUL,1
GOTO BCL_2
GOSUB CYCLE 4m

RETURN
; Durée de 4000 cycles
CYCLE4m VB1= 40
BOUC1 VB2=32
BOUC2 DECFSZ VB2,1
GOTO BOUC2
DECFSZ VB1,1
GOTO BOUC1
RETURN
; Durée de 8000 cycles
CYCLE8m VB1= 80
BOUC3 VB2=32
BOUC4 DECFSZ VB2,1
GOTO BOUC4
DECFSZ VB1,1
GOTO BOUC3
RETURN

```

3.2 Programmation du PIC

Le programme chargé

__config _XT_OSC&_WDT_OFF&_LVP_OFF\lang1036\tab

REGISTRES REG_16F628 ; pour le PIC16F84

; Définition des variables et tableaux

VAR I

VAR DONNEE

```

VAR DUREE
VAR ADRESSE
VAR AD_REC
VAR VB1
VAR VB2
; Initialisation
ORG 0
CMCON=7
BSF STATUS , RP0
TRISA=0
TRISB= % 1110001
BCF OPTION_REG ,7
BCF OPTION_REG ,6
BCF STATUS,RP0
AD_REC=PORTB
SWAPF AD_REC,1
AD_REC=AD_REC & 15
; Le programme principal
PRIN INTCON=%00010000
SLEEP
; Décodage des 5 premiers bits
ADRESSE=0
FOR I= 4 DOWNT0 0
DUREE=0
TEST_A BTFSS PORTB,0
GOTO TEST_A
LONG_1 GOSUB DELAI100
INCF DUREE,1
IF DUREE>200 THEN
GOTO PRIN
ENDIF
BTFSC PORTB,0
GOTO LONG_1
IF DUREE> 60 THEN

```

```

BSF STATUS,C
ELSE
BCF STATUS,C
ENDIF
RRF ADRESSE,1
NEXT I
; Décodage des 2 derniers bits
DONNEE=0
FOR I= 1 DOWNT0 0
DUREE=0
TEST_D BTFSS PORTB,0
GOTO TEST_D
LONG_2 GOSUB DELAI100
INCF DUREE,1
IF DUREE>200 THEN
GOTO PRIN
ENDIF
BTFSC PORTB,0
GOTO LONG_2
IF DUREE> 60 THEN
BSF STATUS,C
ELSE
BCF STATUS,C
ENDIF
RLF DONNEE,1
NEXT I
; Extraction des 4 bits d'adresse
SWAPF ADRESSE,1
ADRESSE=ADRESSE & 15
; Vérifier si l'adresse est bonne
IF ADRESSE<> AD_REC THEN
GOTO PRIN
ENDIF
; Bonne adresse, on traite les données

```

```
IF DONNEE=0 THEN
BSF PORTB,1
ENDIF
IF DONNEE= 3 THEN
BCF PORTB,1
ENDIF
; Données traitées, on repart au début
GOTO PRIN
; Pause de 100 microsecondes
DELAI100 VB1=14
BOUC1 VB2=1
BOUC2 DECFSZ VB2,1
GOTO BOUC2
DECFSZ VB1,1
GOTO BOUC1
RETURN
```

Référence Bibliographiques

- [01] M. L. Law, and S. F. Mc Comas. “Le courant porteur en ligne ”. Le CPL DESS T.N.I. – Filière . New York .A.S.R.pp210-270- 29/11/2004.
- [02] J.P .and. S. Z . “ La transmission de données sur courant porteur s'étoffe, 01 Réseaux, ” Project introduction CPL. New York N°140 / Juin 2004.
- [03] L. Henri. “ Microprocesseurs : du Cisc au Risc “ IEEE Journal on Selected Areas in Communications, vol. 22, no. 3, pp. 538-545, 2004.
- [04] M .L . DALMAU, IUT de Bayonne“ Les Microprocesseurs et Microcontrôleur “Ashrae Journal, Vol. 4, 1962
- [05] D. W. Weygand « les processeurs RISC » Doctoral Dissertation, KTH,Stockholm, PP78-96.1992
- [06] K . L. “ Microcontrôleur AVR électronique .réalisation à base de PIC “Report IEA SHC Task 22, Project A3 Empirical validation, February 1999.
- [07] S.D. “ Comprendre les microprocesseurs “ PhD Thesis, Espoo, Finland, 1982
- [08] L. C. J .“Microcontrôleur PIC Tavernier, Editions D unod Apprendre la programmation des PIC P. Mayeux, Editions “ Solar Energy, Vol. 44, pp.271-289, 1990
- [09] C.D. SCHNEIDER Ce document “ PIC16F84“ de Noël DEMISSY. PP-34-101
Juin07 2002

[10] K. Pawlikowski, H.-D. J. Jeong, and J.-S. R. Lee, "On credibility of simulation studies of telecommunication networks," *IEEE Communications Magazine*, vol. 40, no. 1, pp. 132-139, 2002.

[11] B.S. Schmeiser, "Simulation outdoor et indoor," presented at the 2004 Winter Simulation Conference, December 5-8, 2004, pp. 162-170.

Résumé

Ce projet, qui a été étudié et est appliqué à la télécommande sont arrivés et coupure de courant à un dispositif électronique, en utilisant une nouvelle technologie appelée enceinte linéaire courant et qui peut être utilisé dans les processus de communication, Et pour simplifier le processus de PIC 16F628A. Le circuit de commande utilise la farine de réalisation

Mots-clés:

Technologie courant porteurs en ligne, le processeur (microcontrôleur PIC 16F628A), Réalisation télécommande indoor.

Abstract

This project, which has been studied and is applied to the remote arrived and cut power to an electronic device, using a new technology called current linear pregnant and that can be used in communication processes, And to simplify the process of PIC 16F628A. The control circuit used achievement flour

Keywords:

Technology current carrier speeches, the processor (microcontroller PIC 16F628A), the application of the remote control

المخلص

ان هذا المشروع الذي تمت دراسته وتطبيقه هو عبارة على جهاز التحكم عن بعد وصل وقطع التيار الكهربائي على جهاز
الانجاز استخدمت تقنية حديثة تسمى التيار الخطي الحامل و يمكن توظيفها في عمليات الاتصال و لتبسيط عملية
PIC 16F628A. دائرة التحكم الدقيق.

الكلمات المفتاحية:

تقنية التيار الخطي الحامل (دائرة التحكم الدقيق PIC 16F628A) تحقيق جهاز التحكم عن بعد