



N° d'ordre :
N° de série :

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTRE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE

UNIVERSITE D'EL-OUED
FACULTE DES SCIENCES ET TECHNOLOGIE
Département D'électronique

Mémoire de fin d'étude présenté
Pour l'obtention du diplôme de

Licence ACADEMIQUE

Domaine : **Sciences et techniques**
Filière : **Electronique**
Spécialité : **Télécommunications**

Présenté par : Sara Chennouf

Dirigé par : Ajgou Riad

Bouaoun Hayat

Etude et simulation des multivibrateur : Astable ,Monostable, Bistable

Déposé le 29-05- 2014

Au niveau du jury composé de :

M.
M.
M.

MA
MA
MA

Président
Examineur
Directeur du mémoire

2013-2014



Remerciements

En premier lieu, nous tenons à remercier ALLAH , nos créateur pour nous avoir donne la force pour accomplir ce travail.

Nous tenons à notifier un remerciement spécial à tous nos professeurs qui ont contribué à notre formation de télécom, en particulier, notre encadreur pédagogique Mr : AJGOU Riad, notre promoteur pour son aide précieuse pour ses remarques pertinentes .

Merci à tous ceux qui nous a contribués de prés ou de loin à l'élaboration de mémoire .



Dédicace

✿ Je dédie cette thèse à ... ✍

A ma très chère mère Aicha

Tu es l'exemple de dévouement qui n'a pas cessé de m'encourager. Je te souhaite la santé et une longue vie avec plein de bonheur.

A mon cher père Azzedine

Rien au monde ne vaut les efforts fournis jour et nuit pour mon éducation et mon bien être. Ce travail est le fruit de tes sacrifices que tu as consentis pour mon éducation et ma formation.

A mon cher frère Souheib

A mes très chères sœurs Soumaia ,Hadjer , Zineb et Bouthaina .

A mes chères grands-parents.

A toute ma famille ,mes oncles ,mes tantes ,mes cousins et mes cousines .

A ma camarade Bouaune Hayet qui a partagé avec moi les moment difficiles de ce travail et à sa famille.

A tout mes amis que j'ai connu dans ma vie .

A mes fleurs

Trad Ouafa, Chibani Meriem, Abidi Nour El Houda et Redouani Narjes.

A mes enseignants de l'école primaire jusqu'à l'université dont leurs conseils précieux m'ont guidée, qu'ils trouvent ici l'expression de ma reconnaissance.

CHENNOUF SARA

Dédicace

Je dédie ce travail à ...

A ma chère maman Saïda.

A mon père Djomoi que Dieu le protège.

*A mes frères Danny, Nasr Edine, Salah Edine,
Rachid, Omar, Ismaïl, Abde esalam et Siraj.*

*A mes sœurs : Fahima, Nadjwa, Imane, Rayan et
Iness.*

*A ma collègue et amie Sara Chenouf avec qui j'ai
partagé ce travail.*

*A mes chères amies Sabrin, Randa, Basma, Zineb,
Moufida et Sorour.*

Et à tous ceux qui m'ont aidé de loin ou de près.

Résumé

Les applications des multivibrateurs astable, monostable et bistable sont multiples, presque sont la base de tous les circuits électroniques. Les multivibrateurs astables engendrant une onde carrée sans aucun signal de commande. Les multivibrateurs monostables, délivrant une impulsion carrée, après application d'une impulsion de commande. Les multivibrateurs bistables fournissant une brusque variation de tension, chaque fois qu'une impulsion d'entrée est appliquée. Ce travail présente une étude et simulation des fonctionnements des multivibrateurs astables, monostables et bistables par différents montages.

Mots clés : multivibrateur, astable, monostable, bistable, workbench.

Abstract

Applications astable multivibrators, monostable and bistable are many are the basis of almost all electronic circuits .The astable multivibrator generating a square wave signal without any control. The monostable multivibrators, delivering a square pulse, after application of a control pulse .The bistable multivibrator providing a sudden change in voltage, each time an input pulse is applied. This work presents a study and simulation of operations of astable multivibrators, monostable and bistable by different assemblies.

Key words : multivibrator , astable, monostable, bistable, workbench

ملخص

التطبيقات المتعددة الاهتزازات الغير مستقرة, الأحادية الاستقرار و ثنائية الاستقرار متعددة, بالكاد هي أساس جميع الدارات الالكترونية. المتعدد الاهتزازات الغير مستقر المولدة لموجة مربعة بدون أي إشارة تحكم. المتعدد الاهتزازات أحادية الاستقرار توفر نبض مربع, بعد تطبيق نبضة تحكم, المتعدد الاهتزاز الثنائي تعطي تغير فجائي في التوتر, كلما طبقت نبضة الادخار. يمثل هذا العمل دراسة و محاكاة لوظائف المتعدد الاهتزازات الغير مستقرة, الأحادية الاستقرار و ثنائية الاستقرار بمختلف التركيبات.

كلمات مفتاحية :

متعدد الهزاز, غير مستقر, ثنائي وضع الاستقرار, أحادي وضع الاستقرار, workbench

Liste des figures

Figure I-1 : Montage astable.....	1
Figure I-2 : Astable à base d'A.O.P	4
Figure I-3 : Astable à fréquence variable et rapport cyclique fixe.....	6
Figure I-4 :Astable à fréquence fixe et rapport cyclique variable	6
Figure I-5 : Montage astable à A.I.L.....	7
Figure I-6 :Brochage des 555 et 556.....	11
Figure I-7 : Schéma interne de N555.....	12
Figure I-8 :Description et fonctionnement du N555 en mode astable.....	13
Figure I-9 :Les différentes sorties du NE555.....	13
Figure I-10 :l'étude de l'astable à NE555.	14
Figure I-11 :Schéma du NE555 en mode astable.....	15
Figure I-12 : Montage du transistor en commutation.....	19
Figure I-13 :Etude du montage de bas	21
Figure I-14 :Multivibrateur à porte logique TRIGGER	23
Figure I-15 : Montage astable à deux portes logiques.....	24
Figures II -1 :Montage monostable.....	27
Figures II -2 : Types de monostable.....	27
Figures II -3 : Montage monostable à transistor.....	29
Figure II -4 : Monostable à base d'A.O.P.....	31
Figure II -5 :Moment de basculement avant et après l'impulsion.....	32
Figure II -6 :Schéma du 555 en monostable.....	34
Figure II-7 : Schéma fonctionnel de Circuit 74121.....	36
Figure II-8 : Les différentes façons d'utilisation de 74121.....	37
Figure II -9 : Schéma fonctionnel de Circuit 74122.....	37
Figure II -10 : Schéma fonctionnel de Circuit 74123.....	38

LISTE DES FIGURES

Figure II -11: Schéma fonctionnel de Circuit 4528.....	39
Figure II -12 : Montage monostable à A.D.I.....	40
Figure II -13 : Réduction de la durée de récupération.....	43
Figure III- 1 : Montage bistable.....	44
Figure III - 2 : Bistable à base d'A.O.P.....	45
FiguresIII - 3 : Montage bistable à transistor.....	47
FiguresIII - 4 : Bistable R-S avec entrée d'activation.....	49
FiguresIII -5 : Bistable D ou D latch	50
FiguresIII -6 : Le flanc montant de LE.....	51
Figure III- 7: Bistable D sur flanc ou D flip-flop.....	52
Figure III-8 : Schéma de NE555 de bascule à deux entrées.....	54
Figure III-9 : Schéma de NE555 de bascule à une entrée.....	54
Figure IV-1: Montage astable à base de NE555.....	57
Figure IV - 2 : La courbe de simulation astable à base NE555.....	57
Figure IV-3 : Montage astable à base de transistor	58
Figure IV - 4 : La courbe de simulation astable à transistor.....	59
Figure IV -5 : Montage monostable à base ne555.....	60
Figure IV - 6 : La courbe de simulation monostable à base ne555.....	60
Figure IV - 7 : Montage bistable à base d'A.O.P.....	61
Figure IV - 8 : La courbe de simulation bistable à base d'A.O.P.....	62

Liste des Symboles et abréviations

V_C: La tension aux bornes du condensateur
E : l'entrée
S:la sortie
T_R :temps de retard.
V_{ch}:tension de charge
A.O.P: amplificateur opérationnel
A. L:amplificateur logarithmique
V_{sat}:la tension saturation
V_s: la tension sortie
T:durée de la période
φ : Rapport cyclique
GND: la Masse
TRIG : Gâchette, amorce la temporisation
OUT: Signal de sortie
RESET : Remise à zéro, interruption de la temporisation
CONT : Accès à la référence interne
THRES : Signal la fin de la temporisation
DISCH : Borne servant à décharger le condensateur de temporisation
V_{CC} : Tension d'alimentation
T_H :la période de niveau haut
t_C :temps de charge
t_D :temps de décharge
V_{BE}: tension base-émetteur
A.D.I: amplificateurs différentiels intégrés
t_m: la durée d'activation
t_e :La durée de l'excitation
T_R :la durée de récupération
HI: impulsions d'horloge
LE: Latch Enable
t_h:hold time
t_s:setup time
t_{on}: temps de passage de l'état bloqué à l'état passant
t_{off} : temps de passage de l'état passant à l'état bloqué
I_B : courant de base
I_C: courant de collecteur

INTRODUCTON
GENERALE

Introduction générale

Les multivibrateurs sont des montages qui permettent de générer en sortie une tension rectangulaire donc les niveaux hauts et bas sont plus ou moins stables.

En fonction de cette stabilité, on distingue:

- Les multivibrateurs astables.
- Les multivibrateurs monostables.
- Les multivibrateurs bistables

Les astables sont des autos-oscillateurs, car ils ne reçoivent aucune impulsion de l'extérieur alors que les monostables et les bistables sont les oscillateurs de déclenchement. Tout multivibrateur comporte obligatoirement les organes suivants:

- Un élément actif (le transistor, l'amplificateur opérationnel, les portes logiques)
- Un organe accumule de l'énergie (le condensateur)
- Un organe qui dissipe de l'énergie (résistance)

En fonction de l'élément actif, on distingue les multivibrateurs à transistor ,les multivibrateurs utilisant un comparateur à hystérésis(ou trigger) à APO, les multivibrateurs à porte logiques à hystérésis et enfin les multivibrateurs à circuit intégré NE555.

Notre travail se divise en quatre chapitres :

- Le premier chapitre :On a exploré les multivibrateurs astables point de vue principaux domaines de travail, principe de fonctionnement et montages.
- Le deuxième chapitre :ce chapitre est consacré au deuxième type des multivibrateurs les monostables où nous avons étudié quelque montages à savoir les monostable à transistor, Ne555, ADI et portes logique.
- Le troisième chapitre : on a exploré les multivibrateurs bistables avec une étude de quelque montage.
- Le quatrième chapitre :ce chapitre est consacré à la partie simulation en utilisant le logiciel "Electronic Workbench" destiné à la simulation des circuits électronique .On a simulé quelque montages étudiés dans les chapitres précédents à savoir Astable à NE555, Monostable à NE555 et bistable à base de transistor.

En fin et avec une conclusion générale et perspective on termine notre travail.

Sommaire

Sommaire:

Chapitre I :Les multivibrateurs astables

I.1	Introduction.....	1
I.2	Principe de fonctionnement.....	1
I.2.1	Réalisation du circuit à retard.....	2
I.3	Technologies de réalisation.....	3
I.4	Multivibrateurs astable à base d 'A.O.P(amplificateur opérationnel).....	3
I.4.1	Schéma.....	4
I.4.2	Fonctionnement.....	4
I.5	Astable utilisant un A.L(amplificateur logarithmique).....	7
I.5.1	Etude du multivibrateur.....	7
I.6	Multivibrateur à base de circuit N555.....	11
I.6.1	Le schéma interne du N555 est le suivant.....	12
I.6.2	Description et fonctionnement du N555 en mode astable.....	12
I.6.3	Les différentes sorties du NE 555 sont.....	13
I.6.4	Etude de l'astable à NE555.....	14
I.6.5	Fonctionnement.....	15
I.7	Les astables à transistor.....	19
I.7.1	Rappel sur le fonctionnement du transistor en commutation.....	19
I.7.2	Etude du montage de base.....	20
I.8	Multivibrateur astable à une porte logique.....	22
I.8.1	Les astables à portes CMOS.....	22
I.8.2	Symbole d'un TRIGGER inverseur.....	22
I.8.3	Multivibrateur astable à deux portes logiques.....	24
I-9	Conclusion.....	26

Chapitre II : Multivibrateur Monostable

II.1	Introduction.....	27
------	-------------------	----

II.2	Types de monostable.....	27
II.3	Principe de fonctionnement.....	28
II.4	Technologies de réalisation.....	28
II.5	Le monostable à transistor.....	29
II.5.1	Principe et Fonctionnement.....	29
II.6	Monostable à base d'A.O.P(amplificateur opérationnel).....	30
II.6.1	Fonctionnement.....	31
II.7	Monostable à base de circuits 555.....	34
II.7.1	Fonctionnement du 555 en mode monostable (one shot).....	34
II.8	Des portes logique associées à des composants passif.....	36
II.8.1	Circuit 74121.....	36
II.8.2	Circuit 74122.....	37
II.8.3	Circuit 74123.....	38
II.8.4	Circuit 4528.....	39
II.9	Monostable utilisant à A.D.I(Les amplificateurs différentiels intégrés).....	40
II.9.1	Montage A.DI.....	40
II.9.2	Principe de fonctionnement.....	40
II.10	Conclusion.....	43

Chapitre III: Les Multivibrateurs Bistable.

III.1	Introduction.....	44
III.2	Fonctionnement.....	44
III.3	Technologies de réalisation.....	45
III.4	Multivibrateur Bistable à base d' A.O.P(amplificateurs opérationnel)....	45
III.4.1	Fonctionnement.....	45
III.5	Multivibrateur bistable à transistor.....	47
III.5.1	Fonctionnement.....	47
III.6	Multivibrateur bistable à portes logiques.....	48
III.6.1	Déclenchés par niveaux ou "latches".....	49

III.6.2 Déclenchés par flanc ou "flip-flops".....	52
III.7 Multivibrateur bistable à NE555.....	53
III.7.1 Fonctionnement.....	53
III.7.2 Une bascule à base de NE555.....	53
III.8 Conclusion.....	55

CHAPITRE IV : Résultats de simulation

IV.1 Introduction.....	56
IV.2 Interface et outils de base de Workbench.....	56
IV.3 Simulation	57
IV.3.1 Montage astable à base de NE555.....	57
IV.3.2 Montage astable à base de transistor.....	58
IV.3.3 Montage monostable à base de NE555.....	60
IV.3.4 Montage astable à base d'A.O.P.....	61
IV.4 Conclusion.....	62
Conclusion générale	
Références bibliographiques.....	

Chapitre I

Les multivibrateurs astable

I.1 Introduction :

Un multivibrateur est un générateur de signaux périodiques non sinusoïdaux, il est astable lorsqu'il engendre les vibrations de lui-même, sans être déclenché par des commandes extérieures.

On dit qu'il est du type RC quand le système utilisé pour le faire évoluer au cours du temps est une cellule formée par un condensateur et un résistor.

En fin il est dit à inverseurs logiques lorsqu'il contient des portes logiques « NON » qui assurent les basculements de la tension.

Ainsi le multivibrateur astable oscille en permanence entre 2 états logiques 0 et 1 sans aucune intervention extérieure (on peut parler de signal carré ou rectangulaire, par analogie à sa représentation sur un oscilloscope). [1]

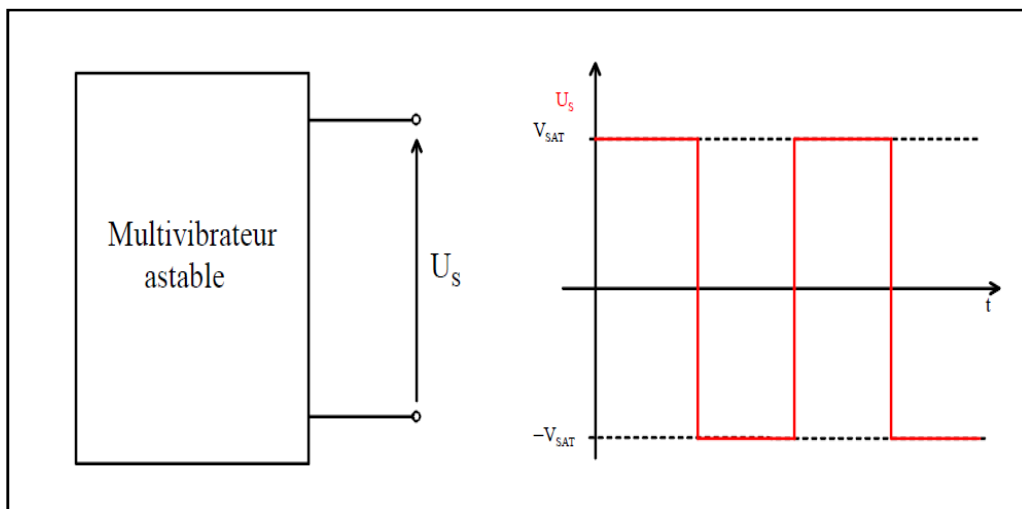
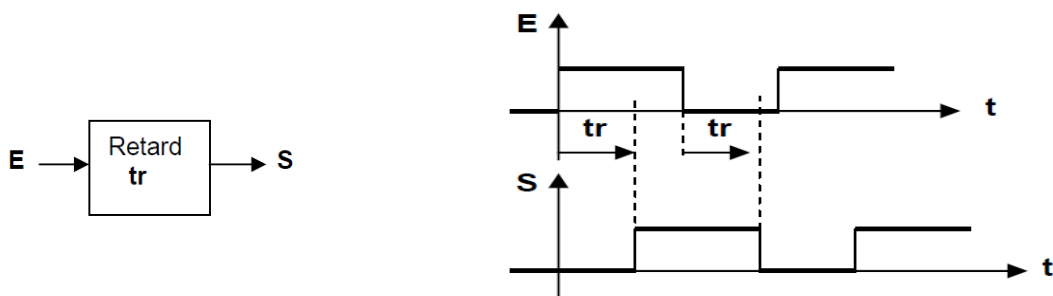


Figure I-1:Montage astable.

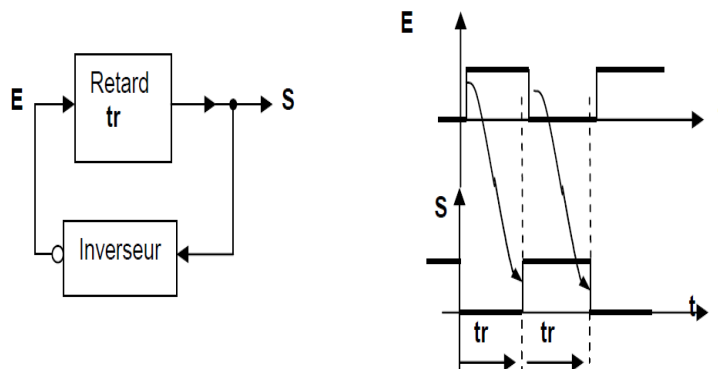
I.2 Principe de fonctionnement :

Considérons un circuit logique dont les états de l'entrée **E** et de la sortie **S** présentent 2 niveaux

(haut = 1 , bas = 0) et dont la fonction est de transmettre le signal d'entrée à sa sortie avec un temps de retard **tr**.



On reboucle la sortie **S** de ce circuit sur l'entrée **E** à travers un circuit logique inverseur qui est tel que si son entrée est à l'état bas (0), sa sortie est à l'état haut (1) et inversement :



On se place à un instant ($t=0$) où la sortie **S** passe de l'état haut à l'état bas.

Juste avant cet instant, on avait $S = 1$ donc $E = 0$ (à cause de l'inverseur) et juste après, $S = 0$ donc $E = 1$.

Cela correspond à une transition $0 \rightarrow 1$ de l'entrée. Mais la sortie du circuit à retard ne change qu'après la durée tr : alors $S = 1$ et $E = 0$.

Cette nouvelle transition $1 \rightarrow 0$ de **E** n'apparaît en sortie qu'après un nouveau retard tr .

Alors **S** repasse à 0 et on est revenu à la configuration du début ($t=0$). Le cycle (un basculement de **S** après chaque durée tr) va se reproduire tant que l'alimentation électrique n'est pas coupée.

Le signal **S** à la sortie du montage est un signal « carré » périodique[2].

I.2.1 Réalisation du circuit à retard :

Le circuit à retard utilise la charge et la décharge d'un condensateur.

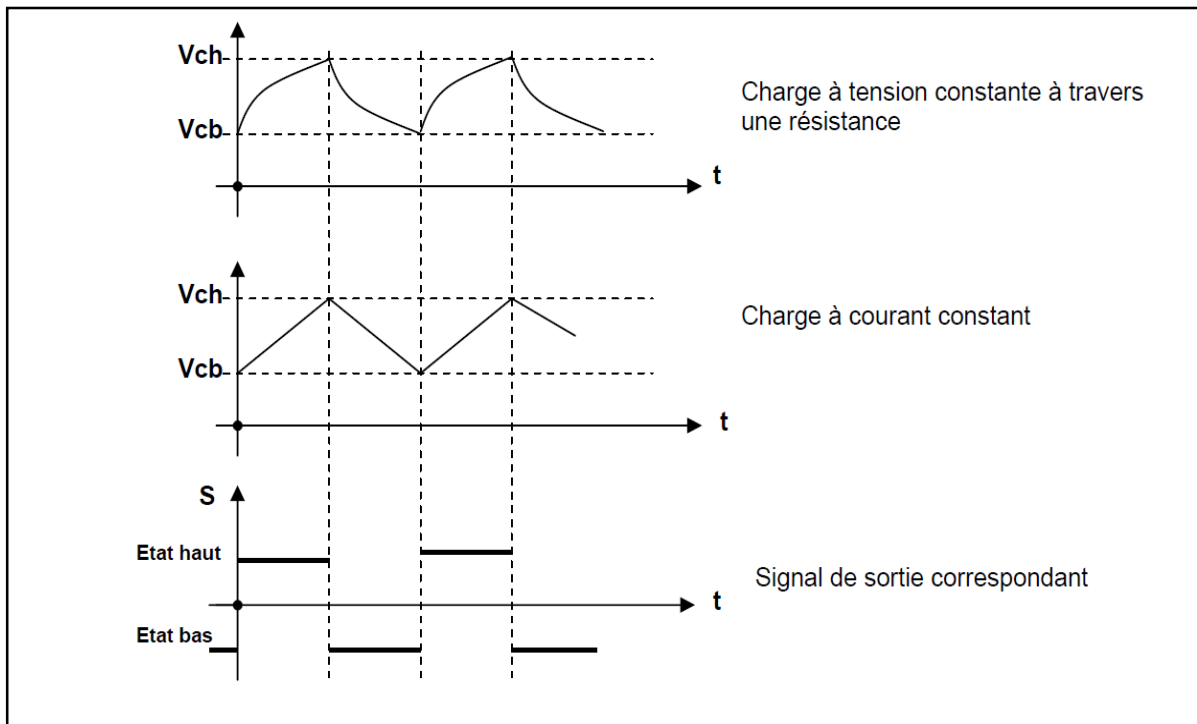
La tension **V** aux bornes du condensateur est comparée à des seuils de tension prédéterminés (**V_{ch}** et **V_{cb}**).

A chaque fois que la tension **V** atteint un seuil, la tension de sortie bascule, ce qui a pour effet d'inverser le sens du courant de charge dans le condensateur, donc aussi la variation de la tension **V**.

Selon la technique employée, la charge du condensateur peut être [2] :

- * à **tension constante** à travers une résistance (**V_c** varie exponentiellement).
- * à **courant constant** (**V_c** varie linéairement).

Chronogrammes :



I.3 Technologies de réalisation :

Les multivibrateurs astables, ou oscillateurs à relaxation, peuvent être réalisés à l'aide de circuits comparateurs à hystérésis utilisant:

- D'un amplificateur opérationnel **A.O.P.**
- Astable utilisant un **A.L**
- Directement à partir d'un circuit spécialisé astable notamment les circuits de type **NE555**.
- Les astables à transistor.
- Des portes logique associées à des composants passifs.

I.4 Multivibrateurs astable à base 'A.O.P(amplificateur opérationnel):

Un A.O.P. est un composant actif qui renferme un circuit intégré comportant des transistors, des résistances, des condensateurs et des diodes de protection. Il est alimenté par une tension extérieure continue symétrique $\pm V_{cc}$. [8]

I.4.1 Schéma:

Le montage de base de cet oscillateur est le suivant :

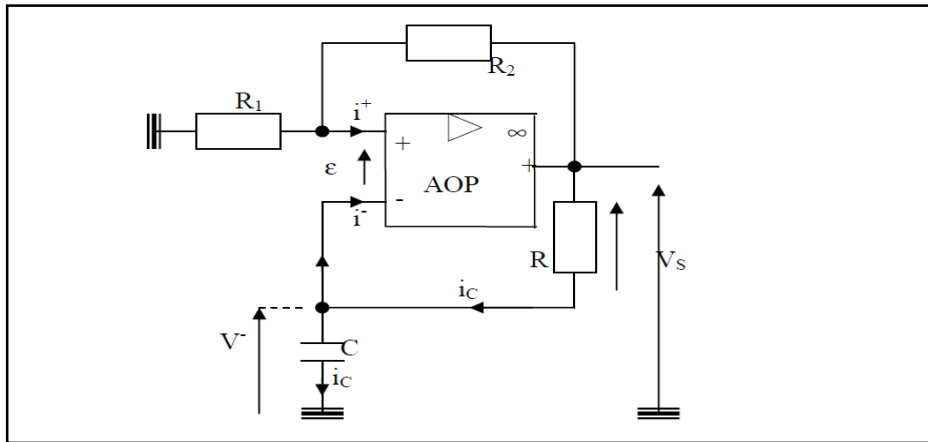


Figure I-2: Astable à base d'A.O.P

I.4.2 Fonctionnement:

à t=0, on suppose que le condensateur C est initialement déchargé, $V^- = 0$.

$$V_s = +V_{sat} \Rightarrow V^+ = \frac{R_1}{R_1+R_2} V_{sat} = V_h.$$

La loi des mailles autour de l'A.O.P donne

$$V_s - R_i - V^- = 0, \text{ or } i_c = c \frac{dV^-}{dt} \text{ d'où :}$$

$$V^- + R_c \frac{dV^-}{dt} = V_s = +V_{sat}, \text{ dont la solution s'écrit}$$

$$V^- = \lambda e^{\frac{t}{Rc}} + V_{sat} \text{ où}$$

$$V^-(t=0) = 0 = \lambda + V_{sat} \Rightarrow \lambda = -V_{sat}.$$

$$\text{Finalement : } V^-(t) = V_{sat} \left(1 - e^{\frac{t}{Rc}} \right)$$

Donc le condensateur se charge exponentiellement à travers R pour atteindre $+V_{sat}$.

$V^-(t)$ Croît, lorsqu'elle atteint $V_h = \frac{R_1}{R_1+R_2} V_{sat}$, $V^+ < V^-$ et il y a basculement de V_s à $-V_{sat}$.

Soit cet instant t_1 ; ce pendant la nouvelle valeur de V^+ devient : $V^+ = -\frac{R_1}{R_1+R_2} V_{sat} = V_b$

La loi des mailles donne : $V_s - R_i - V^- = 0$, or $i_c = c \frac{dV^-}{dt}$ d'où

$$V^- + R_c \frac{dV^-}{dt} = V_s = -V_{sat}, \text{ dont la solution s'écrit } V^- = \lambda \cdot e^{\frac{(t-t_1)}{RC}} - V_{sat} \text{ où}$$

$$V^-(t=t_1) = V_h = \lambda - V_{sat} \Rightarrow \lambda = V_h + V_{sat} . \text{ Finalement : } V^-(t) = (V_h + V_{sat}) e^{\frac{(t-t_1)}{RC}} - V_{sat},$$

C'est une décharge du condensateur pour atteindre à l'infini $-V_{sat}$.

Mais lorsque $V^-(t)$ atteint $V_b = -\frac{R_1}{R_1+R_2}V_{sat}$; $V^+ > V^-$ et la sortie bascule à $+V_{sat}$ à l'instant t_2 .

Ce pendant $V^+ = \frac{R_1}{R_1+R_2}V_{sat} = V_h$, et C se charge via R pour atteindre $+V_{sat}$.

$V^- + RC \cdot \frac{dV^-}{dt} = V_s = +V_{sat}$, dont la solution s'écrit $V^- = \lambda \cdot e^{\frac{t}{RC}} + V_{sat}$ où

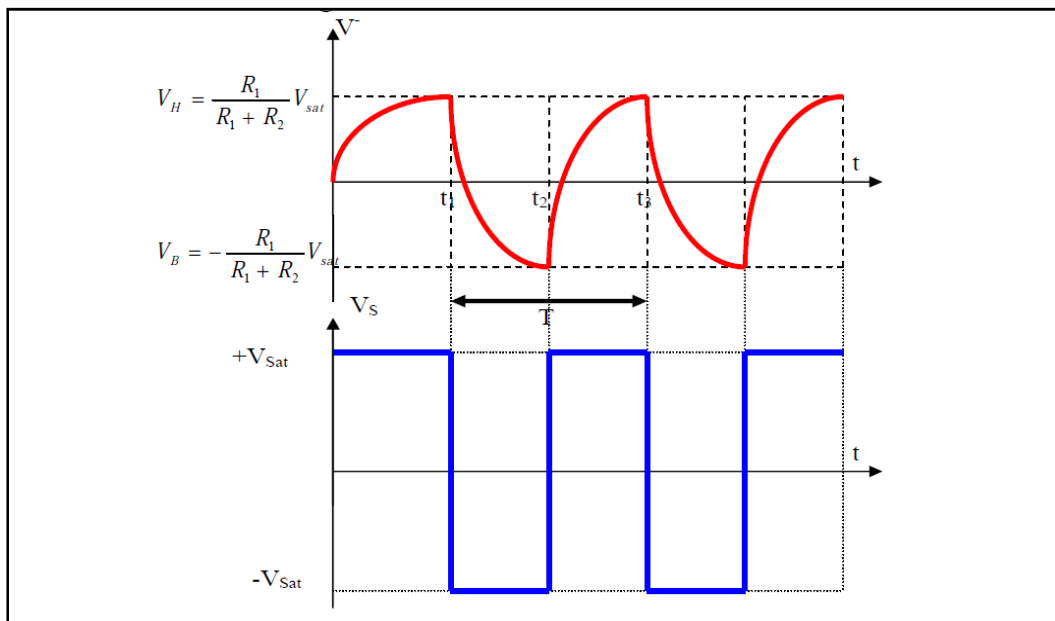
$V^-(t = t_2) = V_b = \lambda + V_{sat} \Rightarrow \lambda = -V_{sat} + V_b$. Finalement :

$$V^-(t) = (-V_{sat} + V_b)e^{\frac{(t-t_2)}{RC}} + V_{sat}.$$

$V^-(t)$ Croît, lorsqu'elle atteint $V_h = \frac{R_1}{R_1+R_2}V_{sat}$, $V^+ < V^-$ et il y a basculement de V_s à $-V_{sat}$.

Soit cet instant t_3 ; ainsi un nouveau cycle peut recommencer.[3]

Chronogrammes :



• **Calcul de la période T de l'astable :**

L'état bas du signal V_s de t_1 à t_2 :

$$V^-(t_2) = (V_h + V_{sat})e^{\frac{(t_2-t_1)}{RC}} - V_{sat} = V_b \Rightarrow -\frac{t_2 - t_1}{RC} = \ln \left(\frac{V_b + V_{sat}}{V_h + V_{sat}} \right)$$

$$t_2 - t_1 = RC \ln \left(\frac{V_h + V_{sat}}{V_b + V_{sat}} \right) = RC \ln \left(\frac{\frac{R_1}{R_1+R_2}V_{sat} + V_{sat}}{-\frac{R_1}{R_1+R_2}V_{sat} + V_{sat}} \right) \Rightarrow t_2 - t_1 = RC \ln \left(1 + \frac{2R_1}{R_2} \right).$$

L'état haut du signal V_s de t_2 à t_3 :

$$V^-(t_3) = (-V_{sat} + V_b)e^{\frac{(t_3-t_2)}{RC}} + V_{sat} = V_h \Rightarrow t_3 - t_2 = RC \ln\left(1 + \frac{2R_1}{R_2}\right).$$

La période T est: $T = (t_3 - t_2) + (t_2 - t_1) = 2RC \ln\left(1 + \frac{2R_1}{R_2}\right).$

Remarque: Dans ce cas le rapport cyclique $\delta = \frac{t_3-t_2}{T} = 50\%$. [3]

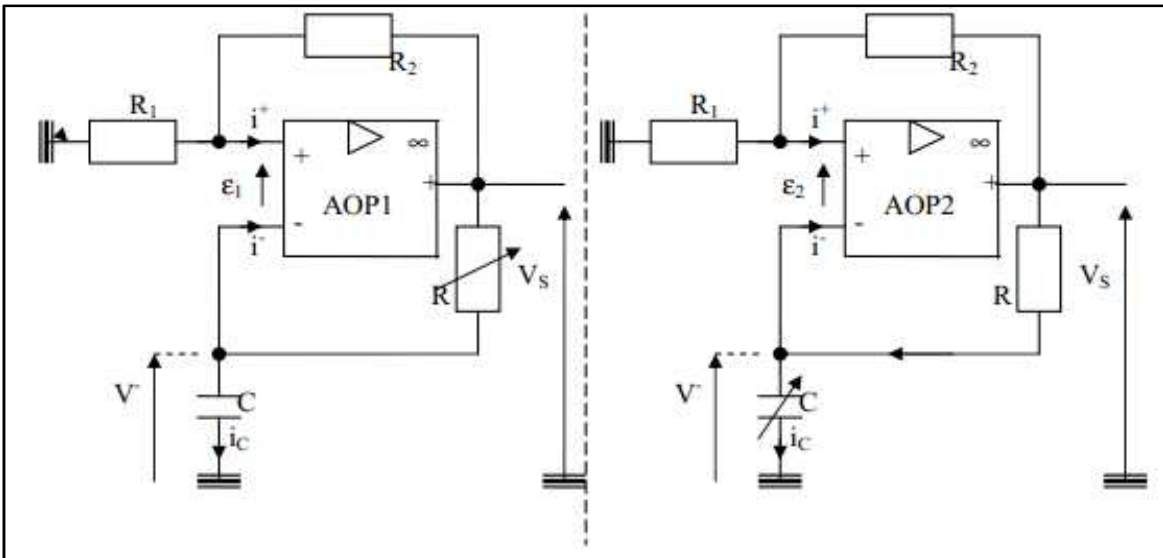


Figure I-3: Astable à fréquence variable et rapport cyclique fixe.

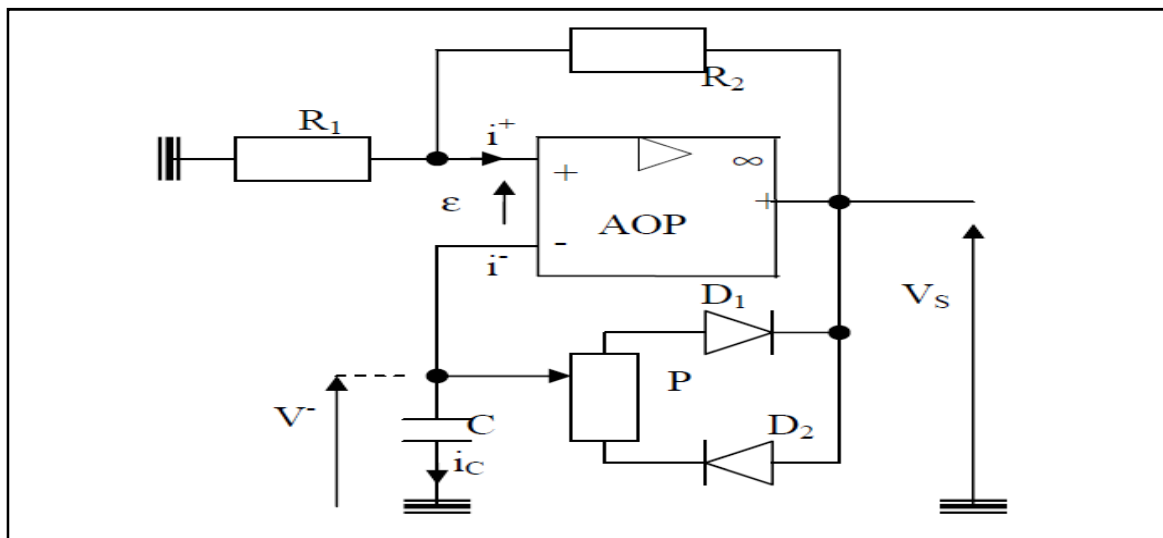


Figure I-4 :Astable à fréquence fixe et rapport cyclique variable.

I.5 Astable utilisant un A.L.(amplificateur logarithmique):

La structure astable sera bâtie à partir d'un A.L.câblé en comparateur à hystérésis (bascule de Schmitt) associé à une cellule RC.L'A.L. fonctionne donc en commutation (régime saturé).

Le schéma structurel d'un tel dispositif est le suivant :

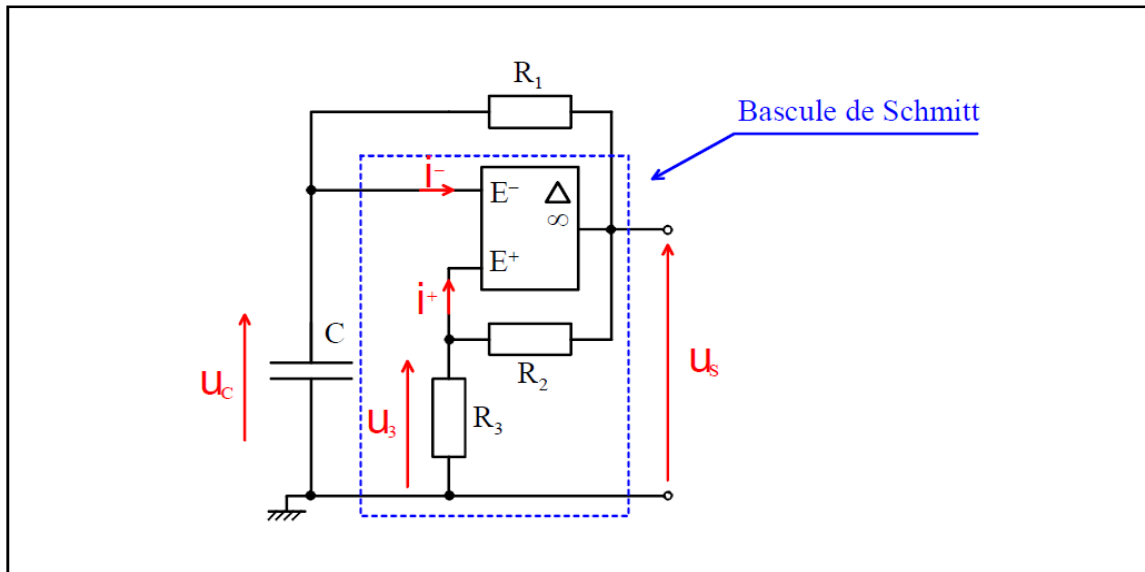


Figure I-5 : Montage astable à A.L.

Notre objectif est le suivant :

- Démontrer que ce dispositif génère bien un signal périodique rectangulaire.
- Calculer la fréquence du signal de sortie U_s en fonction de la valeur des composants R_1, R_2, R_3 et C . [4]

I.5.1 Etude du multivibrateur :

Démontrons que U_s est un signal rectangulaire il convient de rappeler tout d'abord que :

- Puisque l' A.L.fonctionne en commutation , la tension de sortie U_s ne peut prendre que deux valeurs : $+V_{sat}$ et $-V_{sat}$.
- L'A.L.compare les tensions U_c et U_3 ; U_c étant appliquée à l'entrée E^- de l'A.L. et U_3 à l'entrée E^+ , on a :

$$U_c > U_3 \Rightarrow U_s = -V_{sat}$$

$$U_c < U_3 \Rightarrow U_s = +V_{sat}$$

a. Déterminons l'expression de la tension U_3 :

L'intensité du courant I^+ étant pratiquement nulle, les résistances R_2 et R_3 forment un pont diviseur de tension tel que :

$$U_3 = \frac{R_3}{R_2 + R_3} U_S$$

Or $U_S = \pm V_{sat}$, de ce fait, la tension U_3 peut prendre deux valeurs correspondant aux deux points de basculement haut et bas (notés T_H et T_B) de la bascule de Schmitt :

$$U_3 = T_H = \frac{R_3}{R_2 + R_3} V_{sat} \text{ ou } U_3 = T_B = -\frac{R_3}{R_2 + R_3} V_{sat}$$

T_H et T_B sont les valeurs particulières de U_C pour lesquelles la tension U_S bascule (effectue une transition).

• Etude à l'instant $t=0$:

L'instant $t=0$ correspond à la mise sous tension du dispositif. Le condensateur est donc totalement déchargé, la tension à ses bornes est nulle, on a $U_C = 0 \text{ volt}$.

Par contre, il n'est pas possible de déterminer à l'instant $t=0$, la valeur de la tension U_S .

Hypothèse : Posons $U_S = +V_{sat}$, on a alors $U_3 = T_H = \frac{R_3}{R_2 + R_3} V_{sat}$

Dans ce cas, $(U_C = 0) < (U_3 = T_H) \Rightarrow U_S = +V_{sat}$ Hypothèse validée

b. Décharge du condensateur :

Puisque $U_S = -V_{sat}$, le condensateur se décharge à travers la résistance R_1 (ou se charge vers le potentiel négatif $-V_{sat}$).

Lorsque qu'il est totalement déchargé, on a toujours $(U_C = 0) > (U_3 = T_B)$, le condensateur se charge négativement (la tension U_C devient négative).

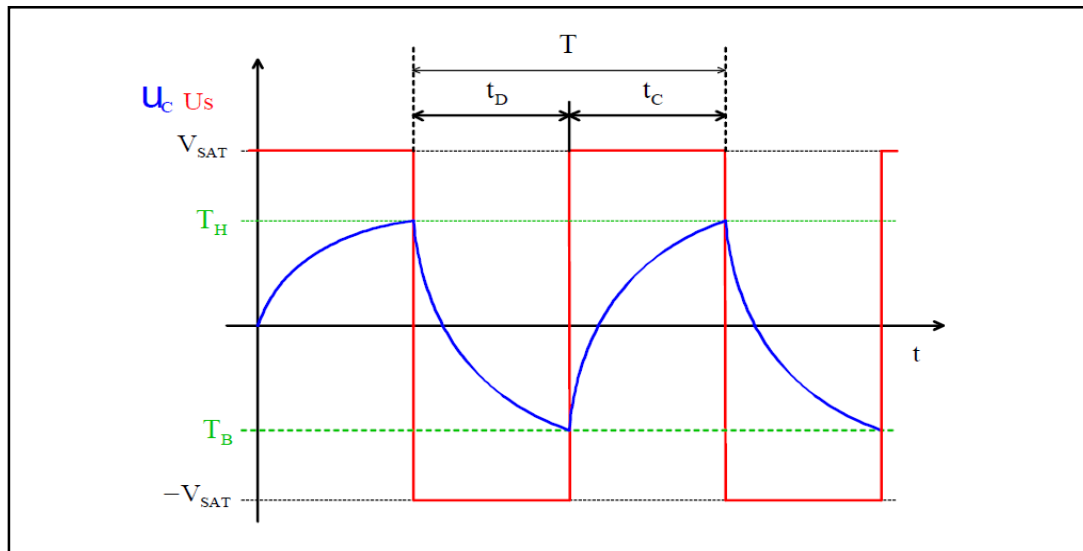
Lorsque U_C atteint et devient inférieure à la valeur de la tension T_B , on a $U_C < (U_3 = T_B)$,

L'A.L. cesse sa décharge, il bascule de nouveau, la tension de sortie U_S vaut : $U_S = +V_{sat}$

Le fonctionnement se reproduit ensuite de manière identique, le signal U_S est périodique.

c. Représentation graphique des variations des tensions U_S et U_C en fonction du temps :

Les variation des tensions U_S et U_C en fonction du temps se résument comme suit :



d. Calculons la période T du signal U_S :

On a $T = t_c + t_D$. Les durées t_c et t_D correspondent aux durées de charge et de décharge du condensateur C . Il faut déterminer leur expression.

Il convient de rappeler l'expression de la valeur instantanée de la tension aux bornes d'un condensateur, on démontre que :

$$U_C(t) = V_f + (V_i - V_f)e^{-\frac{t}{\tau}}$$

Avec : V_i la tension initial aux bornes du condensateur au début de l'instant considéré. V_f la tension finale aux bornes du condensateur si celui-ci poursuivait sa charge (ou sa décharge) jusqu'à son terme. Cette valeur est aussi appelée "Tension asymptotique".

Cette relation est parfois donnée sous la forme :

Avec $A = V_f$ et $B = (V_i - V_f)$.

$$U_C(t) = A + Be^{-\frac{t}{\tau}}$$

• Calcul de t_c :

Utilisons la relation $U_C(t_c) = V_f + (V_i - V_f)e^{-\frac{t_c}{\tau}}$

Il faut remplacer les variables $U_C(t_c)$, V_i et V_f par leur valeur dans le contexte d'étude:

- * à la fin de la durée t_c , la tension aux bornes du condensateur vaut $U_C = T_H$.
- * au début de la durée t_c , la tension aux bornes du condensateur vaut $V_i = T_B$.
- * si le condensateur se chargeait complètement, on aurait $V_f = +V_{sat}$.

La relation de départ devient : $T_H = V_{sat} + (T_B - V_{sat})e^{-\frac{t_C}{\tau}}$

Or $T_H = \frac{R_3}{R_2+R_3}V_{sat}$ et $T_B = -\frac{R_3}{R_2+R_3}V_{sat}$

De ce fait , on a : $\frac{R_3}{R_2+R_3}V_{sat} = V_{sat} + \left(\frac{R_3}{R_2+R_3}V_{sat} - V_{sat}\right)e^{-\frac{t_C}{\tau}}$

En simplifiant par V_{sat} ,on a : $\frac{R_3}{R_2+R_3} = 1 + \left(-\frac{R_3}{R_2+R_3} - 1\right)e^{-\frac{t_C}{\tau}}$

En résultat , on a : $t_C = \tau \ln \frac{R_2+2R_3}{R_2} \Rightarrow \boxed{t_C = R_1 \ln \frac{R_2+2R_3}{R_2}}$

En posa $\boxed{t_C = R_1 C \ln 3}$

• **Calcul de t_D :**

On a $t_D = t_C$ puisque la constante de temps τ en charge est la même que celle en décharge .Nous pouvons quand même le vérifier par le calcul :

De même , utilisons la relation $U_C(t_C) = V_f + (V_i - V_f)e^{-\frac{t_C}{\tau}}$,en remplaçant les variables $U_C(t_C)$, V_i et V_f par leur valeur dans le contexte d'étude ,on a :

$T_H = -V_{sat} + (T_B - (-V_{sat}))e^{-\frac{t_D}{\tau}}$ demême $T_H = \frac{R_3}{R_2+R_3}V_{sat}$ et $T_B = -\frac{R_3}{R_2+R_3}V_{sat}$

De ce fait , on a : $-\frac{R_3}{R_2+R_3}V_{sat} = -V_{sat} + \left(\frac{R_3}{R_2+R_3}V_{sat} + V_{sat}\right)e^{-\frac{t_D}{\tau}}$

En simplifiant par V_{sat} ,on a : $-\frac{R_3}{R_2+R_3} = -1 + \left(-\frac{R_3}{R_2+R_3} + 1\right)e^{-\frac{t_D}{\tau}}$

En résultat ,on a bien $t_D = \tau \ln \frac{R_2+2R_3}{R_2} \Rightarrow \boxed{t_D = R_1 C \ln \frac{R_2+2R_3}{R_2}}$

Soit encore ,en posant $R_2 = R_3$,on a : $\boxed{t_D = R_1 C \ln 3}$

• **Calcul de la période T:**

On a $T = t_C + t_D$,soit encore $T = \tau \ln 3 + \tau \ln 3 \Rightarrow \boxed{T = 2\tau \ln 3}$

• **Rapport cyclique φ du signal U_S :**

On appelle rapport cyclique φ d'un signal astable le rapport de la durée de l'état haut du signal sur la période .

$\boxed{\varphi = \frac{t_C}{T}}$

Dans le cas particulier de l'astable étudié, le signal U_S a pour rapport cyclique :

Or, comme $t_C = t_D$, φ s'écrit : $\varphi = \frac{t_C}{T} = \frac{t_C}{t_C + t_D} = \frac{t_C}{2t_C} \Rightarrow \boxed{\varphi = \frac{1}{2}}$ [4]

I.6 Multivibrateur à base de circuit N555:

Le 555 est un circuit intégré utilisé dès que la notion de temps est importante dans un montage.

Le 555 est un circuit intégré à la fois très connu et très simple. Il s'agit d'un timer en boîtier DIL 8: il comporte donc deux rangées de 4 pattes. Le 555 fonctionne aussi bien en astable ou monostable et ne requiert que trois composants périphériques, deux résistances et un condensateur.

Il est cependant disponible en diverses versions (dont la référence ICM7555 en technologie CMOS). Le 556 est un double 555 en boîtier DIL 14.[3]

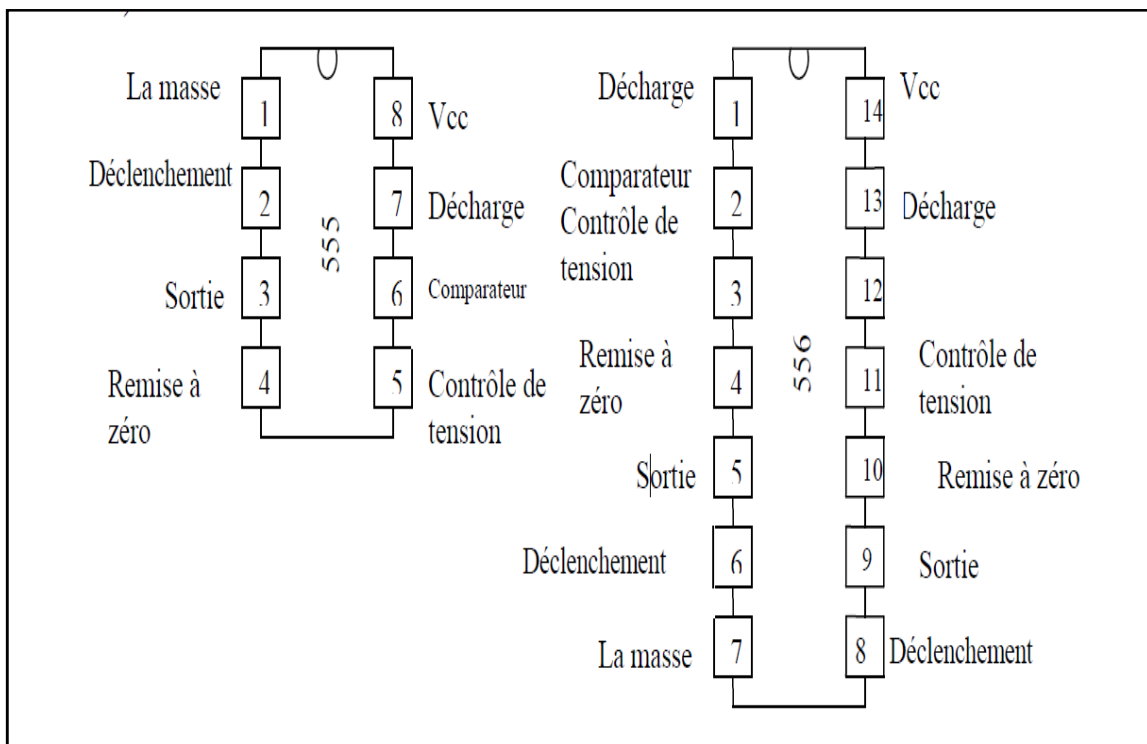


Figure I-6 :Brochage des 555 et 556.

On retiendra d'abord que le 555 peut être alimenté sous une tension continue comprise entre 4,5 et 16 V et qu'il peut débiter un courant avoisinant la valeur, très confortable, de 200 mA. En mode astable, il est capable de fonctionner à une fréquence maximale de 500 kHz.

La précision (timing error) est très bonne, surtout en mode monostable (temporisateur). [3]

I.6.1 Le schéma interne du Ne555:

Soit la figure suivante qui représente le schéma interne du Ne555

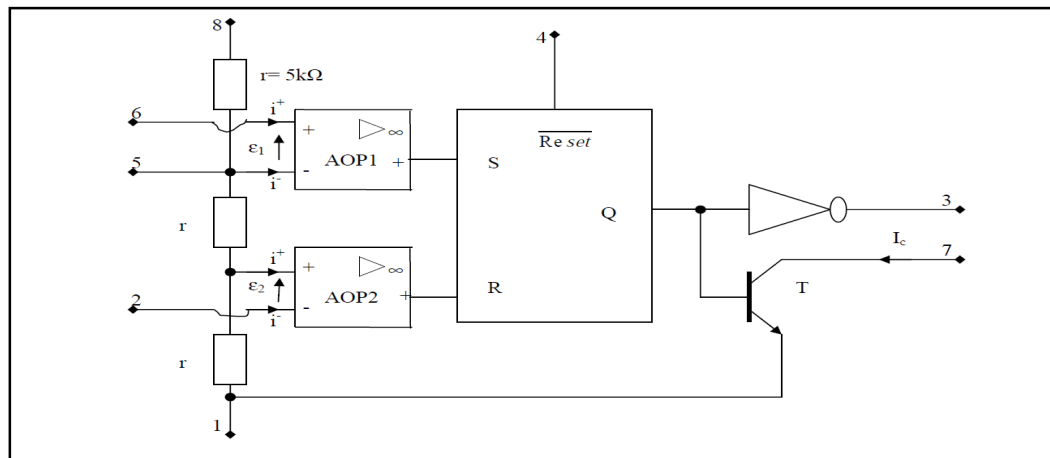


Figure I-7 :Schéma interne de N555.[3]

I.6.2 Description et fonctionnement du N555 en mode astable:

La NE555 est un circuit de 8 broches, sa tension d'alimentation varie entre 4V et 16V. Il est donc compatible avec les TTL et les CMOS. Il peut fournir un courant allant jusqu'à 200mA. LA broche 8 est reliée à l'alimentation et la broche 1 est reliée à la masse. La broche 2 est reliée à l'entrée inverseurs du comparateur A_2 , alors que l'entrée non inverseurs de A_2 donne une tension de référence égale à $1/3V_{CC}$. Lorsque $e_1^+ > e_1^-$ la tension V_S passe au niveau haut et la sortie de la bascule est mise à 1. Si $e_2^+ > e_2^-$ la sortie du comparateur reste au niveau bas. La broche 6 est reliée à l'entrée non inverseurs du comparateur A_1 alors que l'entrée inverseurs sert de tension de référence et on a $2V_{CC}/3$. Lorsque $e_1^+ > e_1^-$ la sortie V_R passe au niveau haut et la bascule est remise à 0.

La broche 7 est reliée au collecteur d'un transistor commandé par la tension de sortie Q_{barre} (Q_{barre} : Q barre) de la bascule RS. Pour $Q_{\text{barre}}=0$, le transistor est bloqué et le circuit de sortie du transistor est ouvert. Pour $Q_{\text{barre}}=1$ le transistor est saturé et le circuit de sortie se comporte comme un court-circuit, c'est sur cette broche que sera raccordé les condensateur utilisés dans les applications du NE555. La broche 4 constitue la remise à 0 de la bascule. Elle a la priorité sur toutes les autres entrées. La broche 5 est souvent inutilisée, la broche 3 est la sortie.[5]

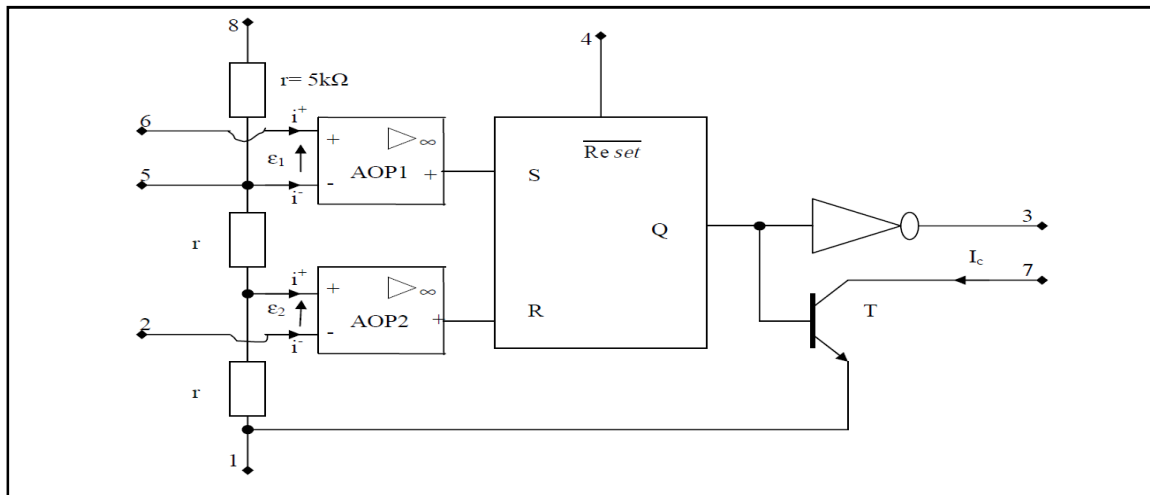


Figure I-8 :Description et fonctionnement du N555 en mode astable.

I.6.3 Les différentes sorties du NE 555:

Soit la figure suivante qui représente le différent sorties du Ne555 :

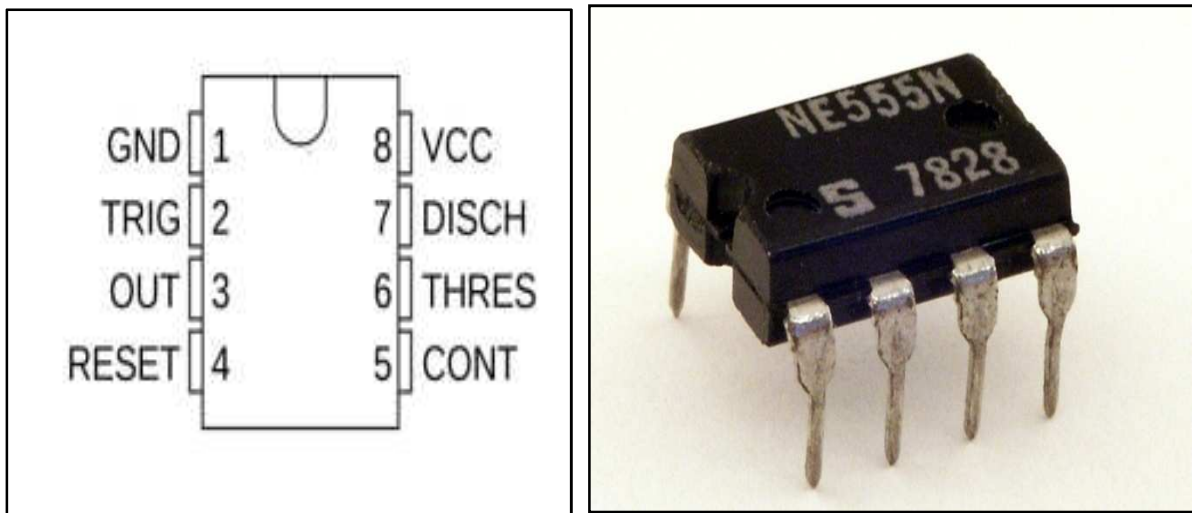


Figure I-9 :Les différentes sorties du NE555.[9]

1. **GND**: Masse.
2. **TRIG** :Gâchette, amorce la temporisation.
3. **OUT**:Signal de sortie.
4. **RESET** :Remise à zéro, interruption de la temporisation.
5. **CONT** :Accès à la référence interne ($2/3$ de V_{CC}).
6. **THRES** :Signal la fin de la temporisation lorsque la tension dépasse $2/3$ de V_{CC} .

- 7. DISCH :Borne servant à décharger le condensateur de temporisation.
- 8. VCC :Tension d'alimentation, généralement entre 5 et 15 V.

I.6.4 Etude de l'astable à NE555 :

Soit la figure suivante qui représente l'étude de l'astable à Ne555 :

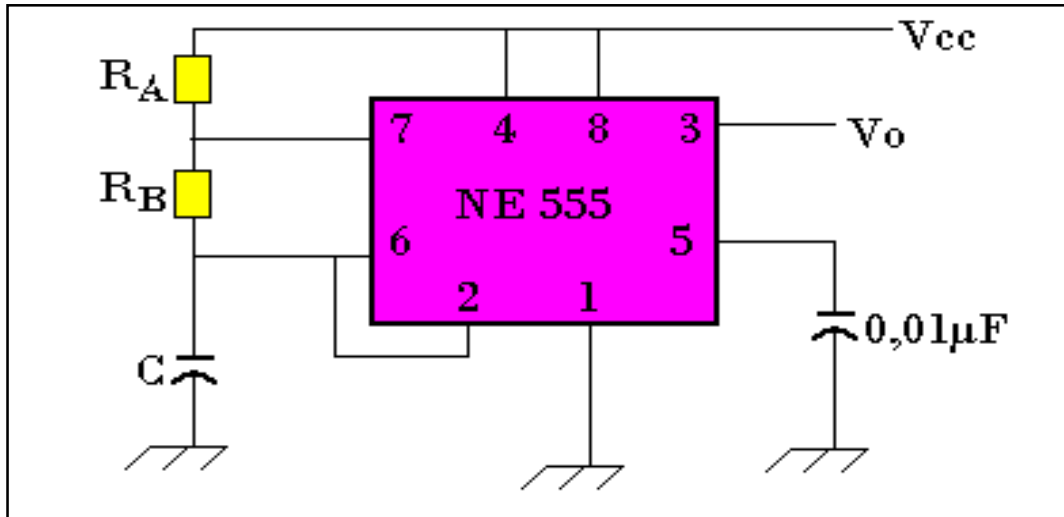
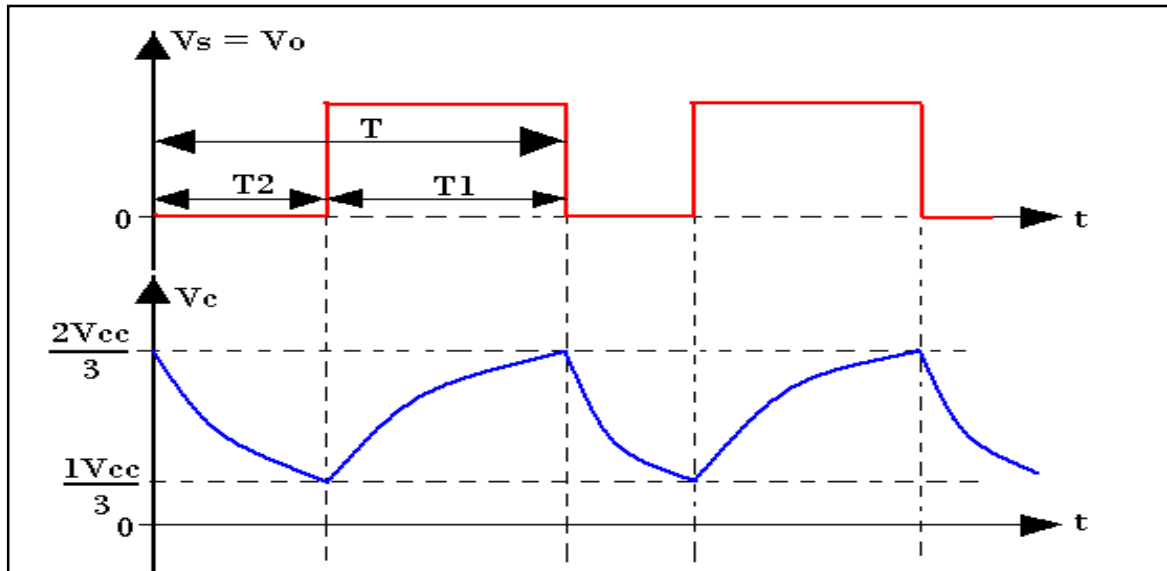


Figure I-10 :l'étude de l'astable à NE555. [5]

Chronogrammes :



$$T_1 = 0,7(R_A+R_B)C \text{ et } T_2 = 0,7R_B C$$

$$T = T_1 + T_2 = 0,7(R_A+2R_B)C \quad [5]$$

I.6.5 Fonctionnement:

Nous nous plaçons en régime établi (permanent), le condensateur subit une succession de charge et de décharge évoluant entre : $\frac{V_{CC}}{3}$ et $\frac{2V_{CC}}{3}$ lorsque $Q=1$; $Q_{barre} = 0$, le transistor est bloqué. et le condensateur se charge jusqu'à la valeur de $\frac{2V_{CC}}{3}$ à travers les résistances R_A et R_B . Lorsque la tension V_C veut dépasser $\frac{2V_{CC}}{3}$ la sortie du comparateur A_1 passe à "1" et entraîne $Q=0$ et $Q_{barre} = 1$, le transistor se sature et la broche "7" sera mise à la masse. Le condensateur va se décharger à travers R_B jusqu'à $V_{CC}/3$. Lorsque V_C veut aller en deca de $\frac{V_{CC}}{3}$, le comparateur A_2 passe à 1. Et fait basculer $Q=1$ et $Q_{barre}=0$ et le cycle recommence. Soit le schéma du 555 en mode astable :

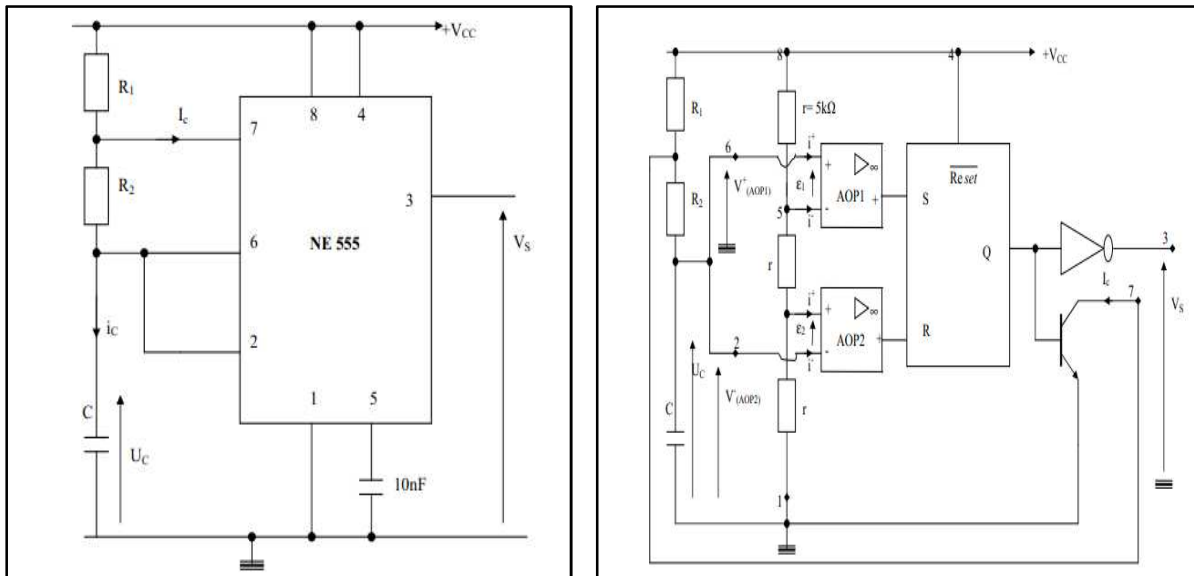


Figure I-11 :Schéma du NE555 en mode astable.

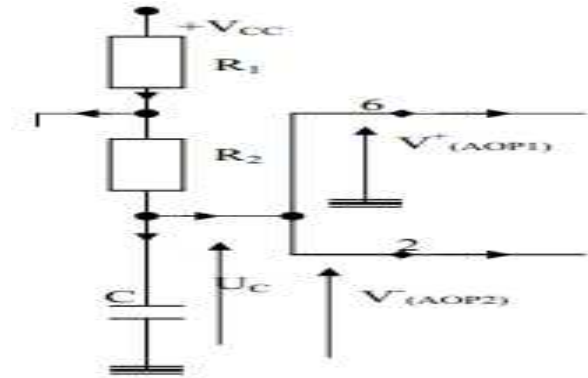
Le condensateur C est supposé initialement déchargé ; $U_c(0) = 0$.

$$\begin{cases} V_{(AOP1)}^+ = U_c(0) = 0 < V_{(AOP1)}^- = \frac{2}{3}V_{CC} \Rightarrow S = 0 \\ V_{(AOP1)}^+ = \frac{1}{3}V_{CC} > V_{(AOP1)}^- = U_c(0) = 0 \Rightarrow R = 1 \end{cases} \Rightarrow Q = 0 \Rightarrow V_s = V_{CC}$$

Si $Q=0 \Rightarrow$ Test bloqué $\Rightarrow I_c = 0$.

Etant donné que les AOP sont considérés comme parfaits ; alors $i^+ = i^- = 0$.

Alors le condensateur se trouve dans le circuit suivant :



Le condensateur se charge, via R_1 et R_2
 Suivant la loi :

$$U_c(t) = V_{cc} \cdot (1 - e^{\frac{-t}{(R_1+R_2)C}})$$

Lorsque la tension aux bornes de C atteint $\frac{2}{3}V_{cc}$.

$$\begin{cases} V_{(AOP1)}^+ = U_c(0) = \frac{2}{3}V_{cc}^+ > V_{(AOP1)}^- = \frac{2}{3}V_{cc} \Rightarrow S = 1 \\ V_{(AOP1)}^+ = \frac{1}{3}V_{cc} < V_{(AOP1)}^- = U_c(0) = \frac{2}{3}V_{cc}^+ \Rightarrow R = 0 \end{cases} \Rightarrow Q = 1 \Rightarrow V_s = 0$$

Si $Q=1 \Rightarrow$ Teststuré $\Rightarrow V_{CEsat} = 0$.

La sortie du premier comparateur passe à 1 et commande la bascule sur "set". La sortie de cette bascule qui, à l'origine, était à 0, passe à 1. Ce qui rend le transistor passant. Ce transistor court-circuite alors le condensateur C en dérivant vers la masse son courant de charge. Le condensateur se décharge via la broche 7 et R_2 : la tension à ses bornes diminue.

Lorsque celle-ci aura atteint $\frac{1}{3}V_{cc}$.

$$\begin{cases} V_{(AOP1)}^+ = U_c(0) = \frac{1}{3}V_{cc}^- < V_{(AOP1)}^- = \frac{2}{3}V_{cc} \Rightarrow S = 0 \\ V_{(AOP1)}^+ = \frac{1}{3}V_{cc} > V_{(AOP1)}^- = U_c(0) = \frac{1}{3}V_{cc}^- \Rightarrow R = 1 \end{cases} \Rightarrow Q = 0 \Rightarrow V_s = V_{cc}$$

Si $Q=0 \Rightarrow$ Testbloqué $\Rightarrow I_c = 0$.

La sortie du second comparateur passera à 1, ce qui actionnera la bascule, dont la sortie passera aussitôt de 1 à 0. Conséquence: le transistor est bloqué et ne s'oppose plus à la charge du condensateur. Le condensateur recommence de se charger et nous nous retrouvons dans la situation initiale.

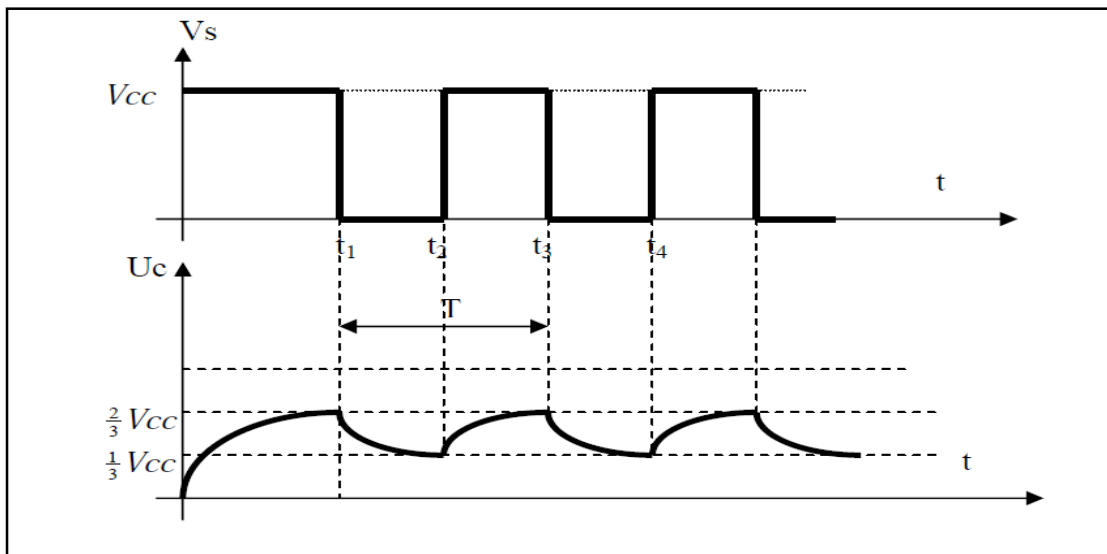
Lorsque la tension aux bornes de C atteint $\frac{2}{3}V_{cc}$

$$\begin{cases} V_{(AOP1)}^+ = U_c(0) = \frac{2}{3}V_{cc} > V_{(AOP1)}^- = \frac{2}{3}V_{cc} \Rightarrow S = 1 \\ V_{(AOP1)}^+ = \frac{1}{3}V_{cc} < V_{(AOP1)}^- = U_c(0) = \frac{2}{3}V_{cc} \Rightarrow R = 0 \end{cases} \Rightarrow Q = 1 \Rightarrow V_s = 0$$

Si $Q=1 \Rightarrow Teststuré \Rightarrow V_{CESat} \cong 0$.

D'où un nouveau cycle peut recommencer. [3]

Chronogrammes :



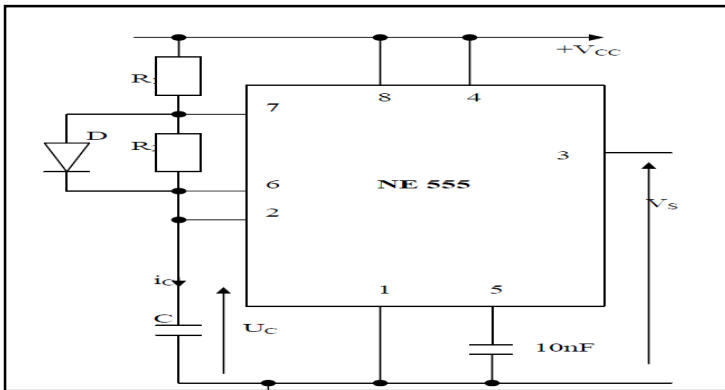
Dans cette configuration, la période T des créneaux du signal V_s est donnée par la formule: $T=(R_1 + 2R_2) C. \ln (2)$

La durée du niveau haut (ou 1) vaut: $T_h=(R_1 + R_2) C. \ln (2)$ et la durée du niveau bas (ou 0) vaut : $T_B = (R_2)C. \ln (2)$

Il en résulte que le rapport cyclique (duty cycle, en anglais), défini comme le quotient de la durée du niveau haut par la durée totale du cycle, est donné par: $\frac{R_1+R_2}{R_1+2R_2}$. Il sera donc très voisin de 50 % (d'où un signal quasi symétrique) si R_1 est beaucoup plus petite que R_2 . [3]

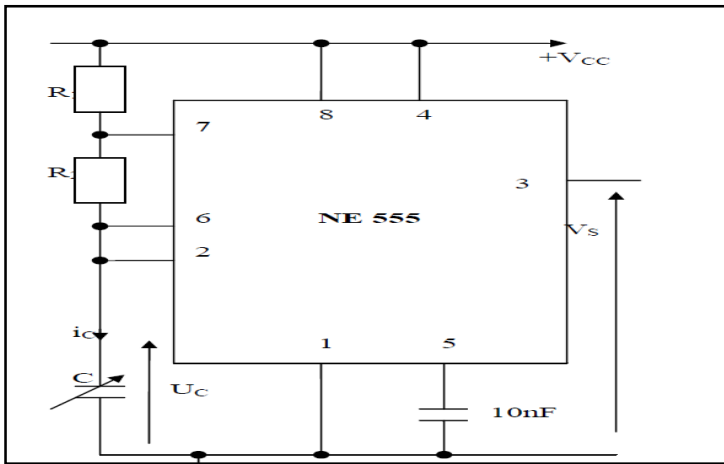
Remarques :

A noter que la résistance R_2 est souvent remplacée par un ajustable, ce qui permet de faire varier très aisément la période du signal, et par conséquent sa fréquence. [3]



$$T_H = R_1 \cdot C \ln 2$$

$$T_B = R_2 \cdot C \ln 2$$

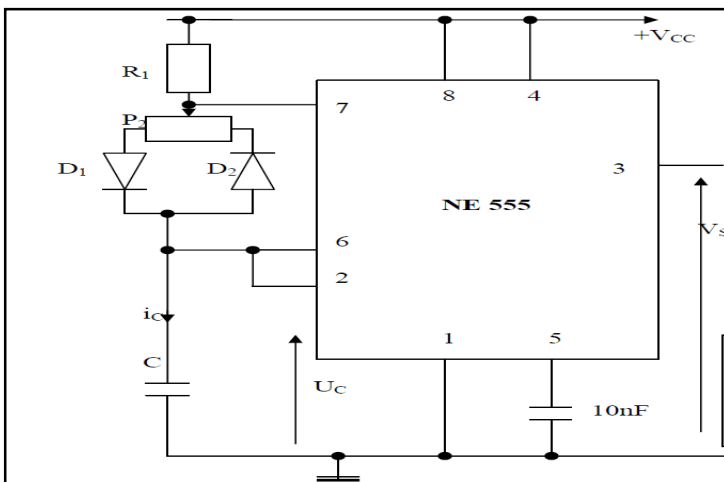


$$T_H = (R_1 + R_2) \cdot C \ln 2$$

$$T_B = R_2 \cdot C \ln 2$$

$$\alpha = \frac{R_1 + R_2}{R_1 + 2R_2} : \text{rapport fixe .}$$

$$T = (R_1 + 2R_2) \cdot C \ln 2 : \text{période variable .}$$



$$T_H = (R_1 + kP_2) \cdot C \ln 2$$

$$T_B = (1 - k)P_2 \cdot C \ln 2$$

$$\alpha = \frac{R_1 + kP_2}{R_1 + P_2} : \text{rapport cyclique variable.}$$

$$T = (R_1 + P_2) \cdot C \ln 2$$

Période fixe

I.7 Les astables à transistor :

I.7.1 Rappel sur le fonctionnement du transistor en commutation:

On dit qu'un transistor fonctionne en commutation lorsqu'il n'est en équilibre durable qu'à l'état saturé ou à l'état bloqué. Cela signifie que lorsqu'il passe de l'un à l'autre des états, la transition est très rapide. On définit généralement deux temps pour la commutation du transistor.

t_{on} : temps de passage de l'état bloqué à l'état passant.

t_{off} : temps de passage de l'état passant à l'état bloqué.

Ces temps sont faibles de l'ordre de $t_{on}=60ns$ et $t_{off}=450ns$ pour les transistor ordinaires et $t_{on}<20ns$ et $t_{off}<40ns$ pour les transistor de commutation. [5]

Soit le schéma ci-dessus, le transistor T est dit saturé si les jonctions "base-émetteur" et "base-collecteur" sont polarisées en direct ou d'une manière pratique.

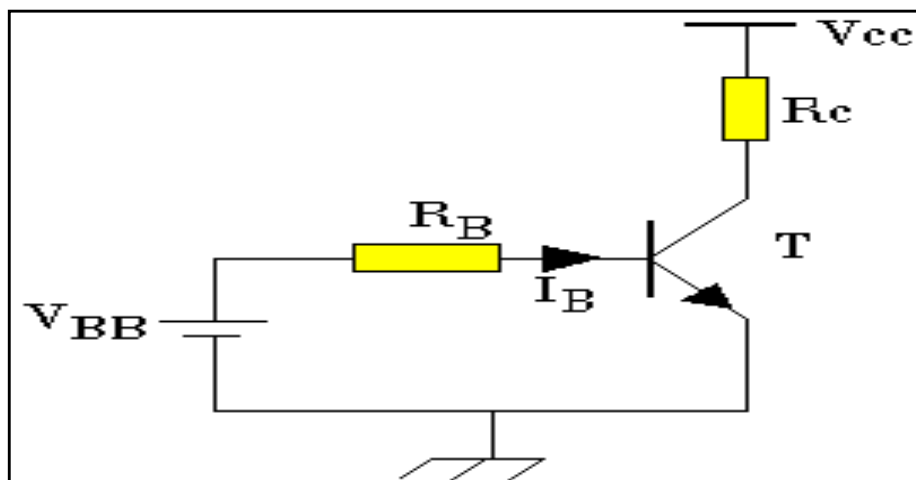


Figure I-12: Montage du transistor en commutation .

- $I_B > I_C / \beta_{min}$.
- $I_{Csat} = (V_{CC} - V_{CEsat}) / R_C$.
- $0V < V_{CEsat} < 0,2V$.

Or V_{CEsat} varie de 0 à 0,2V pour les transistor ordinaires et peut atteindre 1V pour les transistors de puissance d'où $V_{CEsat}=0$.

$$I_B = (V_{BB} - V_{BE}) / R_B$$

Plus R_B est petit, plus I_B est grand. On définit le I_B de juste saturation I_{BJS}

$$I_{BJS} = I_{sat} / \beta_{min} = V_{CC} / R_C \beta_{min}$$

Pour une bonne conception, il faut que $I_B \geq 10 I_{BJS}$. On appelle facteur de saturation de rapport de I_B sur I_{BJS} de juste saturation. Ce rapport doit être supérieur à 10 pour une bonne conception. Le transistor T sera bloqué lorsque les jonctions "base-émetteur" et "base-collecteur" seront polarisées en inverse. D'une façon pratique pour bloquer le transistor, il suffit d'annuler le courant I_B pour cela il faut appliquer entre la base et l'émetteur une tension inférieure au seuil $V_{BE} = 0,7V$ pour le cas de notre schéma, il faut que $V_{BB} < 0,7V$. [5]

I.7.2 Etude du montage de base:

On suppose que au début les condensateurs sont déchargés au moment de la mise sous tension, les deux condensateurs se chargent rapidement à travers R_{C1} et R_{C2} et les jonctions "base-émetteur". Les deux transistors T_1 et T_2 tendent à se saturer mais un va se saturer avant l'autre. Supposons que se soit T_1 qui se sature le premier. Si T_1 se sature cela signifie que $V_{CE1} = 0$ l'armature positive de C_1 est mise à la masse et on a $V_{C1} + U_{BE2} = 0$; $U_{BE2} = -V_{C1}$. Le transistor T_2 se bloque, le condensateur C_2 va se charger jusqu'à la valeur $V_{C2} = 10 - 0,7 = 9,3V$. Une fois C_2 chargé, la saturation de T_1 est maintenue à travers R_{B1} . Le condensateur C_1 est lentement chargé en inverse à travers la résistance R_{B2} la tension V_{C1} passe d'une valeur positive à une valeur négative et va tendre vers $-10V$ mais cette tension ne va jamais atteindre cette valeur. Pour $V_{C1} = -0,7V$, le transistor T_2 va se mettre à conduire et va se saturer, ceci va entraîner que $V_{CE2} = 0$; $U_{BE1} + V_{C2} = 0$; $U_{BE1} = -V_{C2}$ et le transistor T_1 va se bloquer, le condensateur C_1 va se charger rapidement jusqu'à la valeur de $9,3V$. Une fois C_1 chargé, la saturation de T_2 est maintenue à travers R_{B2} . Le condensateur C_2 est lentement chargé en inverse à travers R_{B1} . La tension V_{C2} passe d'une valeur positive à une valeur négative, lorsque $V_{C2} = -0,7V$. T_1 va se remettre à conduire et le cycle recommence.[5]

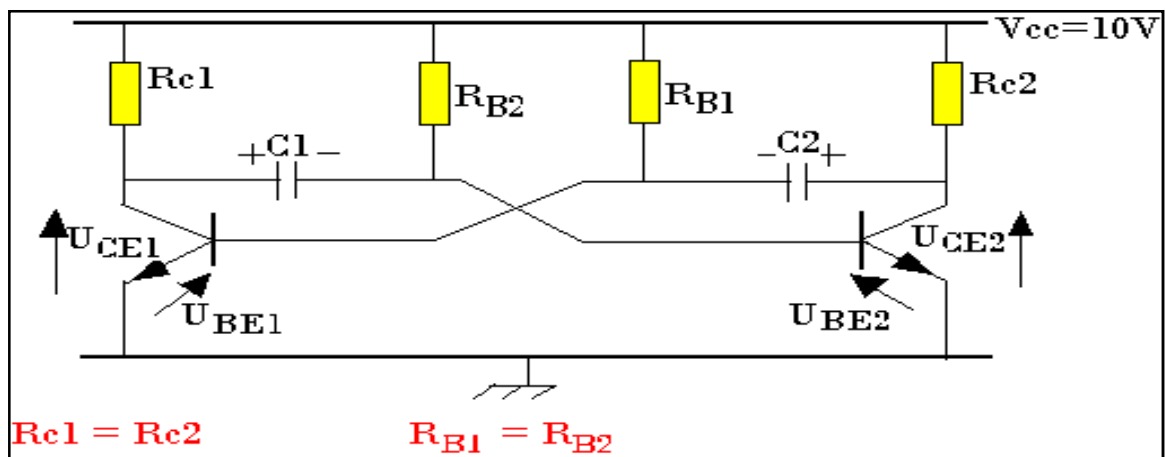
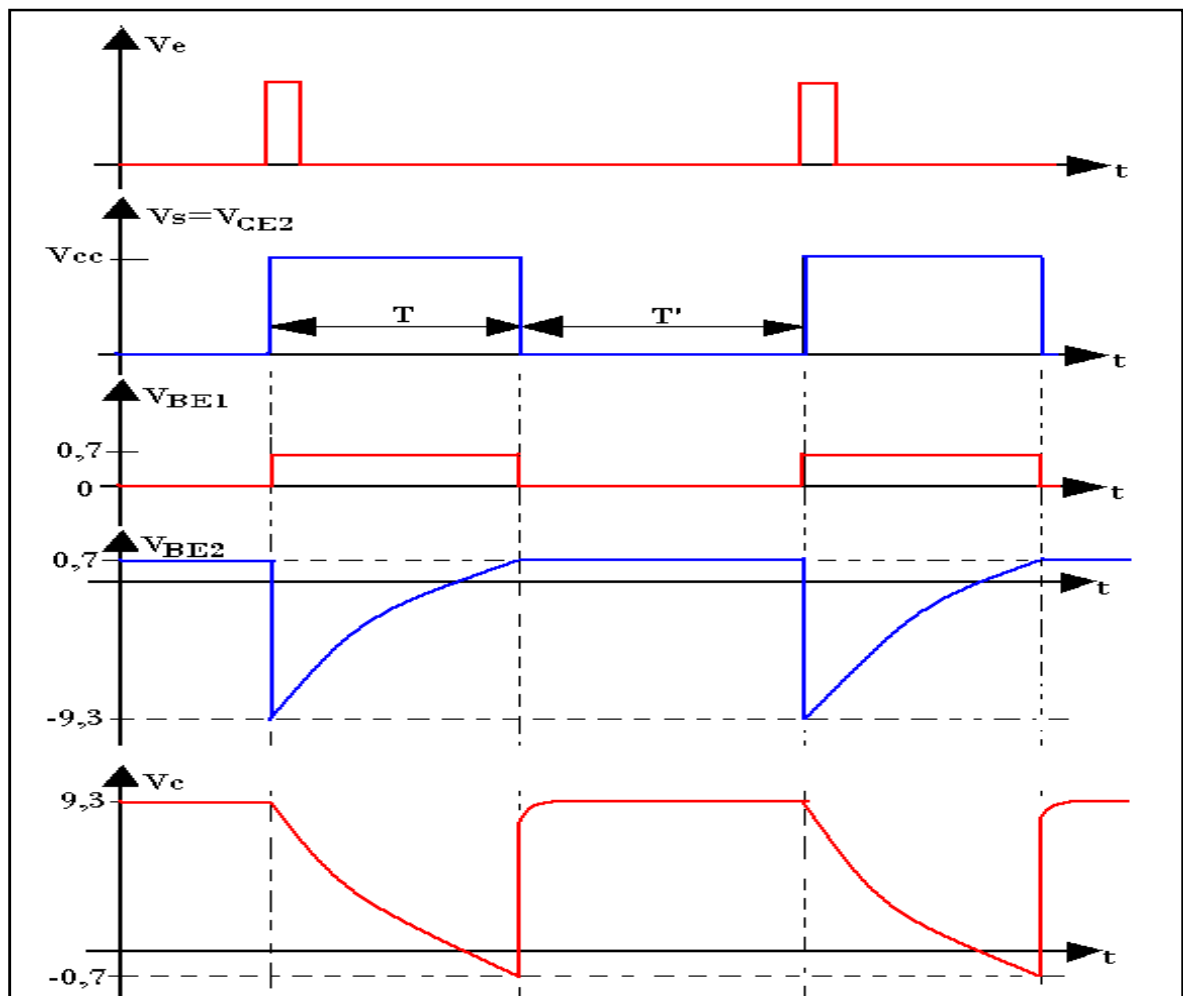


Figure I-13: Etude du montage de base.

Chronogramme:



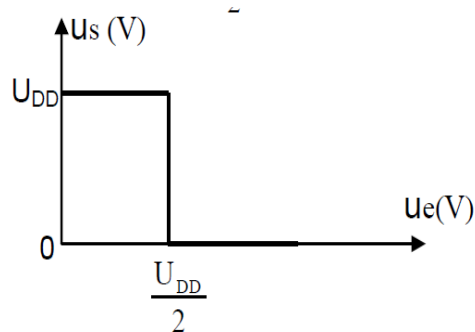
I.8 Multivibrateur astable à une porte logique :

I.8.1 Les astables à portes CMOS :

En technologie CMOS, une porte standard bascule à $\frac{U_{DD}}{2}$

Par exemple pour un inverseur.

- Si $U_e < \frac{U_{DD}}{2} \Rightarrow U_s = U_{DD}$.
- $U_e > \frac{U_{DD}}{2} \Rightarrow U_s = 0$.

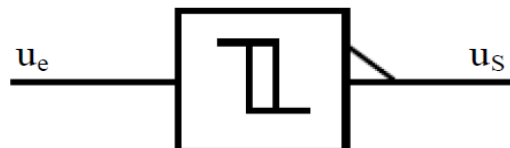


Contrairement à une porte standard, une porte TRIGGER n'a pas 1 seuil de basculement, mais 2 seuils de basculement : U_{BH} et U_{HB} , tel que $U_{BH} < U_{HB}$. [6]

Dans le cas d'un inverseur TRIGGER, les conditions de basculement de la sortie sont les suivantes :

- il faut que $U_e > U_{HB}$ pour que $U_s = 0$.
- il faut que $U_e < U_{BH}$ pour que $U_s = U_{DD}$.

I.8.2 Symbole d'un TRIGGER inverseur :



Exemple de valeur des seuils pour les circuits 4093 :

$U_{DD}(V)$	5	10	15
$U_{HB}(V)$	2.9	5.2	7.3
$U_{BH}(V)$	2.2	4.2	6

Les seuils U_{HB} et U_{BH} dépendent du circuit utilisé, de la tension d'alimentation, et du fabricant

du circuit (par exemple si on prend 2 circuits 4093, un fabriqué par Texas Instruments et l'autre par Motorola les seuils U_{HB} et U_{BH} peuvent être différents Multivibrateur à porte logique TRIGGER.

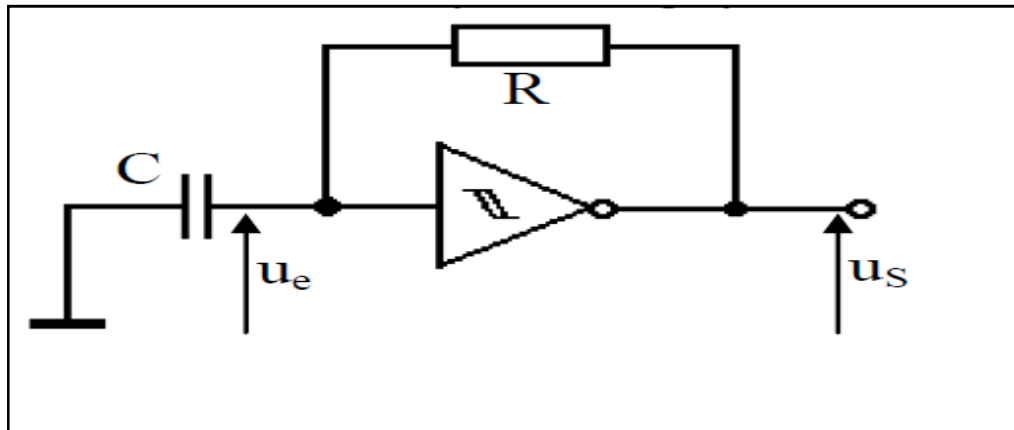
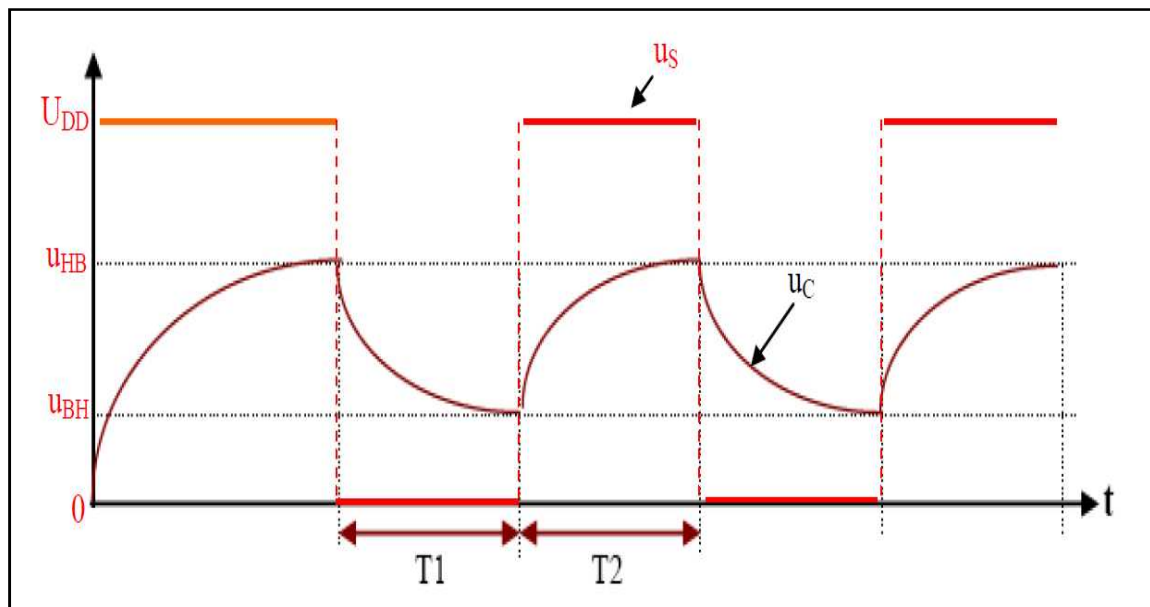


Figure I-14: Multivibrateur à porte logique TRIGGER.

Chronogramme :



En utilisant les résultats du multivibrateur à A.O.P on trouve :

Lorsque le condensateur se décharge pendant la durée T_1 on a $T_1 = RC \log \left(\frac{U_{HB} - U_{SB}}{U_{BH} - U_{SB}} \right)$

Or dans le cas de cette porte logique $U_{SB} = 0$ donc $T_1 = RC \log \left(\frac{U_{HB}}{U_{BH}} \right)$

Lorsque le condensateur se charge pendant la durée T_2 on a $T_2 = RC \log \left(\frac{U_{BH} - U_{SH}}{U_{HB} - U_{SH}} \right)$

Or dans le cas de cette porte logique $U_{SH} = U_{DD}$ donc $T_2 = RC \log \left(\frac{U_{BH} - U_{DD}}{U_{HB} - U_{DD}} \right)$. [6]

I.8.3 Multivibrateur astable à deux portes logiques :

Les portes logiques utilisées dans le montage sont standards donc chacune possède une seule tension de basculement $U_b = \frac{U_{DD}}{2}$.

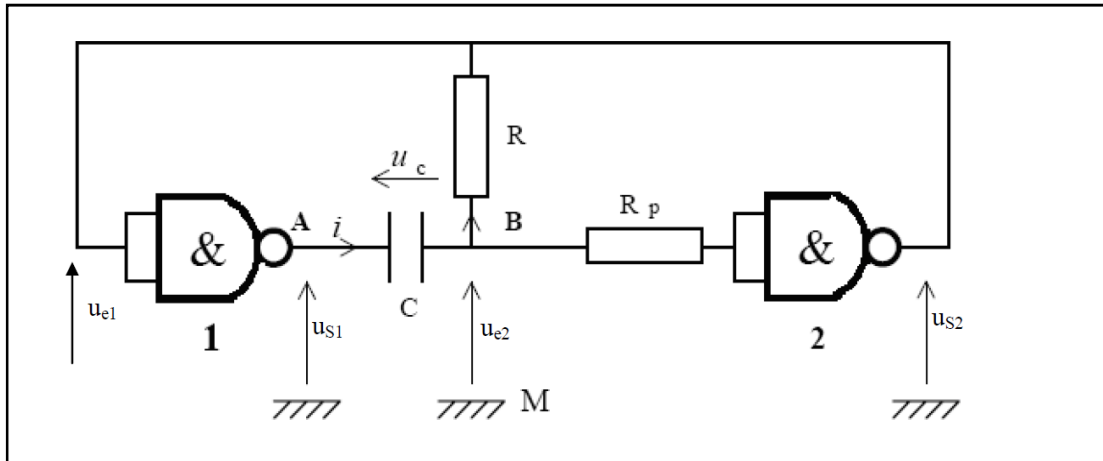
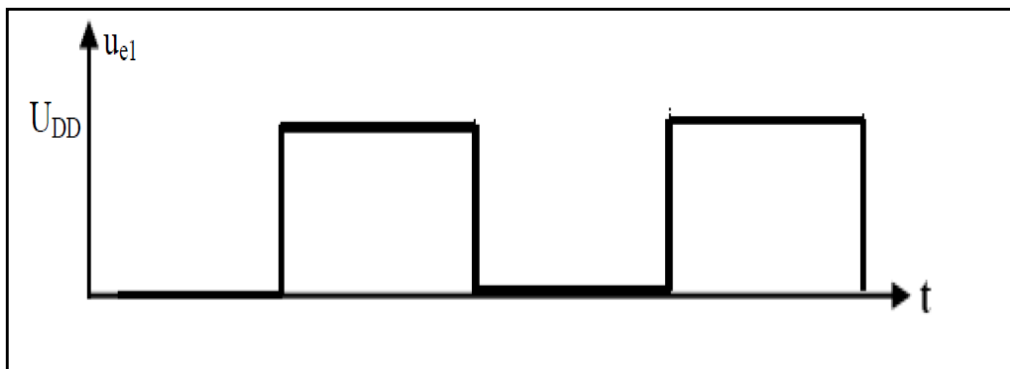
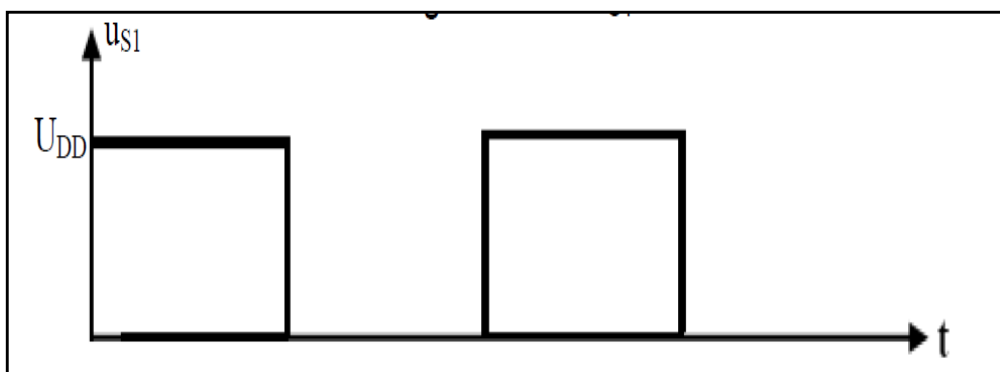


Figure I-15: Montage astable à deux portes logiques.

On donne le chronogramme de U_{e1}



On déduit alors le chronogramme de U_{s1} :



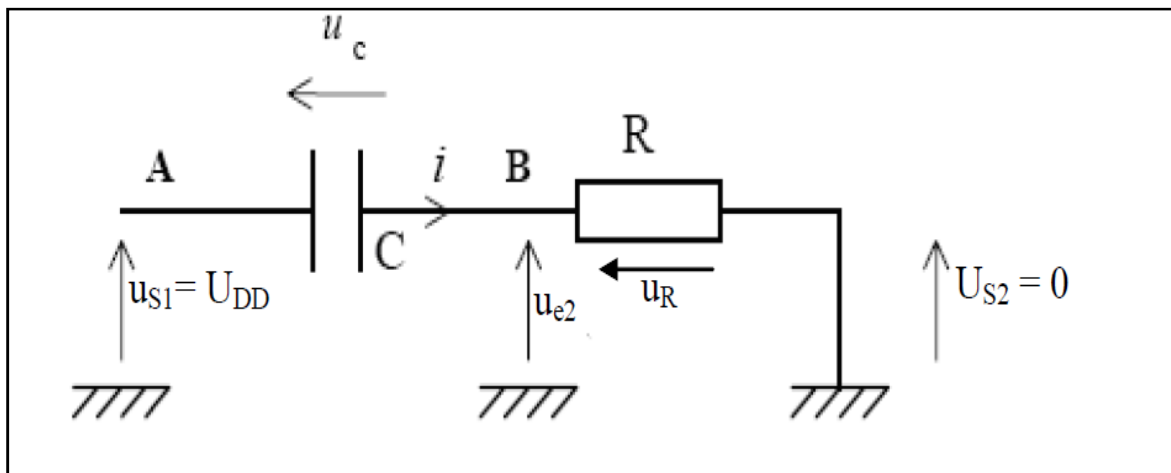
N.B : la résistance R_p , suffisamment élevée, permet de négliger le courant d'entrée du second inverseur devant celui qui traverse le circuit RC, particulièrement lorsque $U_{e2} < 0$ ou $U_{e2} > U_{DD}$

Lois de maille $U_{S1} = U_{e2} + U_C$, état initial ($t=0$) : $U_{S1} = U_{DD}$ et $U_C = 0 \Rightarrow U_{e2} = U_{DD}$.

1^{ère} phase :

Circuit de charge du condensateur:

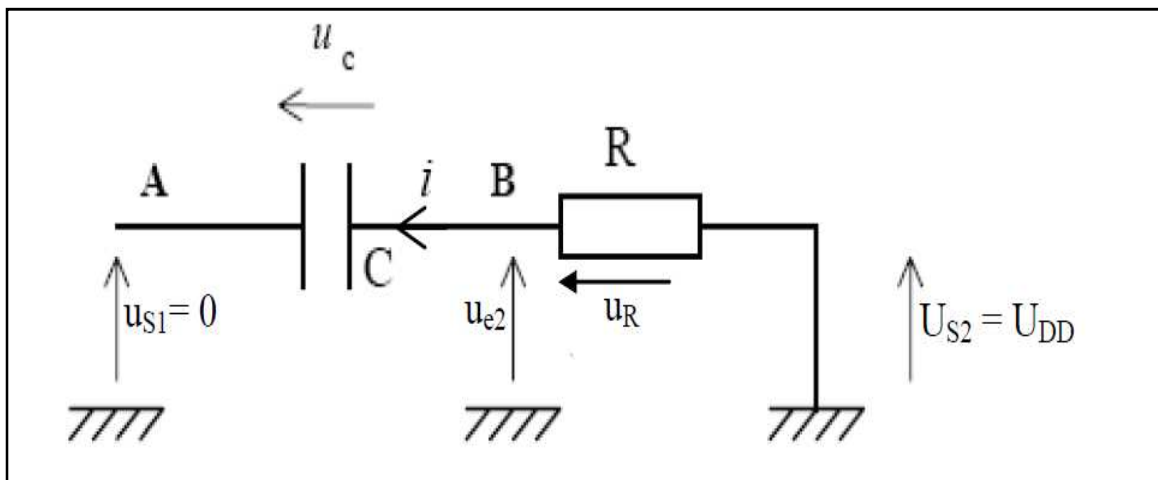
Condition initiale $U_C = 0$ et $U_{e2} = U_{DD}$.



2^{ème} phase :

Circuit de décharge du condensateur :

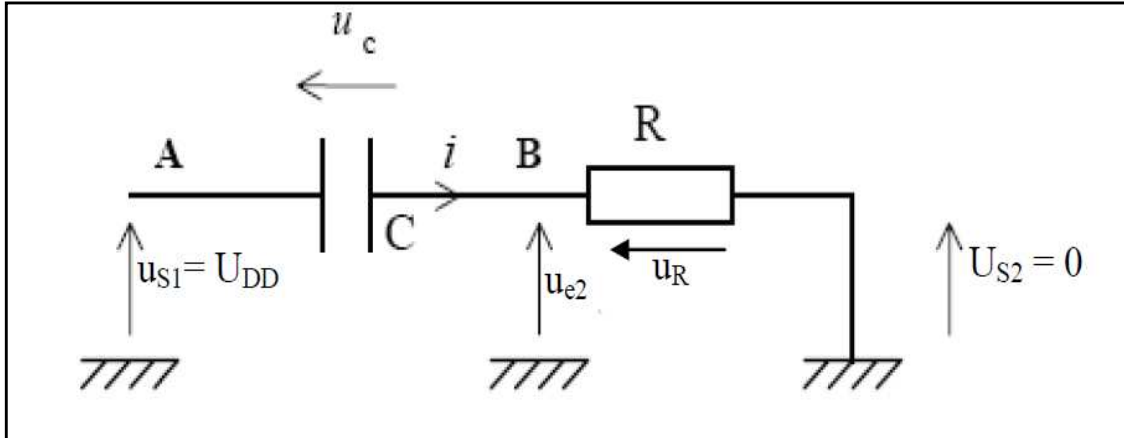
Condition initiale $U_C = \frac{U_{DD}}{2} = -U_{e2}$



3^{ème} phase :

Circuit de recharge du condensateur :

Condition initiale $U_C = -\frac{U_{DD}}{2}$ et $U_{e2} = U_{S1} - U_C = \frac{3U_{DD}}{2}$ [6].

**I.9 Conclusion :**

Le montage astable ne possède aucun état stable, il n'a que deux états instables, ce système fonctionne sans tension de commande, uniquement avec des tensions de références qui permettent le basculement de la tension de sortie. Ces bascules trouvent de nombreuses applications dans plusieurs domaines étant donné qu'elles permettent de rythmer le temps, telles les horloges dans les circuits à horloge qu'on peut les trouver dans l'ordinateur (Le microprocesseur) et dans les appareils programmables.

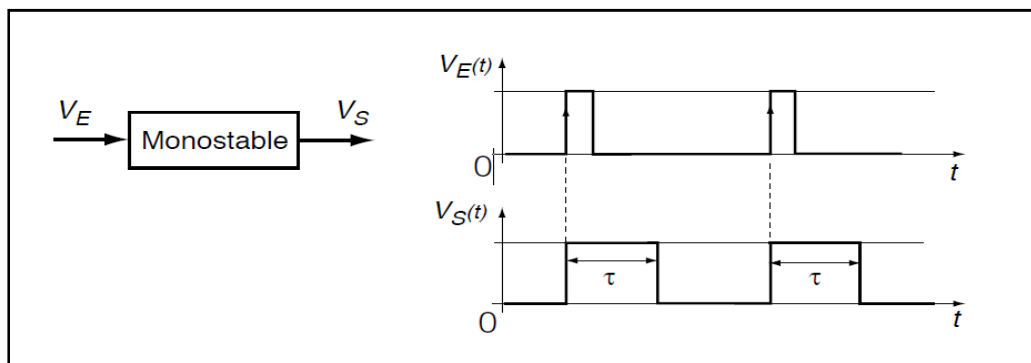
Il existe d'autres types de multivibrateurs où nous allons montrer au deuxième chapitre est "Les Multivibrateur Monostable".

Chapitre II

Les multivibrateurs monostable

II.1 Introduction :

C'est un circuit ou montage qui possède 2 états (un état stable et un état instable), celui-ci étant à l'état stable une impulsion de commande ou de déclenchement le fait passer à l'état instable. La durée T de cet état instable est indépendante de la forme et de l'intensité de l'impulsion de commande mais dépend plutôt d'un réseau RC. Le monostable réalise une fonction de temporisation utilisée chaque fois que l'on souhaite déclencher un dispositif avec retardement.[5]

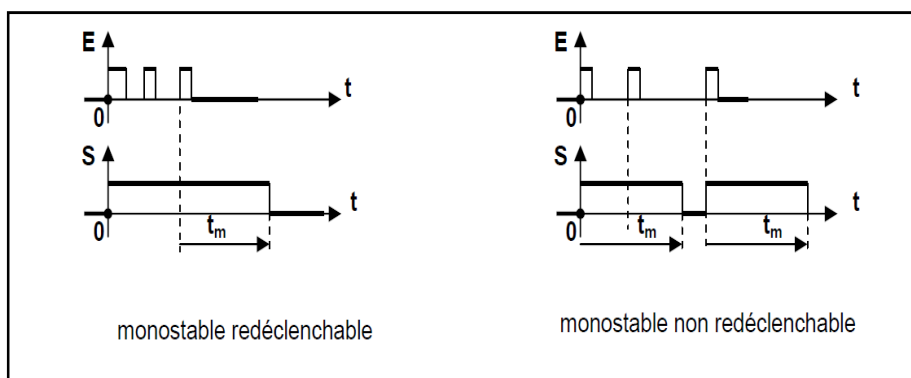


Figures II -1:Montage monostable.

II.2 Types de monostable :

Il existe deux types de monostable:

- Les monostable **redéclenchable**(ou **retriggerable**) :à chacun des fronts de même polarité sur le signal d'entrée, le signal de sortie est redéclenché pour une durée t_m , même s'il n'est pas encore revenu à son état initial .
- Les monostables **non redéclenchables**(ou **no retriggerable**) : tous les changements d'état de l'entrée pendant l'état excité de la sortie sont sans effet sur la durée t_m . [2]



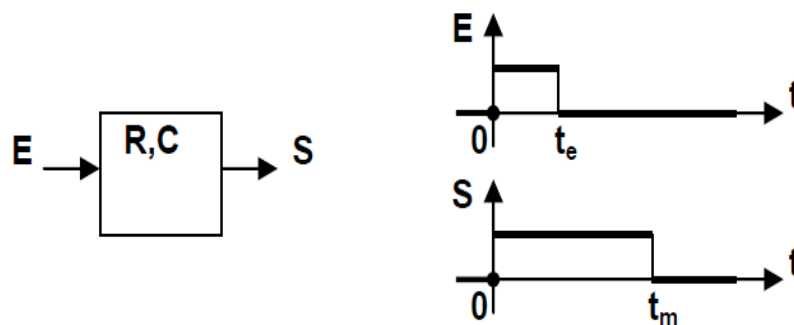
Figures II -2:Types de monostable.

II.3 Principe de fonctionnement :

Le circuit monostable a une entrée **E** et une sortie **S** à 2 états (haut, bas).

A partir de l'état de repos (**E** et **S** stables) une transition (haut > bas ou bas > haut) de l'entrée provoque un changement d'état de la sortie qui revient à son état initial après une durée t_m calibrée à l'aide de composants passifs (résistance, condensateur).

La durée t_e de l'excitation n'influe pas tant que $t_e < t_m$.



La sortie prend deux états :

- état **stable** au repos
- état **excité** de durée t_m programmée, déclenché par un « front » du signal d'entrée. Cet état n'est pas stable puisqu'il s'éteint à la fin de t_m . [2]

II.4 Technologies de realization :

On peut réaliser des circuits multivibrateurs monostables à l'aide:

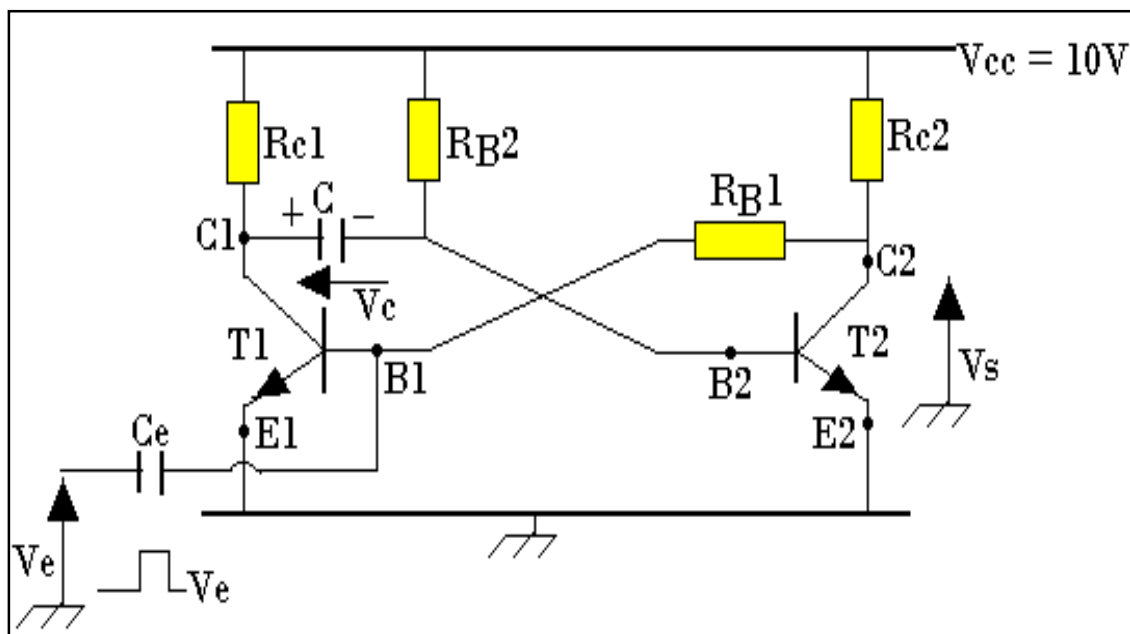
- Les monostable à transistor.
- D'un amplificateur opérationnel **A.O.P.**
- Directement à partir d'un circuit spécialisé monostable notamment les circuit **NE555**.
- Des portes logique associées à des composants passifs.
- monostable utilisant à **A.D.I.**

II.5 Le monostable à transistor :

II.5.1 Principe et Fonctionnement:

En absence de l'impulsion de déclenchement durant l'état stable, le transistor T_2 est saturé, la saturation de T_2 entraîne le blocage de T_1 car le collecteur du deuxième transistor est mise à la masse. Le condensateur C se charge rapidement à travers R_{C1} à une valeur $V_C = V_{CC} - V_{BE} = 9,3V$. La saturation de T_2 est maintenue à travers la résistance R_{B2}

Lorsqu'on applique une impulsion d'amplitude suffisante à la base de T_1 , le transistor T_1 se sature et la saturation de T_1 bloque T_2 , car le collecteur de T_1 est mise à la masse et on aura $V_C + V_{BE2} = 0$. La saturation de T_1 est maintenue après la disparition de l'impulsion à travers les résistances R_{C2} et R_{B1} . Le condensateur C va se charger en sens inverse à travers R_{B2} . La tension V_C va donc passer d'une valeur positive à une valeur négative. Lorsque V_C sera égale à $0,7V$; $V_{BE2} = 0,7V$, le transistor T_1 sera de nouveau bloqué, le système revient à son état initial $T = 0,7R_{B2}C$. [5]

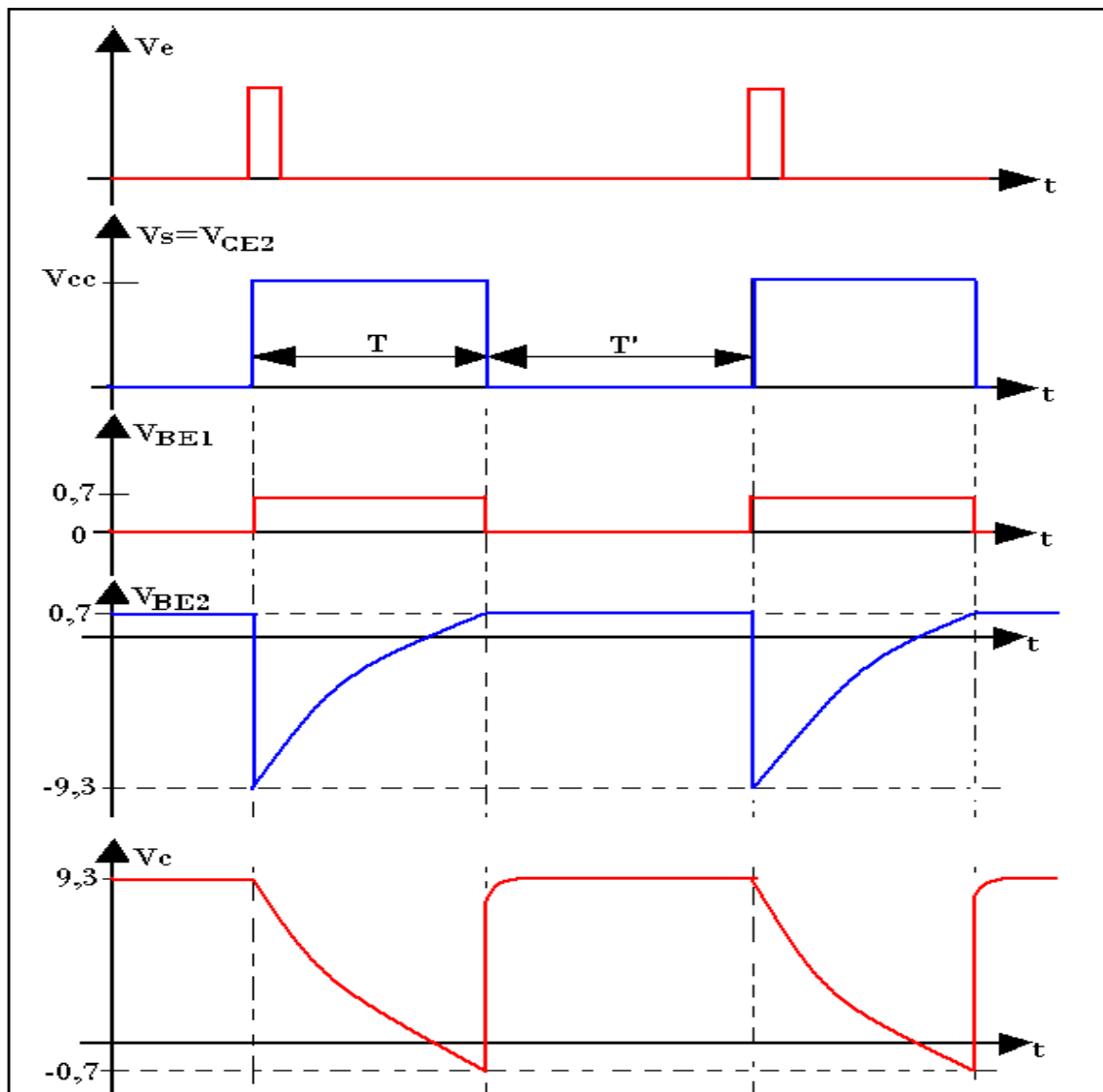


Figures II -3: Montage monostable à transistor .

Remarque:

Pour régler T , on peut ajuster R_{B2} et C , mais R_{B2} doit être inférieure à $500K$ (il faut pouvoir saturer T_2) et $C < 100\mu F$ (décharge destruction dans la base de T_2). Les temporisations pour les monostables à travers sont donc limitées à quelques dizaines de seconde .[5]

Chronogrammes :



II.6 Monostable à base d'A.O.P (amplificateur opérationnel) :

Un A.O.P. est un composant actif qui renferme un circuit intégré comportant des transistors, des résistances, des condensateurs et des diodes de protection. Il est alimenté par une tension extérieure continue symétrique $\pm V_{cc}$. [8]

II.6.1 Fonctionnement :

Soit la figure suivante qui représente le Montage monostable à base d'A.O.P :

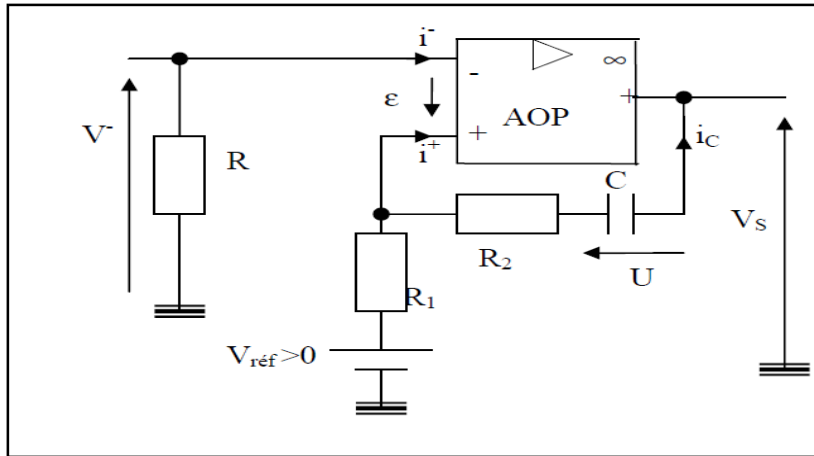


Figure II -4: Monostable à base d'A.O.P.

En l'absence d'une impulsion de commande, $V^- = -Ri^- = 0$, et à l'état stable aucun courant ne circule dans le circuit R_1, R_2 et $C \Rightarrow V^+ = V_{ref}$. Alors selon V_{ref} , deux cas sont possibles :

- Si $V_{ref} > 0$, alors $V^+ > V^- \Rightarrow V_s = +V_{sat}$.
- Si $V_{ref} < 0$, alors $V^+ < V^- \Rightarrow V_s = -V_{sat}$.

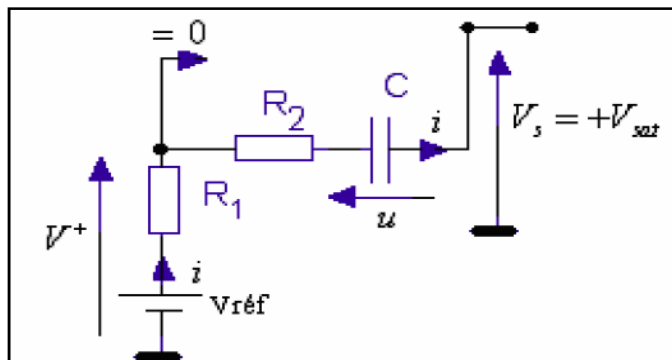
Pour notre étude $V_{ref} > 0$:

Si $V^- = -Ri^- = 0$, alors $V^+ = V_{ref}$ tout le temps c'est l'état stable. Pour faire basculer le montage, il faut appliquer une impulsion sur l'entrée inverseuse de l'A.O.P supérieure à V_{ref} à t_1^+ , impulsion appliquée $\Rightarrow V^+ < V^- \Rightarrow V_s = -V_{sat}$ Puis disparaît. [3]

Remarque : On sait que le condensateur n'admet pas de variation brusque à ses bornes.

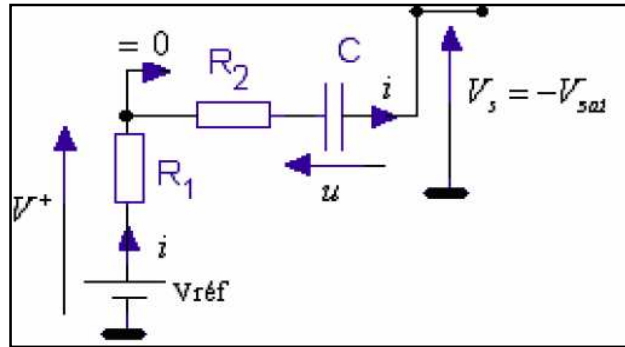
Avant l'impulsion $i = 0$:

$$\begin{cases} u = V_{ref} - V_{sat} \\ V_{avant}^+ = V_{ref} \end{cases}$$



Après l'impulsion $i \neq 0$:

$$\begin{cases} u = V_{ref} - V_{sat} \\ V_{après}^+ = \frac{R_1(V_{ref} - 2V_{sat}) + R_2V_{ref}}{R_1 + R_2} \end{cases}$$



Soit un échelon $V_{après}^+ - V_{avant}^+ = -\frac{2R_2}{R_1+R_2}V_{ref}$. Alors à $t = t_1^+$, $V^+ = V_{ref} - \frac{2R_2}{R_1+R_2}V_{ref}$

D'où le courant i circule dans le sens positif.

Le condensateur va se charger via $R_1 + R_2$, mais lorsque V^+ atteint 0 : $V^+ > V^- \Rightarrow V_s = +V_{sat}$ à ce moment de basculement :

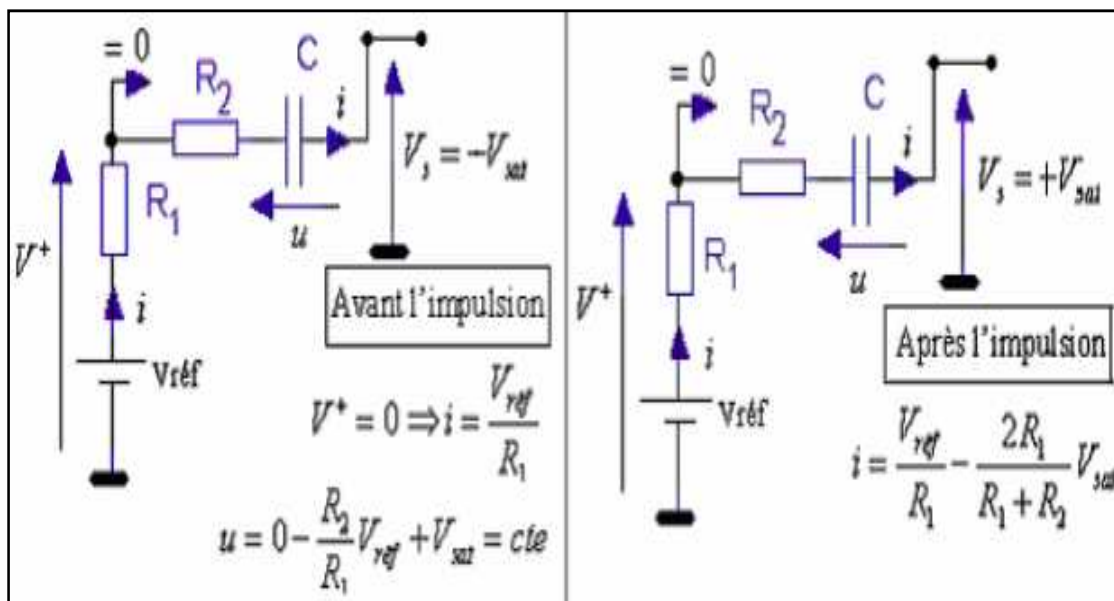


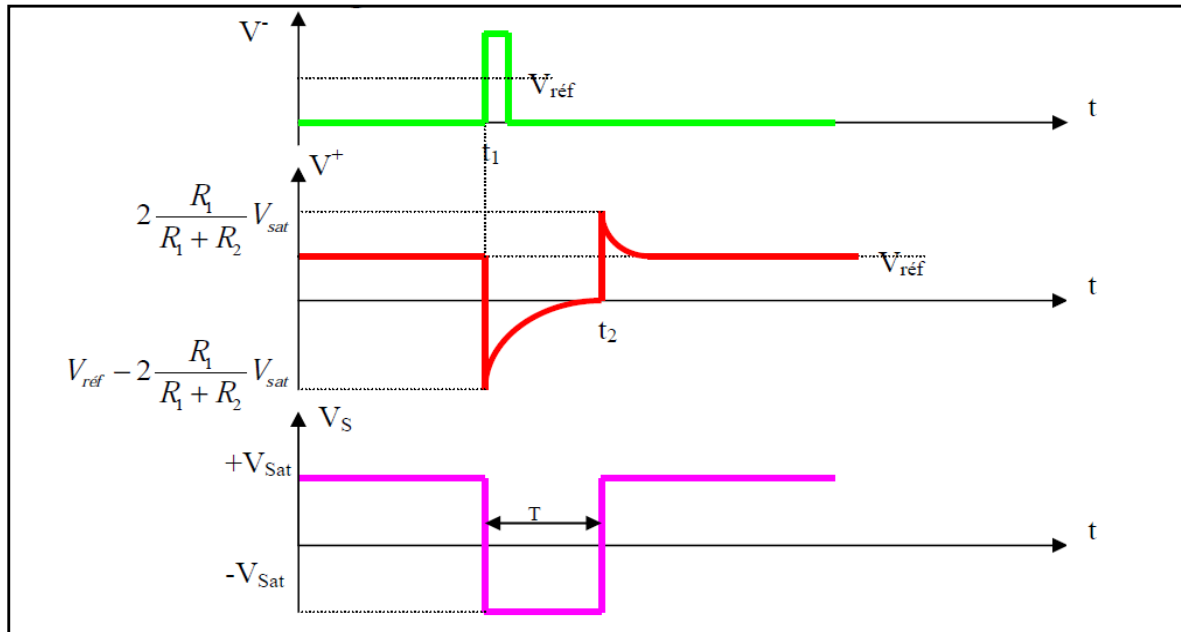
Figure II -5 :Moment de basculement avant et après l'impulsion.

$$\Rightarrow V^+ = V_{ref} - R_1 i = \frac{2R_1}{R_1 + R_2} V_{sat} \Rightarrow V^+ > V^- \Rightarrow V_s = +V_{sat} .$$

On a $V^+ > V_{ref} \Rightarrow$ le courant i circule dans le sens inverse \Rightarrow le condensateur C se décharge via $(R_1 + R_2)$ pour atteindre 0.

Lorsque V^+ atteint V_{ref} , ($i=0$) le montage retrouve son état initial stable .[3]

Chronogrammes :



Remarque :

Vs est revenue à son état stable après T, mais il faut attendre que V⁺, V⁻ et Vs soient revenues à l'état de départ pour pouvoir donner une nouvelle impulsion (T_R = 3 à 5 τ).

• Calcul de la durée du monostable :

On a : $i = C \frac{du}{dt}$, alors : $V^+ = V_{réf} - R_1 C \frac{du}{dt}$.

Or : $u = V_{réf} - (R_1 + R_2)i - V_s$ et $i = \frac{V_{réf} - V^+}{R_1}$.

$$\Rightarrow V^+ = V_{réf} - R_1 C \frac{d(V_{réf} - (R_1 + R_2)i - V_s)}{dt} = V_{réf} + R_1 C \frac{d\left(\frac{(R_1 + R_2)(V_{réf} - V^+)}{R_1}\right)}{dt}$$

$$\Rightarrow V^+ = V_{réf} - (R_1 + R_2)C \frac{dV^+}{dt} \Rightarrow V^+ + (R_1 + R_2)C \frac{dV^+}{dt} = V_{réf}$$

On pose : $\tau = (R_1 + R_2)C$. Il vient qu' : $V^+ + \tau \frac{dV^+}{dt} = V_{réf}$.

d'ou : $V^+(t) = V_{réf} + \lambda e^{-\frac{(t-t_1)}{\tau}}$.

à $t = t_1$, $V^+(t_1) = V_{réf} - \frac{2R_1}{R_1 + R_2} V_{sat} = V_{réf} + \lambda \Rightarrow \lambda = -\frac{2R_1}{R_1 + R_2} V_{sat}$

d'ou : $V^+(t) = V_{réf} - \frac{2R_1}{R_1 + R_2} V_{sat} e^{-\frac{(t-t_1)}{\tau}}$.

On a : $T = t_2 - t_1$, alors à $t = t_2$; $V^+(t_2) = V_{réf} - \frac{2R_1}{R_1 + R_2} V_{sat} e^{-\frac{(t-t_1)}{\tau}} = 0$.

Finalemnt on obtient : $T = t_2 - t_1 = \tau \ln \left[\frac{2R_1}{R_1 + R_2} \frac{V_{sat}}{V_{réf}} \right]$. [3]

II.7 Monostable à base de circuits 555 :

II.7.1 Fonctionnement du 555 en mode monostable (one shot) :

Le 555 peut tout aussi bien fonctionner en **mode monostable**, c'est-à-dire comme un temporisateur. Une brève impulsion **négative** sur son entrée 2 (trigger) va déclencher, en sortie (*output*), un état haut dont la durée dépend des deux composants R et C. En d'autres termes, la broche 2 doit être mise à la masse, par l'intermédiaire d'un bouton-poussoir ou d'un signal externe adéquat, pour déclencher la temporisation.[3]

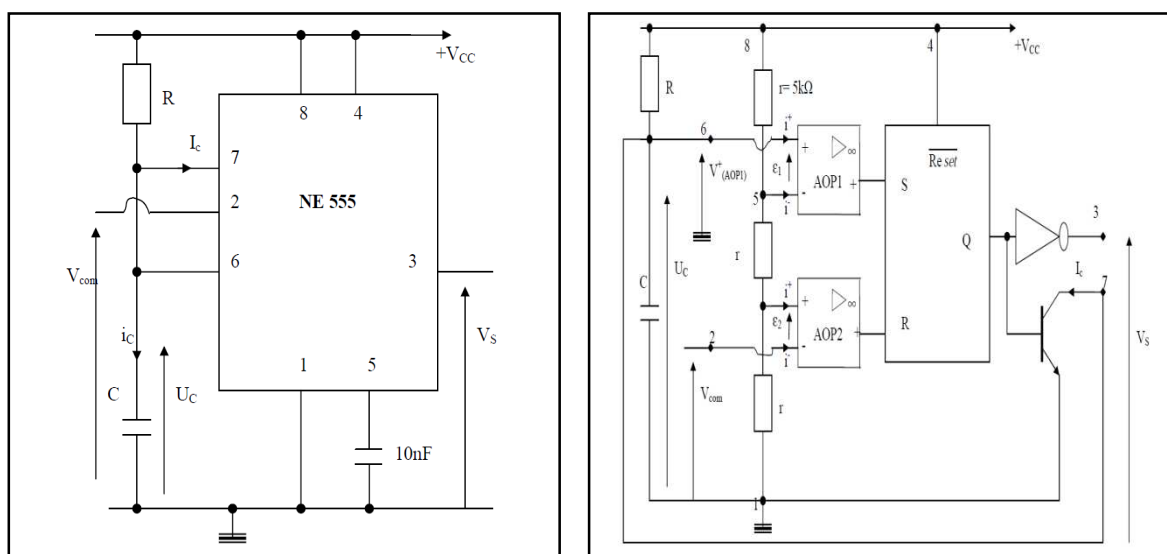


Figure II -6 : Schéma du 555 en monostable.

Etat stable :

C initialement déchargé $U_C(0)=0$; et $V_{com}=+V_{cc}$.

$$\left. \begin{aligned} V_{(AOP2)}^- &= V_{cc} > V_{(AOP2)}^+ = \frac{1}{3}V_{cc} \Rightarrow R = 0 \\ V_{(AOP1)}^- &= \frac{2}{3}V_{cc} > V_{(AOP1)}^+ = 0 \Rightarrow S = 0 \end{aligned} \right\} \Rightarrow \text{mémorisation}$$

S'agit-il de mémoriser Q = 0 où Q = 1 :

Si Q = 0 \Rightarrow transistor bloqué et condensateur en charge, donc évolution de la tension, ce qui n'implique pas la stabilité.

Alors Q = 1 \Rightarrow le transistor est saturé et condensateur est en court-circuit, donc la tension à ses bornes demeure à 0.

Cet état reste tant qu'on n'a pas donné l'impulsion sur la broche 2 du 555. Il faut que l'impulsion descend en dessous de $\frac{1}{3}V_{CC}$ pour pouvoir faire la comparaison suivante :

$$\left. \begin{aligned} V_{(AOP2)}^- &= \left(\frac{1}{3}V_{CC}\right) < V_{(AOP2)}^+ = \frac{1}{3}V_{CC} \Rightarrow R = 1 \\ V_{(AOP1)}^- &= \frac{2}{3}V_{CC} > V_{(AOP1)}^+ = 0 \Rightarrow S = 0 \end{aligned} \right\} \Rightarrow \begin{cases} Q = 0 \Rightarrow T \text{ bloqué} \\ V_S = V_{CC} \end{cases}$$

L'impulsion est très brève, lorsqu'elle disparaît :

$$\left. \begin{aligned} V_{(AOP2)}^- &= V_{CC} > V_{(AOP2)}^+ = \frac{1}{3}V_{CC} \Rightarrow R = 0 \\ V_{(AOP1)}^- &= \frac{2}{3}V_{CC} > V_{(AOP1)}^+ = 0 \Rightarrow S = 0 \end{aligned} \right\} \Rightarrow \begin{cases} Q = 0 (\text{mémorisation}) \Rightarrow T \text{ bloqué} \\ V_S = 0 \end{cases}$$

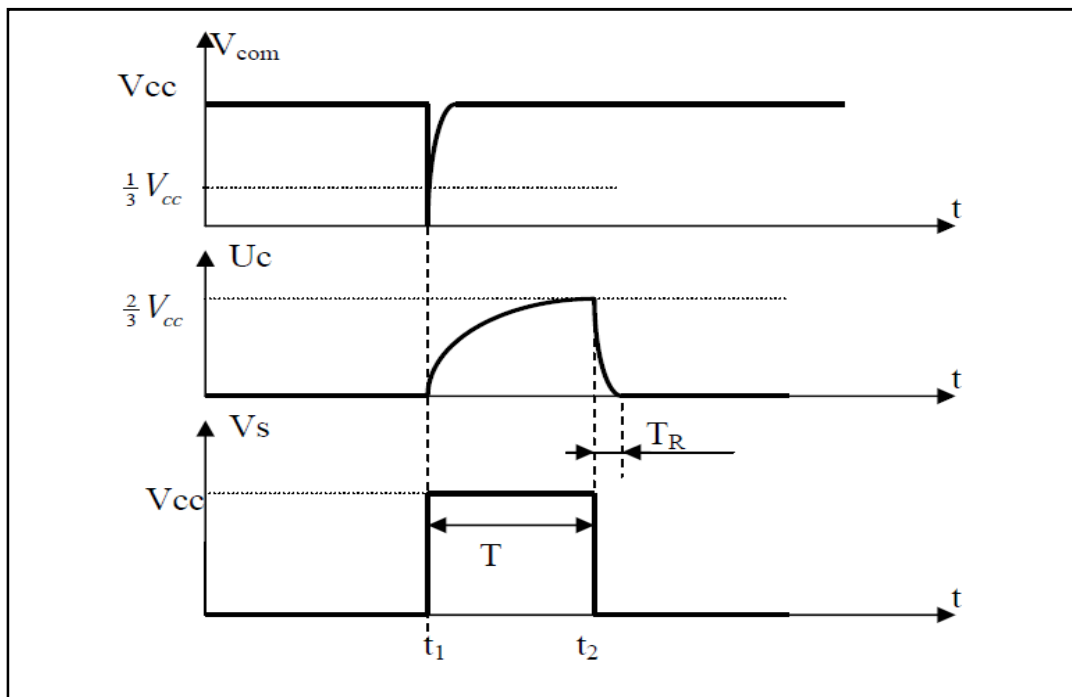
Le transistor bloqué, favorise la charge du condensateur C, via R pour atteindre +Vcc.

A $t = t_1$, il atteint $\frac{2}{3}V_{CC}$, d'où la comparaison :

$$\left. \begin{aligned} V_{(AOP2)}^- &= V_{CC} > V_{(AOP2)}^+ = \frac{1}{3}V_{CC} \Rightarrow R = 0 \\ V_{(AOP1)}^- &= \frac{2}{3}V_{CC} < V_{(AOP1)}^+ = \left(\frac{2}{3}V_{CC}\right) \Rightarrow S = 1 \end{aligned} \right\} \Rightarrow \begin{cases} Q = 1 \Rightarrow T \text{ saturé} \\ V_S = 0 \end{cases}$$

La tension en sortie est revenue à l'état initial, alors que celle aux bornes du condensateur ne l'est plus. Il faudra, attendre 5τ (où $\tau = RC$) pour que toutes les grandeurs reviennent à l'état stable. [3]

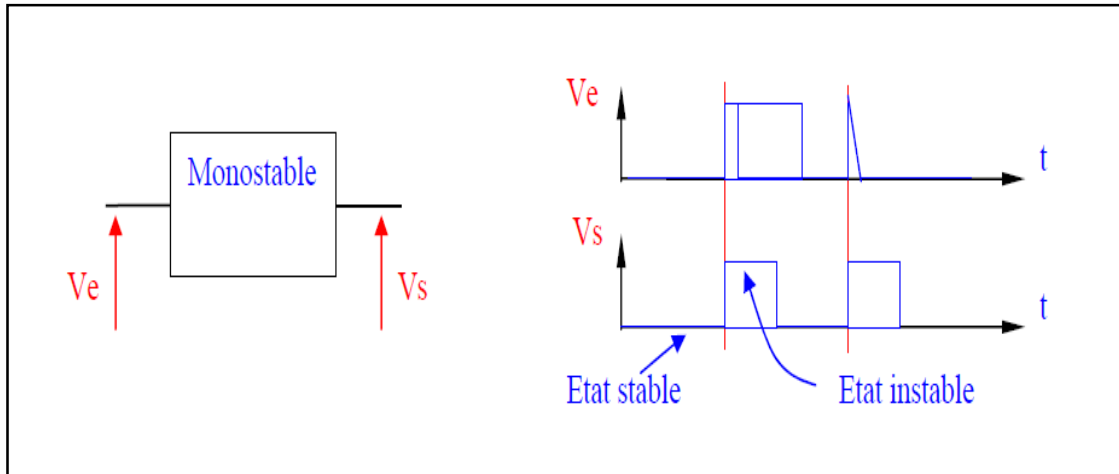
Chronogrammes :



II.8 Des portes logique associées à des composants passif :

Les Monostables sont des temporisateurs de courte durée qui permettent de [3] :

- Rendre un signal furtif exploitable .
- Créer un signal à partir d'un front.



Ils peuvent être réalisés à l'aide de circuits analogiques (A.O.P) ou de circuits logiques (TTL-CMOS).

II.8.1 Circuit 74121:

Le 74121 est un monostable multivibrateur avec bascules de SCHMITT en entrées.[3]

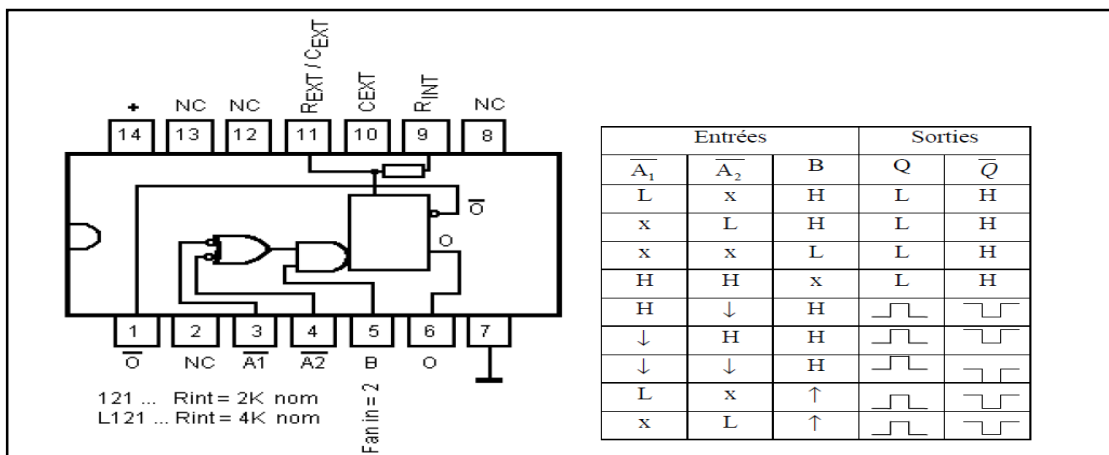


Figure II -7:Schéma fonctionnel de Circuit 74121.

Ce circuit possède 3 entrées de commande :

- Les entrées A_1 et A_2 permettent de déclencher le monostable sur des fronts descendants
- L'entrée B est suivie d'un trigger de Schmitt qui permet de déclencher le monostable sur une montée même lente du signal appliqué en B .

Les différentes façons d'utilisation de 74121 sont données à la figure suivant :

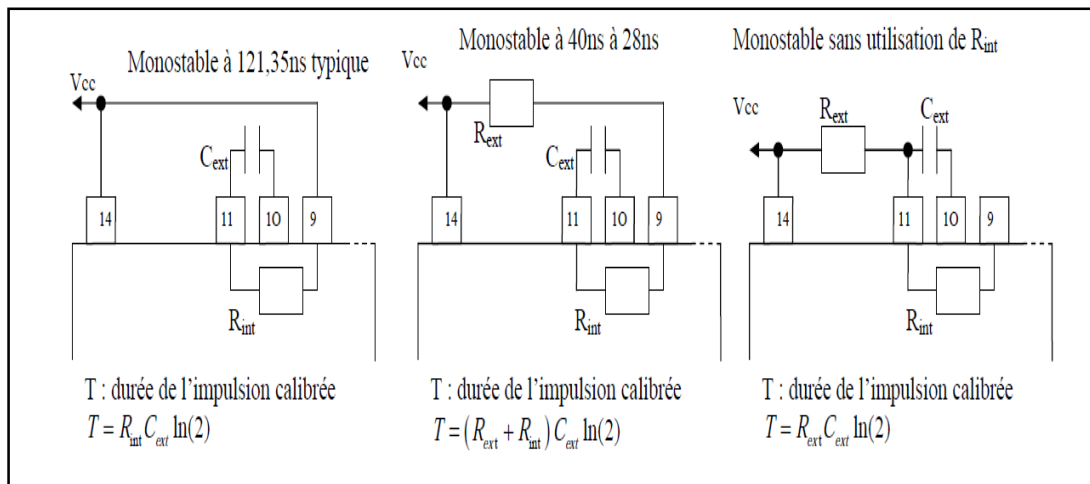


Figure II- 8 :Les différentes façons d'utilisation de 74121 .

II.8.2 Circuit 74122 :

Ce circuit possède 5 entrées de commande [3]:

- A_1 et A_2 actives sur un front descendant .
- B1 et B2 actives sur front montant .
- Remise à zero .

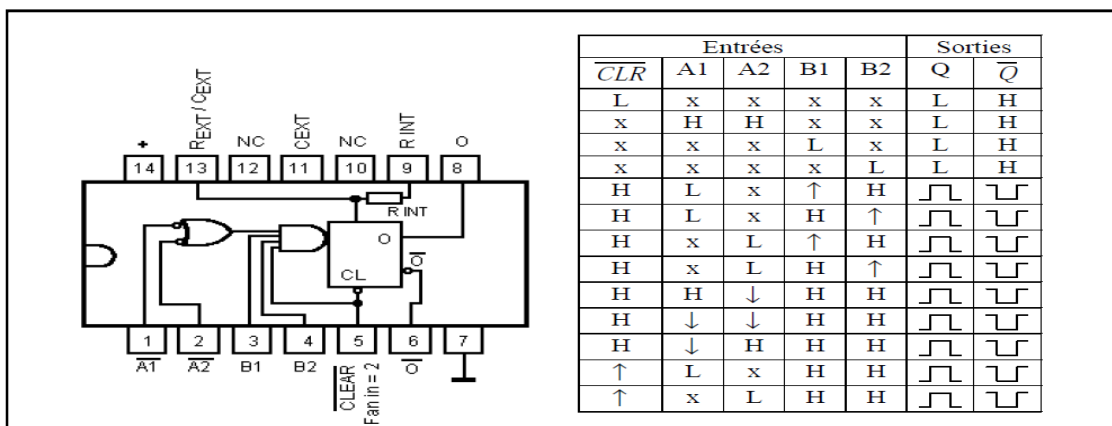
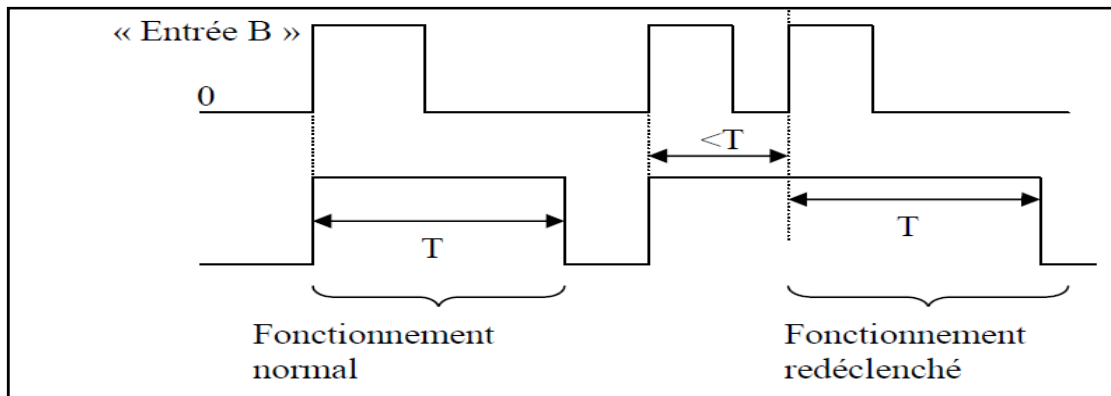
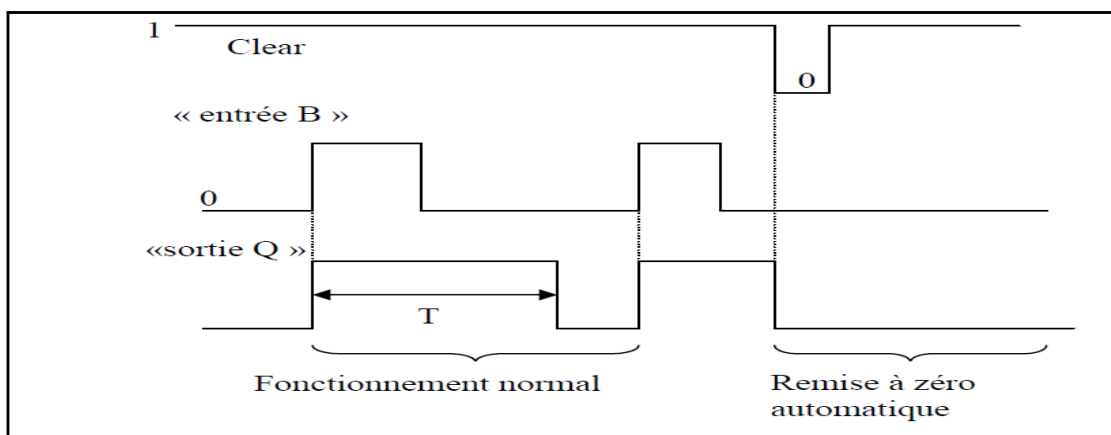


Figure II -9:Schéma fonctionnel de Circuit 74122.

De plus, ce circuit possède la propriété d'être



De pouvoir être remis à 0 au cours d'un cycle.



II.8.3 Circuit 74123 :

- C'est un double monostable redéclanchable actionné par le front montant du résultat de $(A.B.CLR)$.
- CLR à « 0 » provoque une remise à zéro R de la bascule.
- Les entrées C_{ext} et R_{ext}/C_{ext} sont non logiques et servent à relier les composants déterminant la durée du monostable.[3]

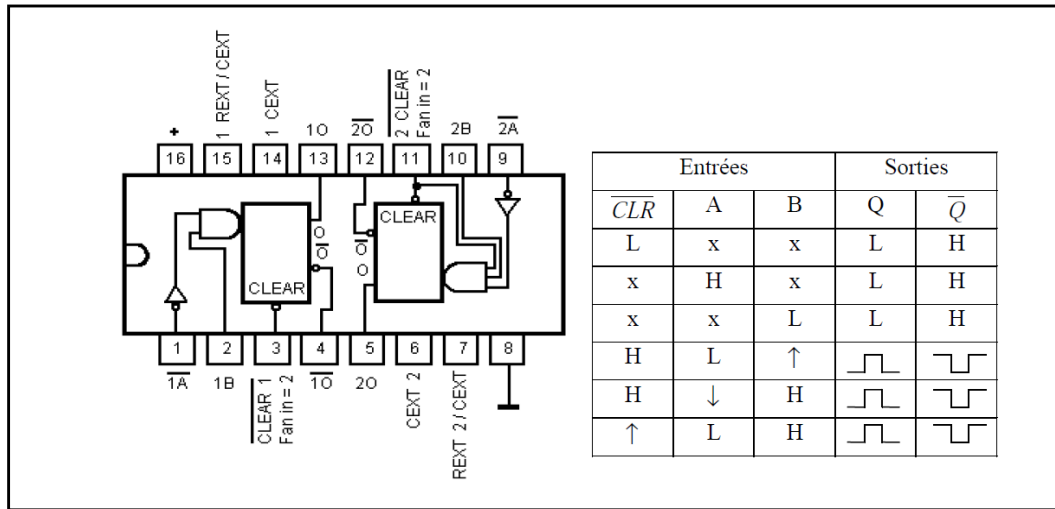


Figure II -10:Schémafonctionnel de Circuit 74123.

II.8.4 Circuit 4528 :

Le 4528 est un double monostable-multivibrateur de précision. C'est un circuit CMS.

Ce sont les quantités R et C qui vont déterminer la durée de l'impulsion en sortie. On alimente le circuit en 5V aux bornes 16 et 8 (5V en 16 et 0V en 8).[3]

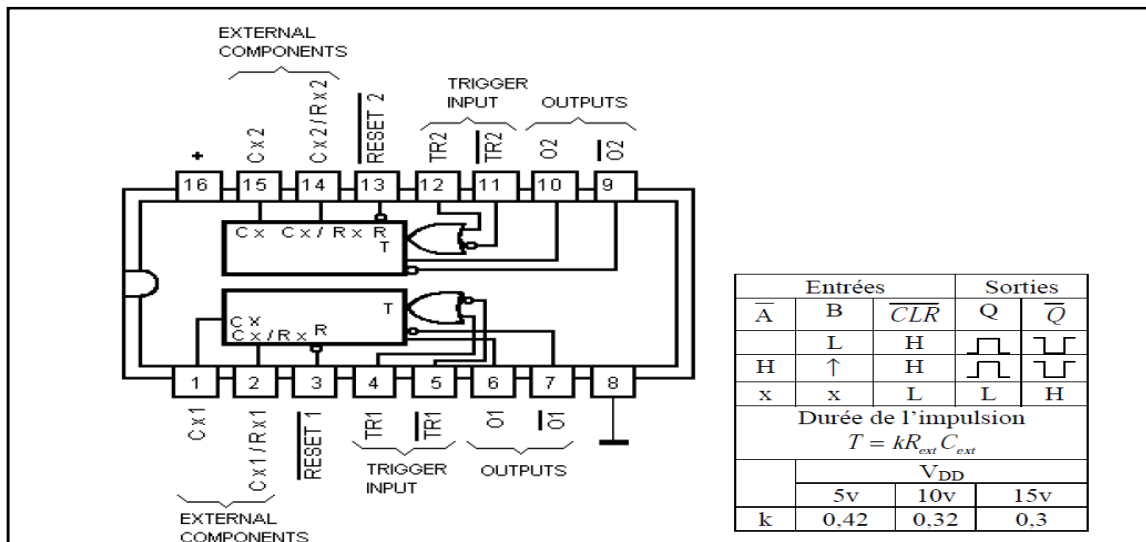


Figure II -11:Schémafonctionnel de Circuit4528.

II.9 Monostable utilisant à A.D.I (Les amplificateurs différentiels intégrés):

II.9.1 Montage A.D.I:

Soit la figure suivante qui représente le montage monostable à A.D.I :

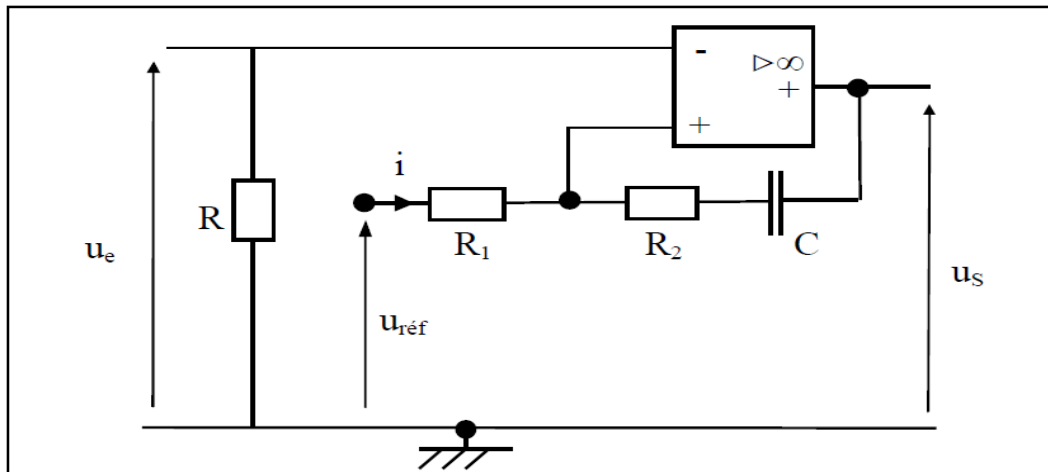


Figure II -12:Montage monostable à A.D.I.[7]

II.9.2 Principe de fonctionnement :

L'A.D.I.fonctionne en régime de saturation : $u_s = \pm V_{sat}$ selon le signe de u_d .

Hypothèse $u_e = 0$,condensateur déchargé ($i=0$) et $U_{réf} > 0$:

$$\Rightarrow V_e^+ = U_{réf} \text{ et } V_e^- = 0 \text{ alors } u_d > 0 \text{ donc } u_s = +V_{sat}.$$

- **Expression de $u_c(t)$:**

La loi des mailles donne : $u_s = -u_c - (R_1 + R_2).i + U_{réf}$.

D'où $V_{sat} = -u_c + U_{réf}$ car $i=0$.

Soit $u_c = U_{réf} - V_{sat}$ ce qui correspond à l'**état stable** .

A la date $t=0$,on impose une impulsion positive d'amplitude supérieur à $U_{réf}$ sur u_e :

$$V_e^- \text{ devient supérieur à } V_e^+ \text{ donc } u_s = -V_{sat} .$$

- **Expression de $u_c(t)$:**

la loi des mailles donne : $u_s = -u_c - (R_1 + R_2).i + U_{réf}$.

$$D'où $-V_{sat} = -(R_1 + R_2)C \frac{dU_c}{dt} - U_c + U_{réf}$.$$

Soit $(R_1 + R_2)C \frac{dU_c}{dt} + U_c = U_{réf} + V_{sat}$.

La solution de l'équation différentielle est du type : $u_c(t) = u_\infty + (u_0 + u_\infty)e^{-\frac{t}{\tau}}$

avec $\tau = (R_1 + R_2)C$.D'où $u_c(t) = (V_{sat} + U_{réf}) + \left((-V_{sat} + U_{réf}) - (V_{sat} + U_{réf}) \right) e^{-\frac{t}{\tau}}$.

$u_c(t) = U_{réf} + V_{sat} \left(1 - 2e^{-\frac{t}{\tau}} \right)$ c'est une exponentielle croissante qui tend vers $U_{réf}$.

• **Expression de $V_e^+(t)$:**

la loi des mailles donne : $V_e^+(t) = -R_1 \cdot i + U_{réf}$.

Soit $V_e^+(t) = -R_1 C \frac{d u_c}{dt} + U_{réf}$.

$$V_e^+(t) = -R_1 C \left[\frac{2 \cdot V_{sat}}{\tau} e^{-\frac{t}{\tau}} \right] + U_{réf} .$$

$$V_e^+(t) = U_{réf} - \frac{2R_1}{R_1 + R_2} V_{sat} e^{-\frac{t}{\tau}} .$$

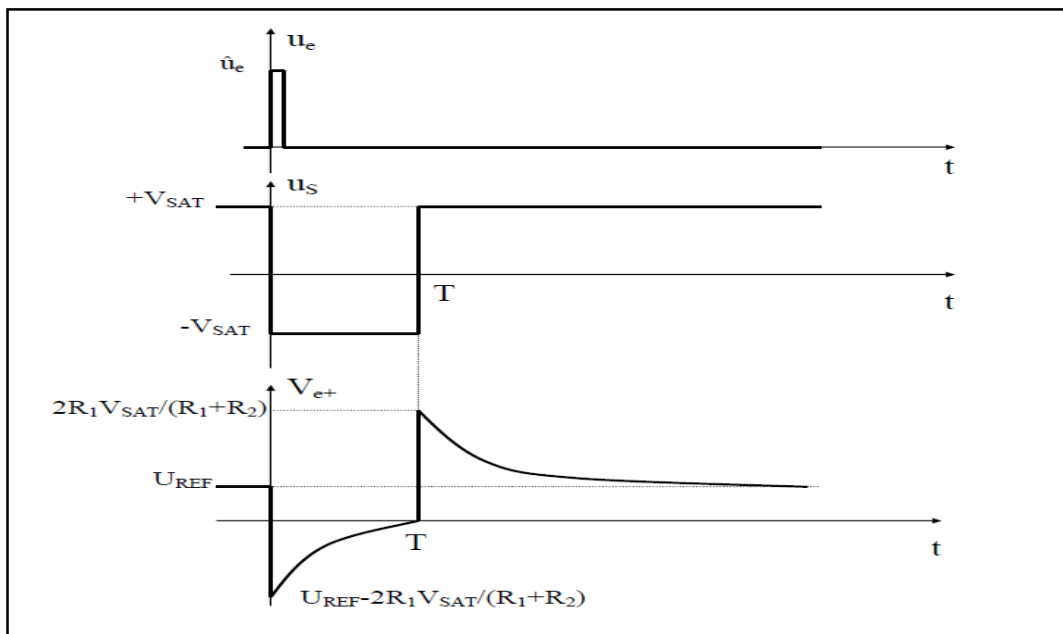
C'est une exponentielle croissante qui tend vers $U_{réf}$, si $U_{réf} < \frac{2R_1}{R_1 + R_2} V_{sat}$, mais lorsque V_e^+

Atteint la valeur 0, V_e^+ redevient supérieur à V_e^- et donc $u_s = +V_{sat}$.C'est l'état instable .

• **Calcul de la durée de relaxation T :**

A la date $t=T$, $V_e^+ = 0 = U_{réf} - \frac{2R_1}{R_1 + R_2} V_{sat} e^{-\frac{T}{\tau}}$.d'où $T = \tau \cdot \ln \left(\frac{2R_1 V_{sat}}{(R_1 + R_2) U_{réf}} \right)$. [7]

Chronogrammes :



Evolution après la date $t=T$:

- **Expression de $u_c(t)$:**

$$\text{A } t = T, u_c(T) = U_{réf} + V_{sat} \left(1 - 2e^{-\frac{\tau}{\tau} \ln\left(\frac{2R_1 V_{sat}}{(R_1+R_2)U_{réf}}\right)} \right) = V_{sat} - \frac{R_2}{R_1} U_{réf} .$$

Et la nouvelle loi des mailles donne : $+V_{sat} = -(R_2 + R_1)C \frac{dU_c}{dt} - U_c + U_{réf}$.

Soit $(R_2 + R_1)C \frac{dU_c}{dt} + U_c = U_{réf} - V_{sat}$.

$$\text{D'où } u_c(t) = (U_{réf} - V_{sat}) + \left(\left(V_{sat} - \frac{R_2}{R_1} U_{réf} \right) - (U_{réf} - V_{sat}) \right) e^{-\frac{t}{\tau}} .$$

Soit $u_c(t) = (U_{réf} - V_{sat}) + \left(2V_{sat} - \frac{R_1+R_2}{R_1} U_{réf} \right) e^{-\frac{t}{\tau}}$.

c'est une exponentielle décroissante qui tend vers $U_{réf} - V_{sat}$.

- **Expression de $V_e^+(t)$:**

La loi des mailles donne : $V_e^+(t) = -R_1 \cdot i + U_{réf}$, soit $V_e^+(t) = -R_1 C \frac{dU_c}{dt} + U_{réf}$.

$$V_e^+(t) = -R_1 C \left[\frac{2V_{sat} - \frac{R_1+R_2}{R_1} U_{réf}}{\tau} e^{-\frac{t}{\tau}} \right] + U_{réf} .$$

$$V_e^+(t) = U_{réf} - \left(\frac{2R_1 V_{sat}}{R_1+R_2} - U_{réf} \right) e^{-\frac{t}{\tau}} .$$

C'est une exponentielle décroissante qui tend vers $U_{réf}$, On revient à l'état stable .

- **Calcul de la durée de récupération T_R :**

L'état stable est retrouvé à partir de $5 \cdot \tau$, donc $T_R = 5(R_2 + R_1)C$. D'ou deux impulsions consécutives doivent être séparées par une durée minimale de $T + T_R$. [7]

a. Réduction de la durée de récupération :

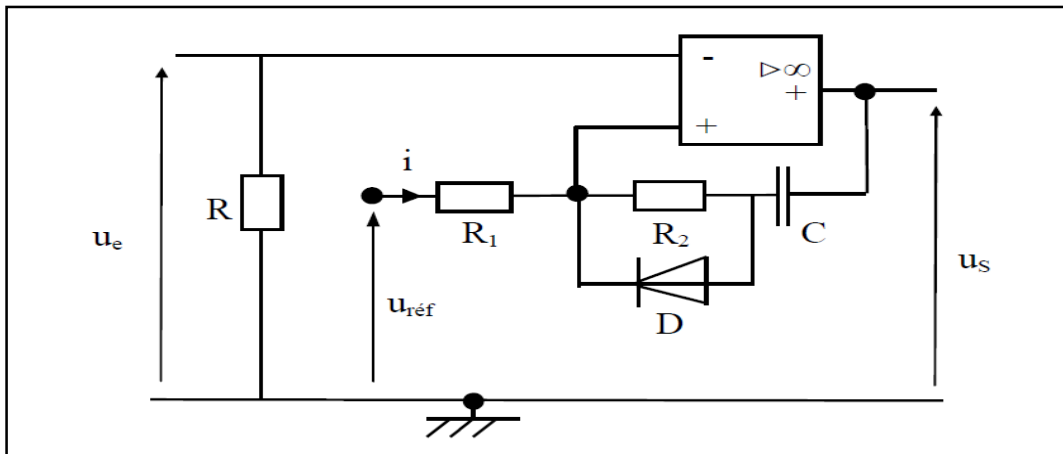


Figure II -13 : Réduction de la durée de récupération.

La diode en parallèle sur R_2 permet de diminuer le temps de récupération , il devient

$$T'_R = 5R_1C$$

Car lors de la décharge du condensateur le courant passe dans la diode et non dans R_2 .[7]

II.10 Conclusion :

Le monostable doit son nom au fait qu'il ne possède qu'un état stable ,l'autre état étant métastableCes bascules trouvent de nombreuses applications dans plusieurs domaines étant donné qu'elles permettent de rythmer le temps, telles les horloges dans les circuits à horloge qu'on peut les trouver dans l'ordinateur (Le microprocesseur) et dans les appareils programmables.

Il existe d'autres types demultivibrateuroù nous allons montrerautroisième chapitre est "LesMultivibrateurBistable ".

Chapitre III

Les multivibrateurs bistable

III.1 Introduction:

Un multivibrateur bistable est un type de circuit dont la sortie change d'état lors de la modification de l'état d'une de ses entrées et qui garde cette position jusqu'à ce qu'un nouveau signal vienne rétablir la sortie à son niveau d'origine.

Ce type de circuit possède deux entrées et une ou deux sorties. Les entrées sont nommées Set et Reset. L'activation de Set modifie l'état de la sortie, alors que l'activation de Reset la renvoie à son état d'origine.

Tous les multivibrateurs possèdent un état interdit, c'est-à-dire un état dans lequel le multivibrateur ne doit pas être. Cet état est créé lorsque l'entrée Set et l'entrée Reset sont actionnées en même temps. [10]

III.2 Fonctionnement:

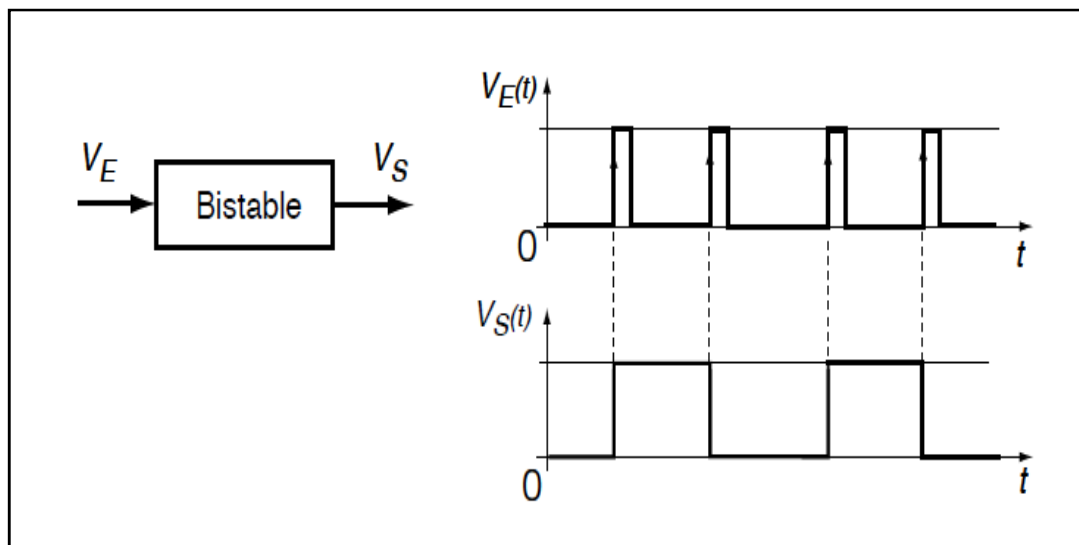


Figure III-1 : Montage bistable

C'est un système qui possède deux états stables. On passe d'un état à l'autre par l'action d'une impulsion de déclenchement. Les multivibrateurs bistables très utilisés dans les calculatrices, ils jouent le rôle de relais à 2 positions. [10]

III.3 Technologies de realization :

On peut réaliser des circuits multivibrateurs bistables à l'aide :

- D'un amplificateur opérationnel **A.O.P.**
- Les bistable à transistor.
- Multivibrateur bistable à portes logiques:
- Directement à partir d'un circuit spécialisé bistable notamment les circuit **NE555**.

III.4 Multivibrateur Bistable à base d' A.O.P(amplificateur opérationnel):

Un A.O.P. est un composant actif qui renferme un circuit intégré comportant des transistors des résistances, des condensateurs et des diodes de protection. Il est alimenté par une tension extérieure continue symétrique $\pm V_{cc}$. [8]

III.4.1 Fonctionnement:

Soit la figure suivante qui représente le montage bistable à base d'A.O.P :

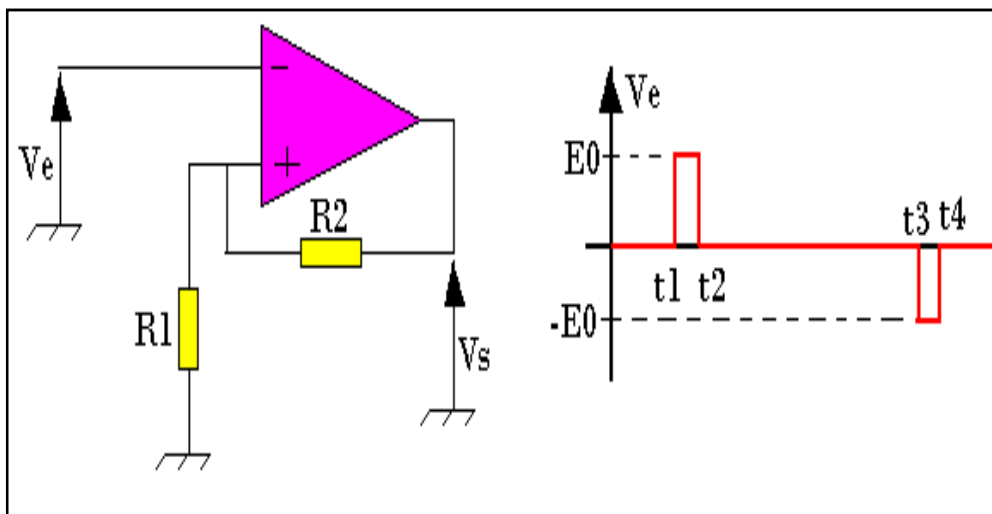


Figure III - 2 :Bistable à base d'A.O.P

A $t = t_0$,en l'absence d'une impulsion $V_e = 0$ et $e^+ = \frac{R_1.V_{sat}}{R_1+R_2} \leftrightarrow V_s = V_{sat}$

A $t = t_1$,on applique une impulsion positive $V_e = E_0 > \frac{R_1.V_{sat}}{R_1+R_2}$ et $V_{ed} = \frac{R_1.V_{sat}}{R_1+R_2} - E_0 < 0$

La sortie va basculer et on aura $V_S = -V_{sat}$ et $e^+ = \frac{-R_1.V_{sat}}{R_1+R_2}$

Après la disparition de l'impulsion d'horloge à l'instant $t = t_2$ on aura :

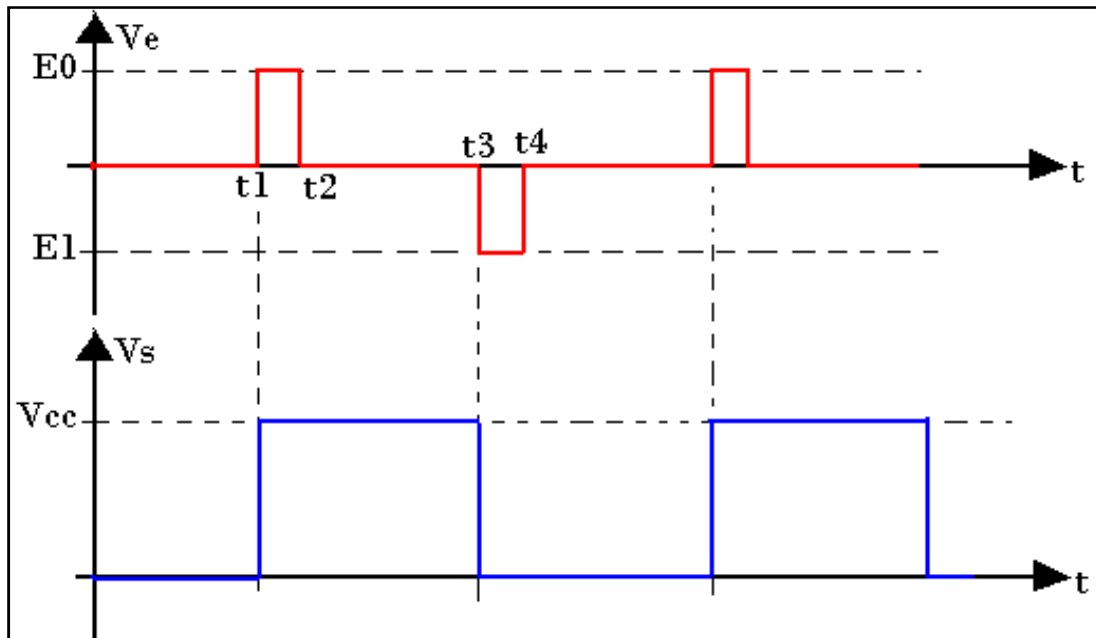
$V_e = 0 \leftrightarrow V_{ed} = \frac{-R_1.V_{sat}}{R_1+R_2} - E_0 < 0$ la sortie de l'A.O.P reste au niveau bas.

A $t = t_3$, on applique une impulsion négative $V_e = -E_0 \leftrightarrow V_{ed} = \frac{-R_1.V_{sat}}{R_1+R_2} + E_0 > 0$ la sortie

de bascule au niveau haut et on a $V_S = V_{sat} \leftrightarrow e^+ = \frac{R_1.V_{sat}}{R_1+R_2}$

A $t = t_4$, l'impulsion disparaît $V_e = 0 \leftrightarrow V_{ed} = \frac{R_1.V_{sat}}{R_1+R_2} - E_0 > 0$ la sortie de l'A.O.P reste au niveau haut .[5]

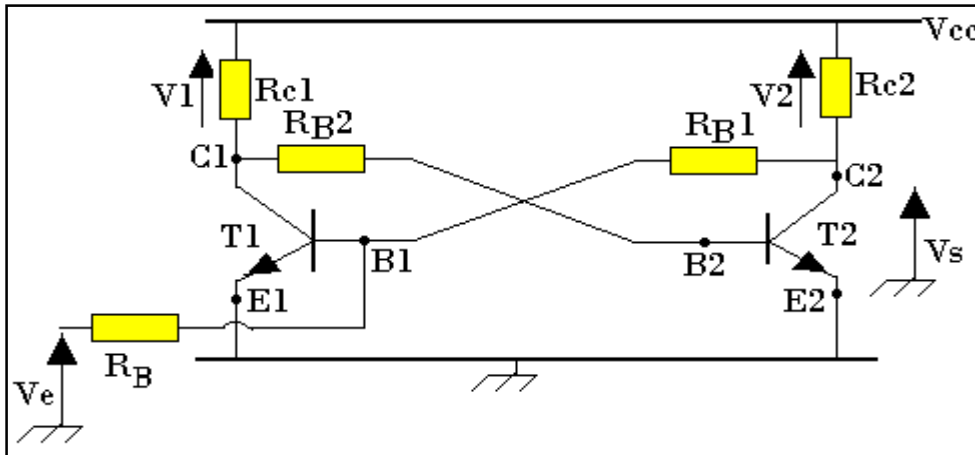
Chronogrammes :



III.5 Multivibrateur bistable à transistor:

III.5.1 Fonctionnement:

Soit la figure suivante qui représente le montage bistable à transistor :

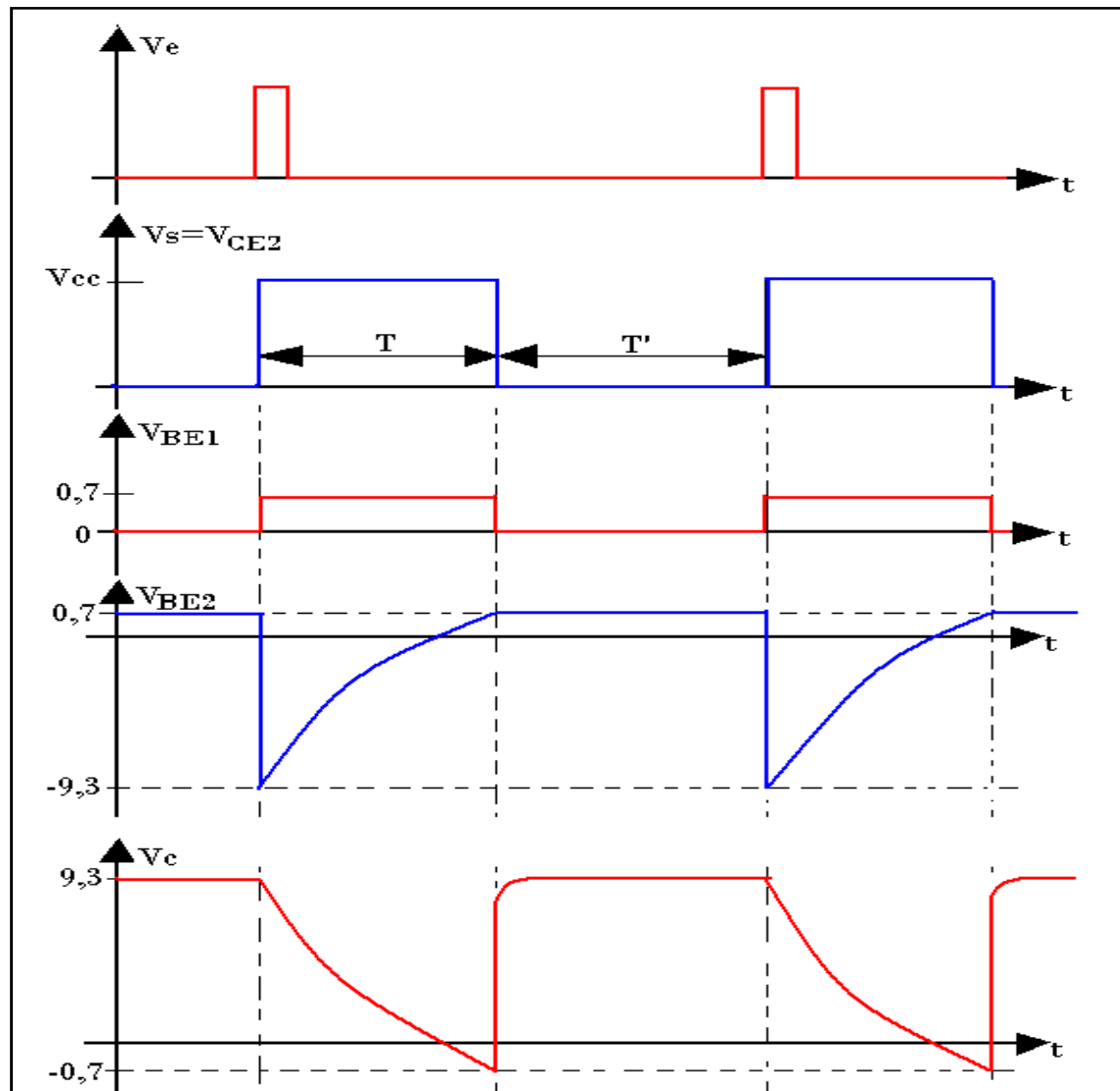


Figures III -3 : Montage bistable à transistor

Au début en absence d'une impulsion de déclenchement, un transistor est bloqué et l'autre saturé. Supposons que T_1 soit bloqué et T_2 saturé. A l'instant t_1 on applique la première impulsion, le transistor T_1 se sature, ce qui met le collecteur de T_1 à la masse et entraîne le blocage de T_2 .

Après la disparition de l'impulsion à l'instant t_2 , la saturation de T_1 est maintenue à travers R_{C2} et R_{B1} . La tension V_S est sensiblement égale à V_{CC} . A l'instant $t=t_3$ on applique une impulsion négative à la base de t_1 . Le transistor T_1 se bloque et le blocage de T_1 entraîne la saturation de T_2 . Après la disparition de l'impulsion, la saturation de T_2 est maintenue travers R_{C1} et R_{B2} . La sortie $V_S=0$. [5]

Chronogramme:



III.6 Multivibrateur bistable à portes logiques:

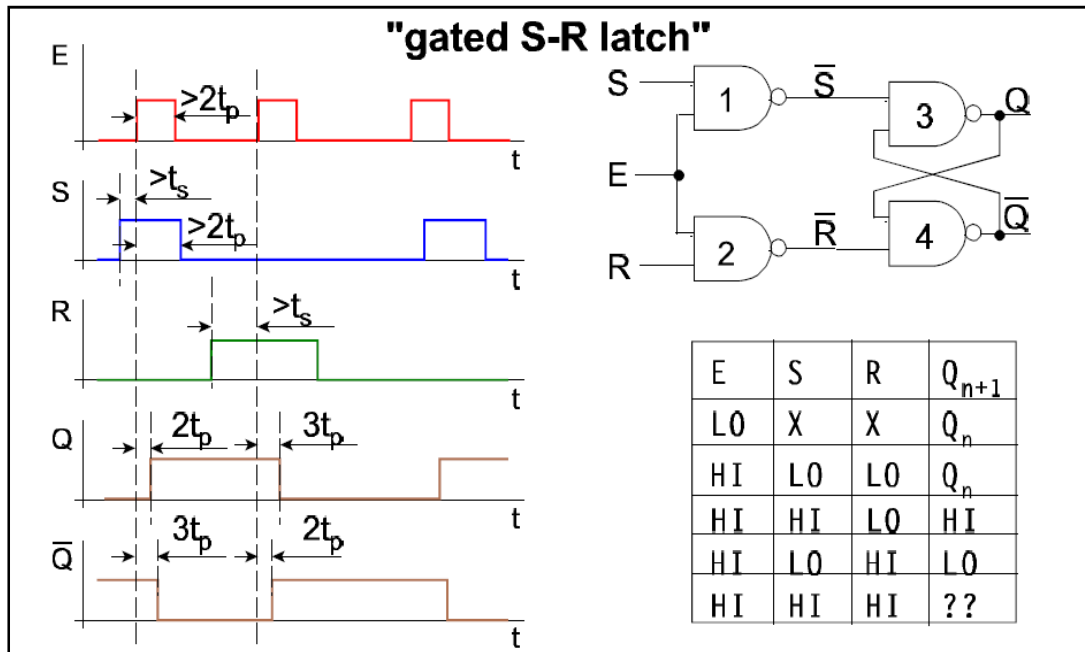
Parmi les bistables, on définit 2 grandes catégories basées sur le type de déclenchement [11]:

1. Déclenchés par niveaux ou "latches".
2. Déclenchés par flancs ou "flip-flops".

III.6.1 Déclenchés par niveaux ou "latches":

Les "latches" pour lesquels les changement d'états et le verrouillage dans un des deux états de sortie dépendent des niveaux logiques aux entrées (on parle de déclenchement par niveau ou "leveltriggering"). [11]

a. Bistable R-S avec entrée d'activation :



FiguresIII - 4 :Bistable R-S avec entrée d'activation.

On peut ajouter au bistable RS deux portes pour bloquer/débloquer les entrées par un signal appelé E ou EN (pour "ENable") qui est donc un signal d'inhibition/activation.Ce bistable reste dans la catégorie des latches:le signal E est actif sur son niveau HI,comme le confirme la table de vérité.l'intérêt principal d'une telle entrée est de permettre un fonctionnement synchrone.

En logique synchrone,on n'autorise les changements d'état entrées logiques qu'à des instants précis, déterminés par des impulsions, généralement périodiques, appelées impulsions d'horloge ou "clock pulses".

La première partie du chronogramme illustre ce fonctionnement avec l'horloge connectée à l'entrée E. lorsque le signal E est inactif (LO), les entées R et S ne sont pas prises en compte .l'activation de l'entrée S n'a d'effet que lorsque l'impulsion d'horloge passe à HI, la porte NAND d'entrée change alors d'état après un temps de propagation t_p ,la sortie Q après $2t_p$ et

Q' après $3t_p$, ce qui verrouille le bistable .on en déduit que plusieurs conditions temporelles doivent être respectées pour un fonctionnement correct :

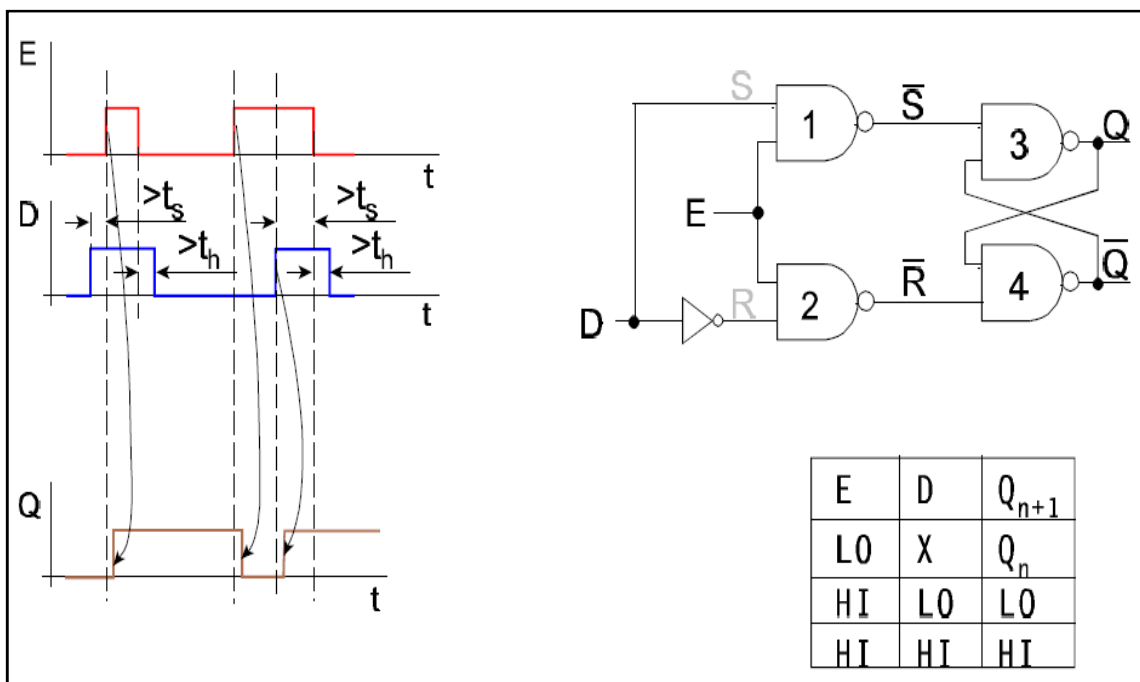
- * Le signal S(ou R) doit être actif un peu avant le flanc montant de l'horloge , pour que l'on puisse garantir que le changement d'état du bistable soit bien synchronisé sur l'horloge (temps d'application ou "setup-time" t_s).
- * Les signaux S(ou R) et E doivent rester simultanément actifs pendant au moins $2t_p$ pour que le signal interne S'(ou R') n'ait pas disparu avant que Q' (ou Q) ne verrouille le bistable .

[11]

b. Bistable D ou D latch :

Un moyen simple d'éviter la condition $R=S=HI$ est de faire en sorte que les deux entrées soient toujours des compléments logiques ,on obtient alors un bistable à une seule entrée de commande appelée D(pour DATA).

L'entrée d'activation porte le nom de LE ("LatchEnable"). [11]



FiguresIII -5:Bistable D ou D latch .

La table de vérité est simple :

- * Tant que l'entrée LE est active ,la sortie Q recopie D (au temps de propagation près) : le bistable est dit "transparent " .

* Lorsque l'on désactive LE est inactive ,l'entrée D devient inopérante ,la sortie est verrouillée ("latched") dans le dernier état pris par D avant la désactivation de LE .

• "hold time" :

il faut éviter une condition de course entre D et E au moment ou l'on désactive LE ,on impose donc un temps de maintien ou "hold time" t_h qui assure la stabilité de D pendant la désactivation de E .[11]

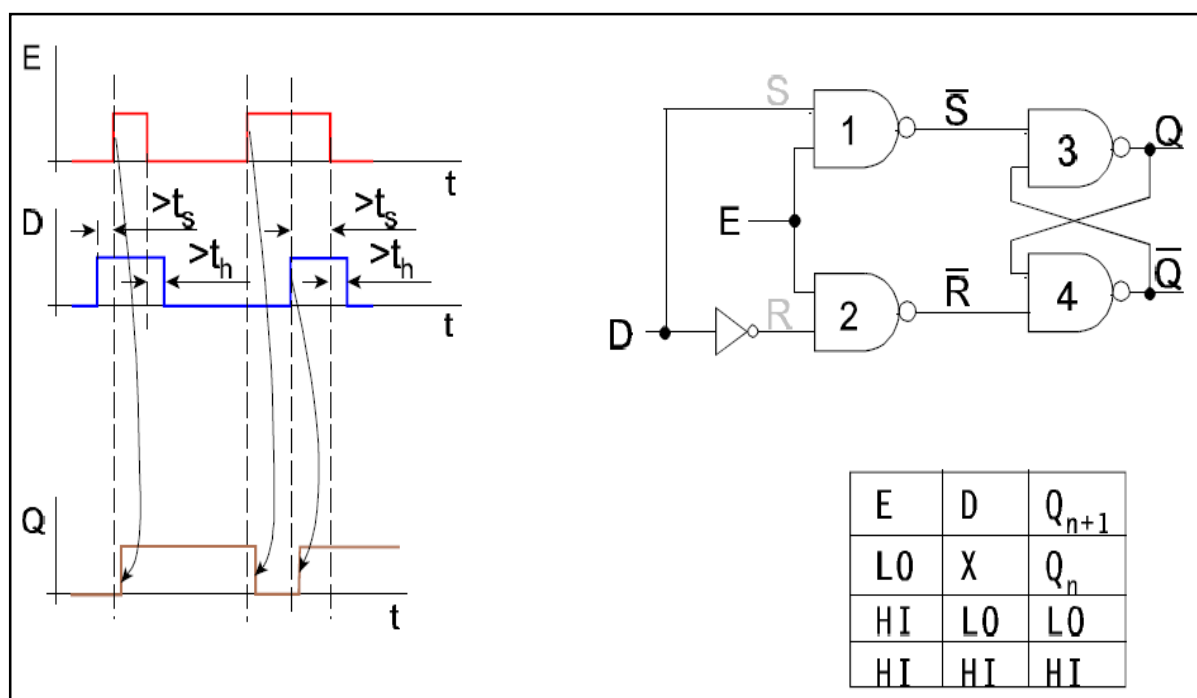
• "Setup time":

deux types de fonctionnement sont possibles :

1) On désire que les changements de la sortie soient synchronisés sur le flanc montant de LE (1ère impulsion sur LE dans la figureIII-6).

2) On désire que le latch soit transparent , sauf lorsque l'on désactive LE (2ème impulsion sur LE dans la figure III-6).

Dans ce cas, le temps d'activation ou "setup time" se réfère au flanc descendant de LE . [11]



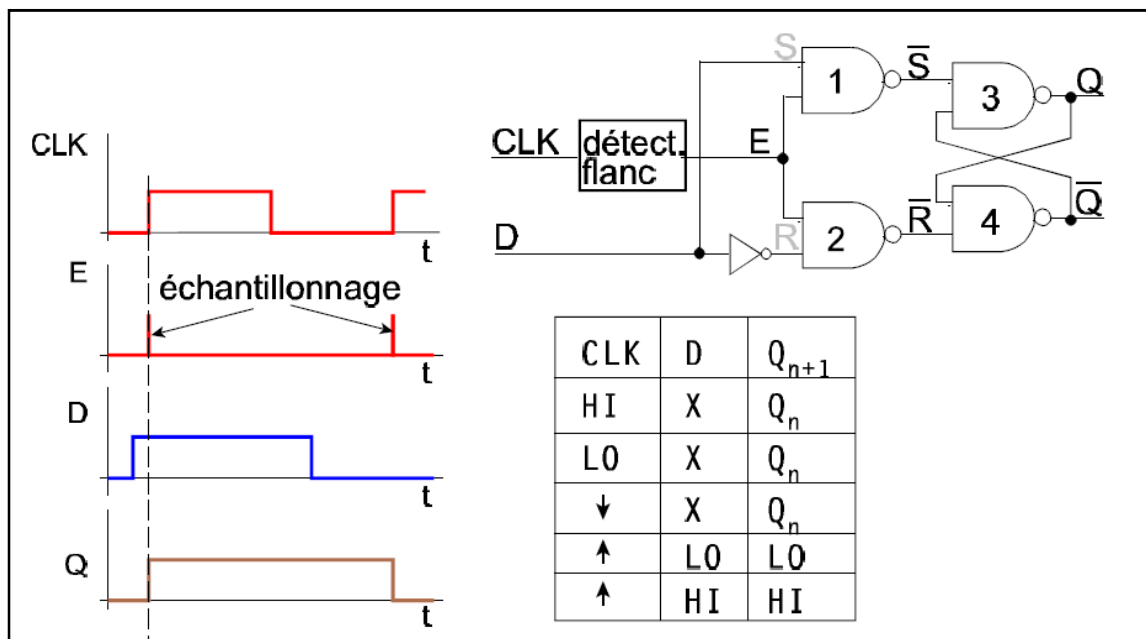
FiguresIII -6 : Le flanc montantde LE .

III.6.2 Déclenchés par flanc ou "flip-flops" :

les "flip-flops" pour lesquels les changements d'états à la sortie sont gouvernés par le flanc montant ou descendant d'une entrée spécifique appelée horloge (on parle de déclenchement par flanc ou "edgetriggering"). [11]

a. Bistable D sur flanc ou D flip-flop :

En reprenant le D latch et en reliant l'entrée E à la sortie d'un détecteur de flanc actionné par le signal d'horloge CLK, on obtient le D flip-flop .



FiguresIII -7:Bistable D sur flanc ou D flip-flop .

Son fonctionnement idéalisé est le suivant :

- * A chaque flanc montant de l'horloge, le détecteur de flanc ouvre brièvement les portes d'entée du bistable pour pendre en considération l'entrée D, qui est transférée sur Q.

- * Juste après le flanc montant de CLK, la sortie est verrouillée et n'est susceptible de changer qu'au flanc montant suivant de l'horloge CLK .

Le flanc montant de l'horloge réalise donc un échantillonnage de l'entrée Q.

La table de vérité montre explicitement que le flanc montant de CLK est l'événement de déclenchement du bistable .

Le fonctionnement correct du D flip-flop est assorti d'une ensemble de conditions temporelles dont nous allons maintenant évoquer les raisons. [11]

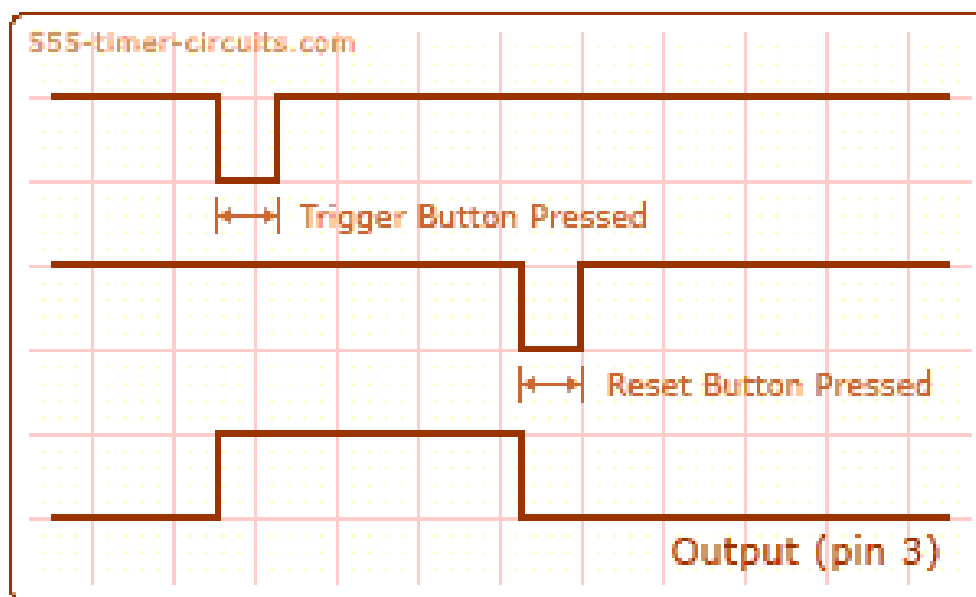
III.7 Multivibrateurbistable à NE555 :

III.7.1 Fonctionnement:

Le terme bistable signifie que le timer possède deux états stables, 0 et 1.

Le passage d'un état à un autre ne peut s'opérer qu'à l'aide d'une action extérieure comme l'actionnement d'un bouton. La bascule est un exemple de composant électronique bistable.[12]

Chronogramme:



III.7.2 Une bascule à base de NE555:

Il ya deux types de bascules que vous pouvez réaliser avec le NE555 en mode bistable. Pour vous expliquer brièvement ce qu'est une bascule c'est un composant ou un montage électronique qui possède une ou deux entrées et une sortie. Pour la bascule à deux entrées, la sortie devient active quand on active une entrée, et devient inactive quand on active l'autre entrée (une entrée pour chacune des deux fonctions ON et OFF).

Pour la bascule à une seule entrée, la sortie devient active quand on active une fois l'entrée, et devient inactive quand on active une deuxième fois cette même entrée. [12]

a. La bascule à deux entrées:

Soit la figure suivante qui représente le schéma de NE555 de bascule à deux entrées :

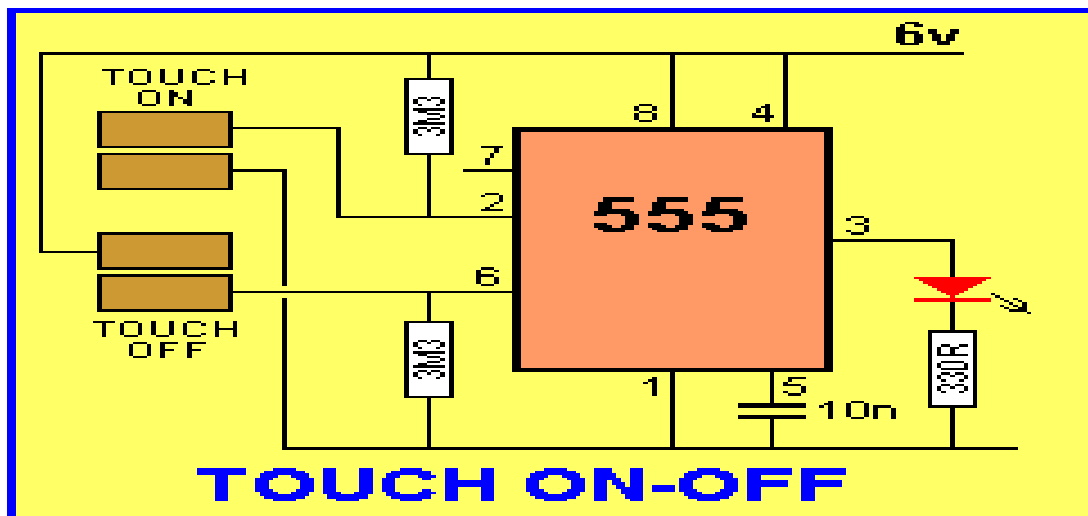


Figure III-8 : Schéma de NE555 de bascule à deux entrées.

Un contact entre les deux plaques du haut entraînera un état haut (1) à la sortie 3 du 555, la led s'allumera. Au contraire un contact entre les deux plaques du bas entraînera quant à lui un état bas (0) sur la sortie, la led sera donc éteinte. Vous pouvez facilement recréer ce type de plaque ou utiliser un simple bouton (présent dans le kit). [12]

b. La bascule à une entrée :

Soit la figure suivante qui représente le schéma de NE555 de bascule à une entrée :

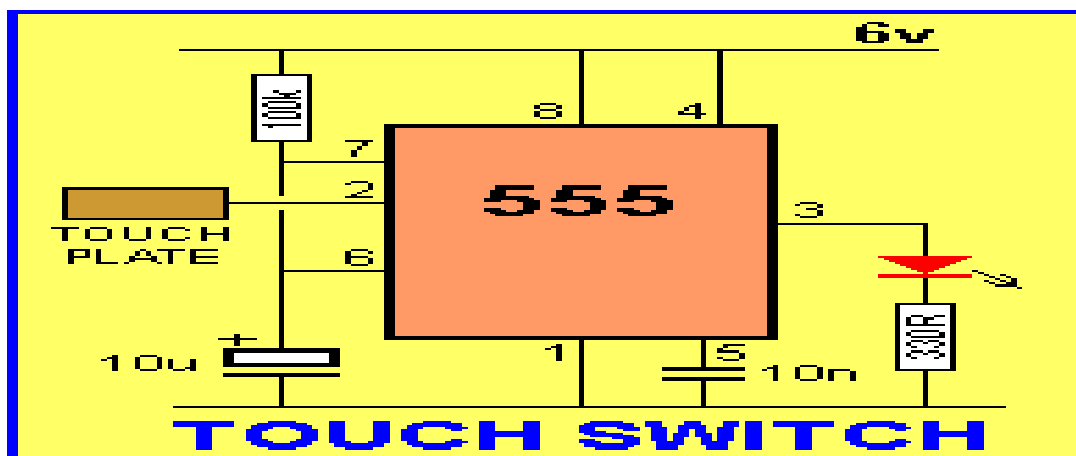


Figure III-9 : Schéma de NE555 de bascule à une entrée.

Vous pouvez remarquer la présence ici d'une seule "Touch Plate", un appui sur ce plaque entraînera un changement d'état sur la sortie, si l'état était haut il devient bas et inversement. Ce type de bascule est le plus simple à mettre en place et ne demande presque pas de

composants. Vous pouvez améliorer considérablement la sensibilité en ajoutant un transistor de type BC547 ou PN2222A. [12]

III.8 Conclusion :

Les multivibrateurs bistables est un système qui possède deux états stables. On passe d'un état à l'autre par l'action d'une impulsion de déclenchement. Ils très utilisés dans les calculatrices, ils jouent le rôle de relais à 2 positions.

Chapitre IV
Résultat de
simulation

IV.1 Introduction :

Dans cette partie pratique on présente les résultats de simulation de quelque montage qu'on a étudié dans les chapitres précédents (montage astable à base de NE555,montage astable à base de transistor , montage monostable à base de NE555 ,montage).En utilisant de logiciel de simulation de circuit "Electrique Workbench".

Electrique Workbench (EWB) est un logiciel de simulation des circuits électroniques qui permet de tester et d'analyser des circuits sans utiliser des dispositifs ou des composants réels. Les outils ainsi que l'interface d'utilisation permettent une édition rapide, facile et flexible pour la mesure et le traitement de circuits électroniques.

L'utilisateur a la possibilité de changer les paramètres et les valeurs des composants sur une grande plage de variations. EWB offre aussi la possibilité d'analyser un circuit soit en régime statique ou dynamique avant de passer à la réalisation.[13]

IV.2 Interface et outils de base de workbench :

L'interface comporte un espace de travail dans lequel l'utilisateur peut simuler le circuit électronique et une barre d'outils principale comportant : [13]

- **File** : pour la gestion des fichiers (création d'un nouveau fichier, sauvegarde, importation de fichiers, impression.....)
- **Edit** : édition des fichiers (suppression des éléments, copier ou couper des composants,..)
- **Circuit** : pour le changement de la topologie du circuit (agrandissement des composants, rotation, pivotement horizontal et vertical.....)
- **Analyses** : permet de lancer l'analyse du circuit afin de mesurer toutes les grandeurs misent en jeux, notamment les tensions et les courants, de stopper l'exécution de la simulation, de fixer les tolérances (erreurs) de mesures et de faire une analyse spectrale par transformée de Fourier de tous les signaux dans toutes les branches du circuit.
- **Windows** : pour mettre une description du circuit simulé, arranger le circuit.
- **Help** : pour accéder au guide d'utilisation de n'importe quel composant.

IV.3 Simulation:

IV.3.1 Montage astable à base de NE555 :

Soit la figure suivante qui représente le montage Astable à NE555 simulé par le logiciel Workbench (Voire la section suivante)

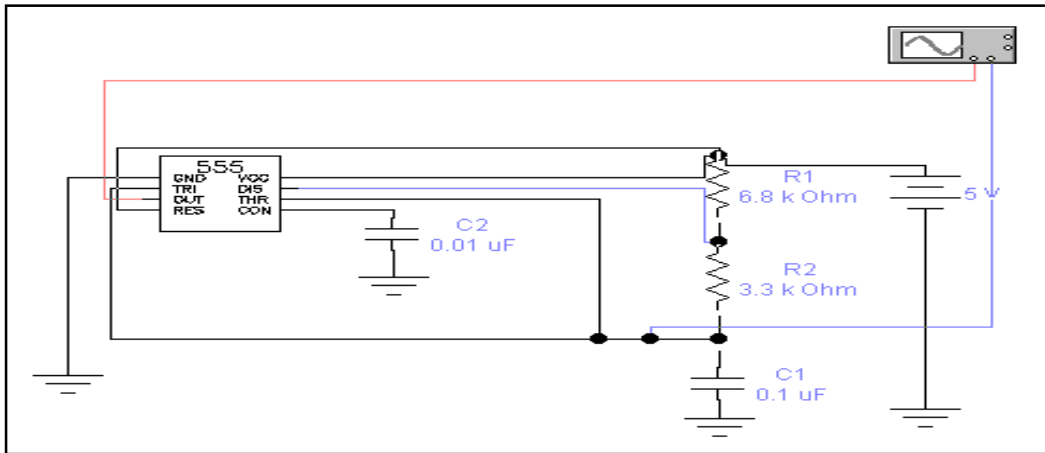


Figure IV - 1: Montage astable à base de NE555.

Nous nous sommes tout d’abord familiarisés avec le logiciel Workbench. Puis nous avons réglé l’alimentation VCC à 5 volt, R_1 à 6.8 k Ω , R_2 à 3.3 k Ω , C_1 à 0.01 μ F, C_2 à 0.1 μ F, eten fin à travers l’oscilloscope on peut voire les deux courbes concernant la tension de sortie U_s illustré dans laFigure IV-2 en couleur rouge, et la tension au borne de la capacité C2 (couleur bleu).

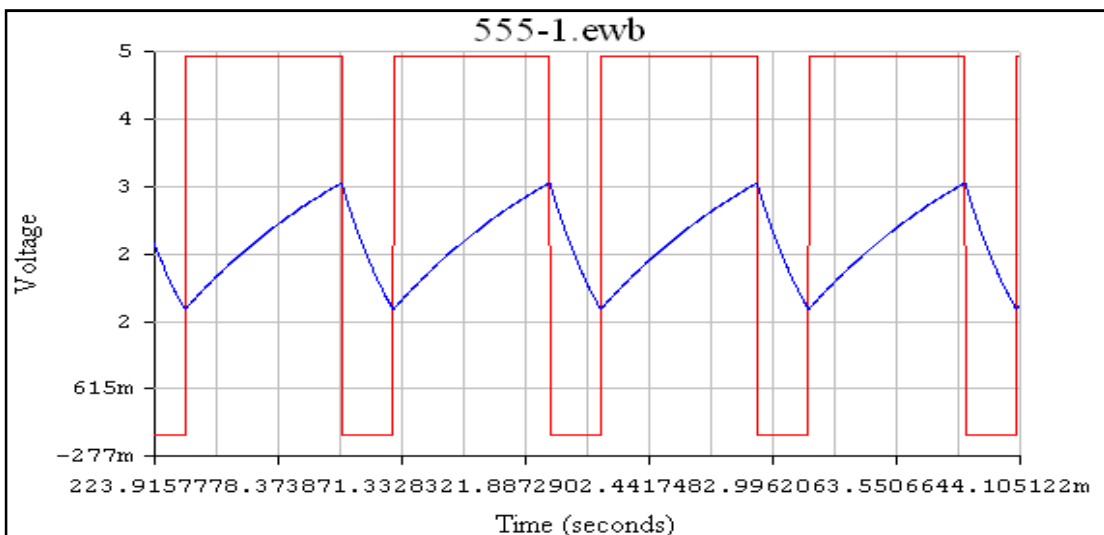


Figure IV–2 : la courbe de simulation astable à base NE555.

- **Calcule la période T pratiquement :**

$$t_1 = 2.9316 - 2.2305 = 0.7011 \text{ ms}$$

$$t_2 = 3.1635 - 2.9316 = 0.2319 \text{ ms}$$

$$T = t_1 + t_2 = 0.7011 + 0.2319 = 0.933 \text{ ms}$$

- **Calcule la période T théoriquement :**

On a La valeur des intervalles t_1 et t_2 est :

$$t_1 = 0.69(R_a + R_b)C_2 \leftrightarrow t_1 = 0.69(6.8 + 3.3)0.1 = 0.6969 \text{ ms}$$

$$t_2 = 0.69.R_b . C_2 \leftrightarrow t_2 = 0.69 \times 3.3 \times 0.1 = 0.2277 \text{ ms}$$

La période totale du cycle sera donc :

$$T = t_1 + t_2 = 0,693 \times (R_1 + 2 \times R_2) \times C_1$$

$$T = t_1 + t_2 = 0.69(R_a + 2R_b)C_2 \leftrightarrow T = 0.69 \times (6.8 + 2(3.3)) \times 0.1 = 0.9246 \text{ ms} .$$

IV.3.2 Montage astable à base de transistor :

Soit la figure suivante qui représente le montage astable à transistor simulé par le logiciel Workbench (Voire la section suivante).

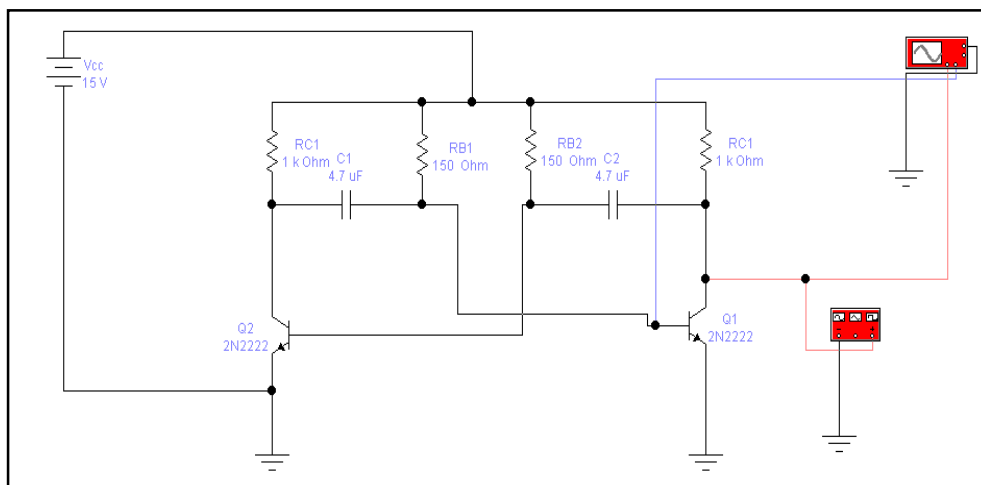


Figure IV -3 : Montage astable à base de transistor.

Nous nous sommes tout d’abord familiarisés avec le logiciel Workbench. Puis nous avons réglé l’alimentation V_{cc} à 15v et GBF (générateur base fréquence) f à 1 khz, deux transistors Q_1 et Q_2 (2N2222) , $R_{b1}=R_{b2}$ à 150Ω, $R_{c1}=R_{c2}$ à 1kΩ, $C_1=C_2$ à 4.7μF, C à 0.01 μF, et en fin à travers l’oscilloscope on peut voire les deux courbes concernant la tension de sortie U_s

illustré dans la Figure IV-4 en couleur rouge, et la tension V_{be} (tension base émetteur, couleur bleu).

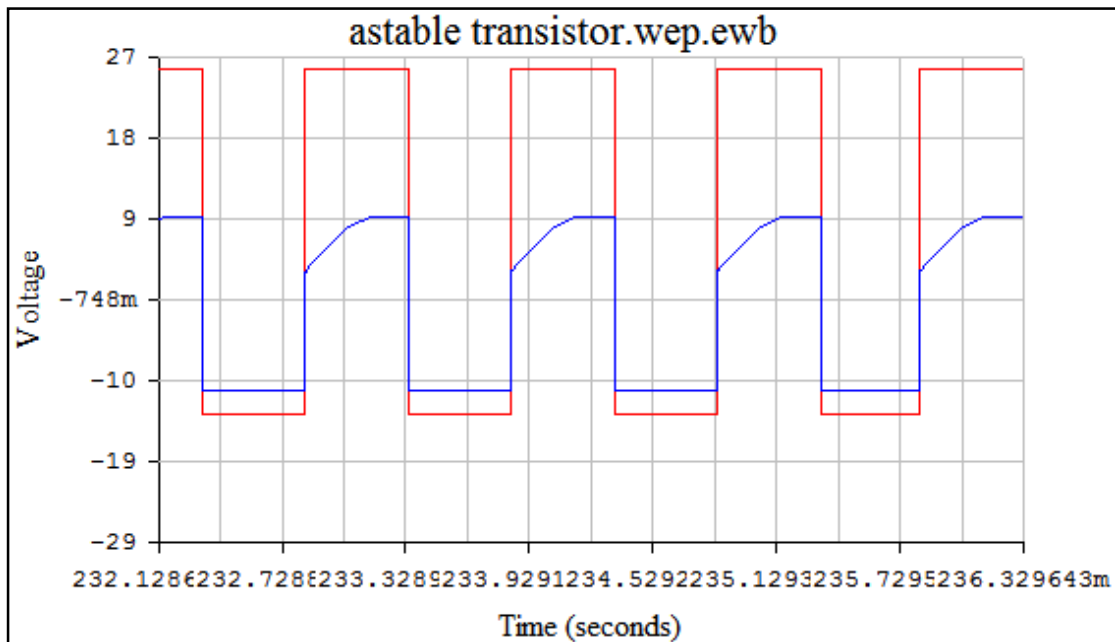


Figure IV-4 : la courbe de simulation astable à transistor.

- Calcule la période T pratiquement :

$$T = t_2 - t_1 = 234.3423 - 233.3385 = 1 \text{ ms}$$

- Calcule la période T théoriquement :

$$T = 0.69(R_{b1}C_1 + R_{b2}C_2)$$

$$T = 0.69(150 \times 4.7 \times 10^{-6} + 150 \times 4.7 \times 10^{-6}) = 0.97 \text{ ms}$$

IV.3.3 Montage monostable à base de NE555 :

Soit la figure suivante qui représente le montage monostable à NE555 simulé par le logiciel Workbench (Voire la section suivante).

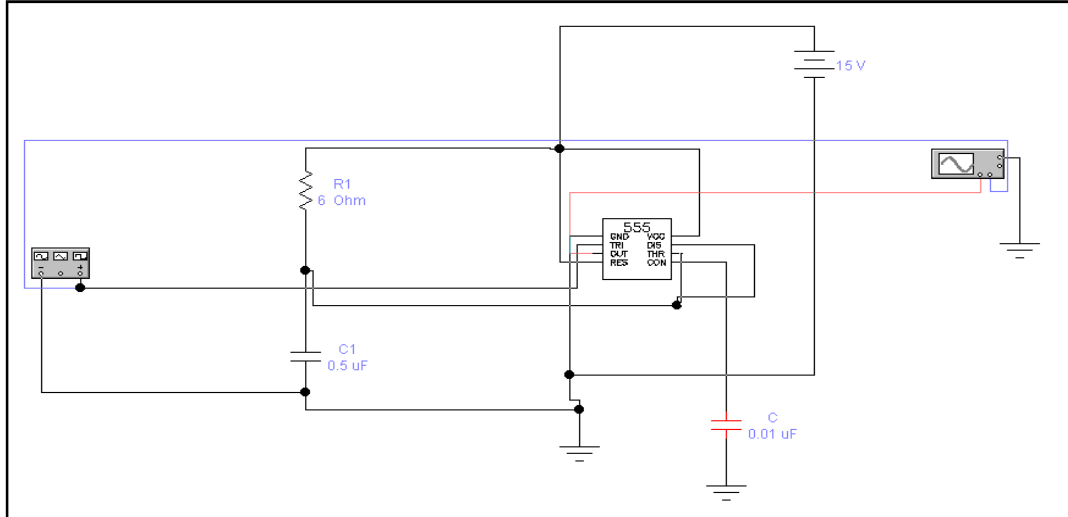


Figure IV - 5 : Montage monostable à base de NE555.

Nous nous sommes tout d'abord familiarisés avec le logiciel Workbench. Puis nous avons réglé l'alimentation V_{cc} à 15v et GBF (générateur base fréquence) f à 1 kHz, R1 à 6Ω, C1 à 0.5μF, C à 0.01 μF, et en fin à travers l'oscilloscope on peut voir les deux courbes concernant la tension de sortie U_s illustré dans la Figure IV-6 en couleur rouge, et la tension d'entrée (couleur bleu).

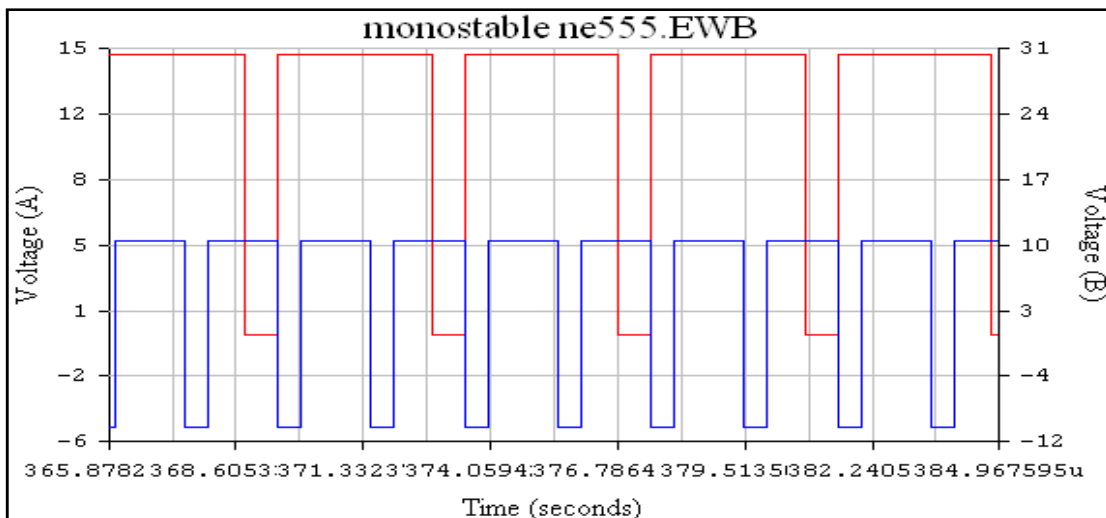


Figure IV - 6 : la courbe de simulation monostable à base ne555.

- **Calcule la période T pratiquement :**

$$t_1 = 56.7500 - 53.4533 = 3.2967 \mu s$$

$$t_2 = 57.4789 - 56.7500 = 0.7289 \mu s$$

$$T = t_2 + t_1 = 3.2967 + 0.7289 = 4.0256 \mu s = 4.0256 \times 10^{-3} ms$$

- **Calcule la période T théoriquement :**

La période totale du cycle sera donc :

$$T = 1.1 \times R_1 C_1 \leftrightarrow T = 1.1 \times 6 \times 0.5 = 3.3 \mu s = 3.3 \times 10^{-3} ms$$

IV.3.4 Montage bistable à base d'A.O.P:

Soit la figure suivante qui représente le montage bistable à base d'A.O.P simulé par le logiciel Workbench (Voire la section suivante).

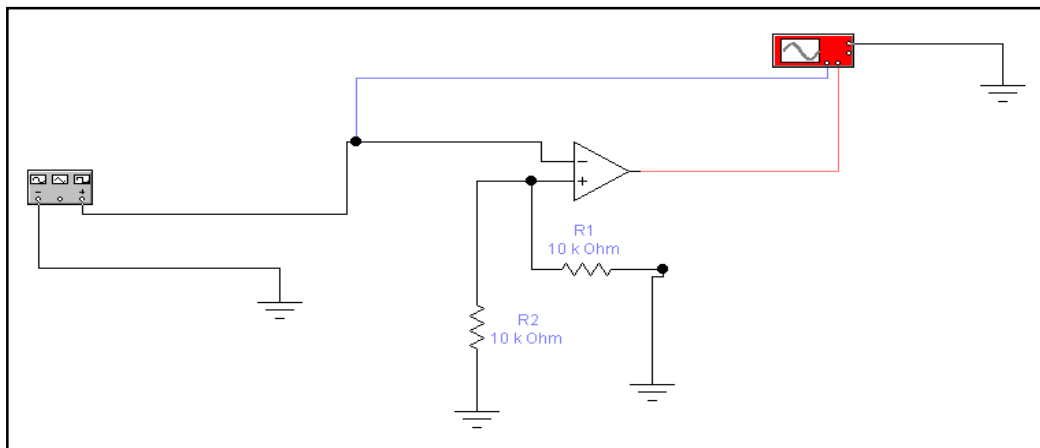


Figure IV-7 : Montage bistable à base d'A.O.P.

Nous nous sommes tout d'abord familiarisés avec le logiciel Workbench. Puis nous avons réglé l'alimentation GBF (générateur base fréquence) f à 1 kHz, $R_1 = R_2$ à 10K Ω , et en fin à travers l'oscilloscope on peut voir les deux courbes concernant la tension de sortie U_s illustré dans la Figure IV-8 en couleur rouge, et la tension d'entrée (couleur bleu).

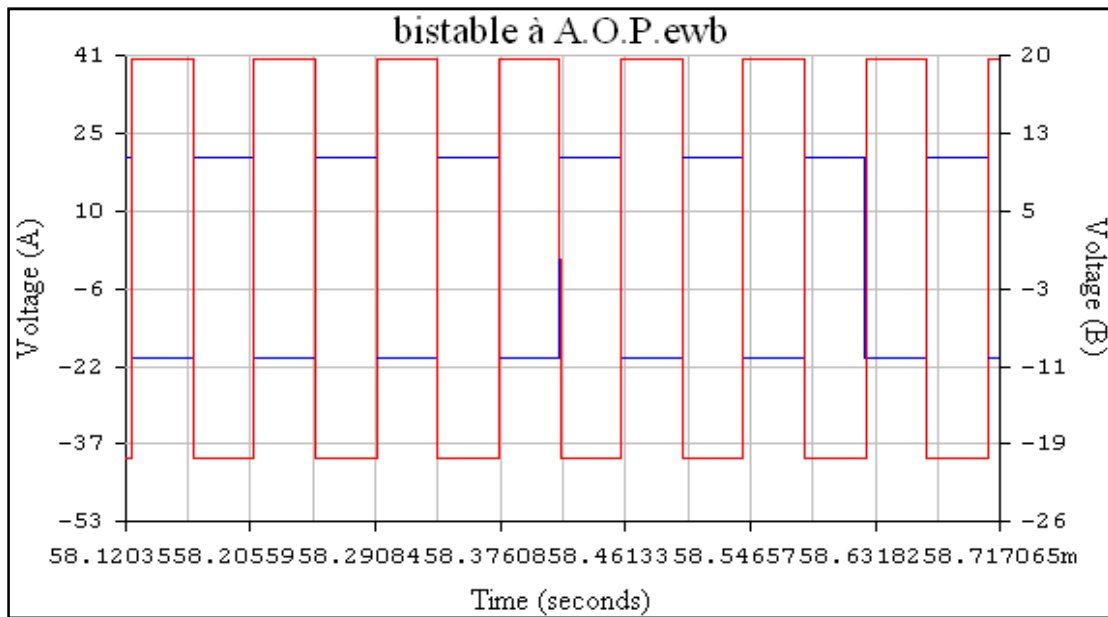


Figure IV- 8 : la courbe de simulation bistable à base d'A.O.P.

- **Calcule la période T pratiquement :**

$$T = t_2 - t_1 = 58.291 - 58.2070 = 0.084 \text{ ms}$$

IV.4 Conclusion :

L'Analyser des trois montages Astable Monostable et Bistable nous mène à conclure qu'il ya une légère différence entre la théorie et la simulation pour le calcul des caractéristiques mathématique (Période, fréquence,....) .

***CONCLUSION
GENERALE***

Conclusion générale

Dans ce travail on a présenté les Multivibrateurs point de vue Types, montages et caractéristiques. Un multivibrateur est un oscillateur électronique dont un seul élément stocke les charges qui circulent dans le circuit.

Le multivibrateur astable oscille toujours entre deux états jamais stables. Si l'on néglige les temps de montée, le signal de sortie produit par le multivibrateur est un signal carré.

Un multivibrateur monostable peut avoir en sortie deux états : haut ou bas. Une courte impulsion sur son entrée active la sortie à l'état haut, qui va revenir à son état initial après une période de temps déterminée par le temps de charge du condensateur. Si, toutefois, l'impulsion négative est maintenue, la sortie ne pourra pas revenir à son état initial. Elle y retournera une fois l'impulsion négative arrêtée.

Un multivibrateur bistable est un type de circuit dont la sortie change d'état lors de la modification de l'état d'une de ses entrées et qui garde cette position jusqu'à ce qu'un nouveau signal vienne rétablir la sortie à son niveau d'origine.

Les multivibrateurs se présentent presque dans tous circuit électronique,. Avant toute implantation de circuit électronique on doit toujours faire la simulation, même il ya une légère différence entre la théorie et la simulation pour le calcul des caractéristiques mathématique (Période, fréquence,...) et les courbes.

Références
Bibliographiques

Référence :

- [1] A. Youssef « Production des signaux périodiques non sinusoïdaux », 02 février 2010.
- [2] Fonctions fondamentales de l'électronique EN2 , Département GEII1 IUT1 de Grenoble électronique S2,2011/2012, 25 janvier 2012 .
- [3] M. BENGMAIH « Les multivibrateurs », C.P.G.E-TSI-SAFI. 29 novembre 2007.
- [4] www.electroniqueists.free.fr/CoursAIL-Cours-Multivibrateur-astable-pdf , 27 novembre 2004.
- [5] <http://cours-techniques.blogspot.com/2011/06/les-multivibrateurs.html#ixzz2zQly9De6>.
- [6] O. Elyes «Le multivibrateur astable», 15 février 2011.
- [7] www.banque-pdf.fr/fr_cahp10astablemonostable-pdf, 15 février 2006.
- [8] Construction d'un Multivibrateur Astable , 04 novembre 2013.
- [9] LEBOEUF Vincent, THOMAS Samuel, DELION Mathieu « Montage d'un multivibrateur astable utilisant un circuit intégré NE55 et permettant de générer un signal carré d'amplitude cinq volts et de fréquence un kilohertz » ,Paris école d'ingénieurs 2010/2011.
- [10] <http://cours-techniques.blogspot.com/2011/06/> ,
[les-multivibrateurs.html#ixzz2zQlmGDMA](http://cours-techniques.blogspot.com/2011/06/les-multivibrateurs.html#ixzz2zQlmGDMA).
- [11] électronique « Les multivibrateurs » ,ELEC344,Multivibr_d19.shw,26 septembre 2001.
- [12] <http://lecafedugeek.fr/le-ne555-ce-petit-circuit-integre-indispensable>.
- [13] <http://www.benzor.com/pub/mysql-wp-workbench-fr.pdf>,21 octobre 2012.